

誌謝

在研究所的這兩年半，我首先最感謝的是我的指導教授翁峻鴻老師，從大學懵懵懂懂地進入了研究所，在踏入積體電路設計這一塊之後，是翁老師一步一步教導我無論是做研究的嚴謹還是求真求知的精神，另外在專業領域中也是老師給予我諸多的建議和指導，讓我在老師的帶領之下能在這領域登堂入室。本論文也在此感謝作為口試委員的陳錡楓教授和張智翔老師，在論文方面給予了我相當多的建議，並且使我對於我的研究方向及未來有更多的認知，使的本論文能夠更加完善。

在實驗室的兩年半生活，感謝鄭慎學姊從帶我入門到研究心態與方向的指導，也感謝智凱，在我碰到困難時無私的幫忙和鼓勵，還有實驗室的學弟們：冠州、明翰、國灃、筵崧，有你們在的實驗室永遠能讓我在低潮時能迅速注滿活力，還有彥辰、慶銘、子新、忠貞，雖然不同實驗室也卻一直關心著我，還有各個實驗室的同學與學弟學長，謝謝你們。

最後將此文獻給我辛苦撫養我的母親和在天上的父親，是因為有你們才有今天的我，在讀研究所的過程中，你們的支持是我堅持的最大的動力，在眾多有歡笑與淚水的日子中，我明白家人才是最重要的，也是知道有最強的後盾我才能把全部心力放入研究之中，謝謝你們。

中文摘要

近年來在音頻上盛行使用 D 類放大器，無論是在效率還是功耗方面，都比過去所使用的 A、B 或 AB 類較好，D 類放大器原理與 A、B、AB 所不同的是，D 類運用電壓比較，再透過脈寬調變技術來放大，再透過解調還原原始波型。

本架構提出為自我震盪式的 D 類放大器，回授採用自然取樣的方式實現穩定極限環的概念，可免除傳統 D 類放大器需要給予參考波型之三角波，而回授之自然採樣訊號可隨輸入訊號調整，優點為所得的脈寬調變輸出失真較低。本文使用 0.35um CMOS 和 0.18um CMOS 兩種規格進行模擬，搭配兩種不同的解調濾波器測試。最後量測採用 D35 0.35um CMOS 晶片，得到結果功率消耗為 114.4mW，效率為 52%，晶片面積 $2.4 \times 1.5\text{mm}^2$ ，無雜訊動態範圍為 60dBm。

Abstract

Class D Amplifier is popular use for audio and mobile device, it is better than Class A 、 B 、 AB, which often used in past, either the aspect of efficiency or power consumption. The difference of Class D amplifier from others is that used the voltage comparison and the Pulse Width Modulation (PWM) technique and recover the original waveform with the demodulation.

This structure propose the self-oscillate class D power amplifier which used nature sampling for feedback to achieve the limit cycle technique . The method avoid to use the reference triangle wave which needed for traditional Class D amplifier, the offset of the feedback signal can track the reference sine wave, the distortion of the output PWM would be less is the advantage about the improve. The proposed Class D Amplifier was simulated with 0.35um CMOS and 0.18um CMOS, and we used two different filters to demodulation the PWM signal. Final we measured the chi p which built in D35 0.35um CMOS, have the result about power Consumption is 114.4mW, Efficiency is 52%, the active area of $0.69mm^2$, SFDR is going to 60dBm.

目錄

誌謝.....	i
中文摘要.....	ii
Abstract.....	iii
目錄.....	iv
圖目錄.....	vi
表目錄.....	ix
第一章 緒論.....	1
1.1 前言.....	1
1.2 研究動機與目的.....	1
1.3 研究方向.....	2
第二章 D類放大器調變方法.....	5
2.1 脈衝寬度調變.....	5
2.2 三角積分調變.....	6
2.3 自然取樣調變.....	8
第三章 研究方法與分析設計.....	9
3.1 描述函數.....	9
3.1.1 極限環.....	12
3.1.2 弦波輸入描述函數.....	13
3.1.3 雙弦波輸入描述函數.....	18
3.2 原理與行為分析.....	21
3.2.1 零階穩定極限環.....	22
3.2.2 D類放大器耦合條件.....	24
3.3 數學模型模擬.....	29
3.3.1 PWM 模擬.....	29
3.3.2 自然採樣模擬.....	31
第四章 電路架構與模擬.....	34
4.1 比較器.....	34
4.1.1 前置放大器.....	34
4.1.2 決策電路.....	36

4.1.3 後置放大器	38
4.2 尖錐緩衝器	39
4.3 迴路濾波器	41
4.4 自然採樣回授之 D 類放大器	42
4.5 輸出級濾波器	43
4.5.1 半橋式濾波器	44
4.5.2 全橋式濾波器	44
4.5.3 隔離式全橋濾波器	45
第五章 電路模擬與量測	47
5.1 電路模擬結果	47
5.1.1 比較器模擬	47
5.1.2 自然取樣式 PWM 產生器模擬	50
5.1.3 D 類功率放大器模擬	53
5.1.4 電路佈局與模擬規格	58
5.2 電路量測結果	60
第六章 結論	66
參考資料	67

圖目錄

圖 1.1 D 類放大器架構.....	3
圖 2.1 PWM 波形示意圖	5
圖 2.2 Sigma-Delta 調變方法	7
圖 2.3 自然取樣示意圖.....	8
圖 3.1 系統控制分析圖.....	9
圖 3.2 非線性系統以線性近似圖.....	11
圖 3.3 局部非線性方塊.....	11
圖 3.4 Poincare-Bendixson 理論極限環.....	12
圖 3.5 時域訊號與迴圈控制圖.....	13
圖 3.6 巴克豪森準則的奈奎斯特圖.....	16
圖 3.7 自然取樣回授 D 類放大器模型.....	21
圖 3.8 單顆自然取樣回授 PWM 產生器	21
圖 3.9 濾波器與奈奎斯特圖之關係.....	23
圖 3.10 D 類放大器完整數學模型.....	25
圖 3.11 D 類放大器方塊簡化圖.....	26
圖 3.12 PWM 模擬方塊圖	30
圖 3.13 PWM 模擬圖	30
圖 3.14 使用二階濾波器模擬方塊圖.....	31
圖 3.15 使用二階濾波器模擬結果.....	31
圖 3.16 二階濾波器模擬放大檢視圖.....	32
圖 3.17 使用三階濾波器模擬方塊圖.....	32
圖 3.18 使用二階濾波器模擬結果.....	33
圖 4.1 比較器架構.....	34

圖 4.2 前置放大器架構.....	35
圖 4.3 決策電路架構.....	36
圖 4.4 後置放大器架構.....	38
圖 4.5 疊接緩衝器示意圖.....	39
圖 4.6 尖錐緩衝器方塊.....	40
圖 4.7 迴路濾波器架構.....	42
圖 4.8 單端濾波自然採樣回授之 D 類放大器.....	42
圖 4.9 雙端濾波自然採樣回授之 D 類放大器.....	43
圖 4.10 半橋式濾波器.....	44
圖 4.11 全橋式濾波器.....	45
圖 4.12 隔離式全橋濾波器.....	46
圖 5.1 比較器行為模擬圖.....	47
圖 5.2 輸入級頻寬.....	48
圖 5.3 比較器行為模擬圖.....	49
圖 5.4 輸入級頻寬.....	49
圖 5.5 正負端輸入模擬.....	50
圖 5.6 直流輸入之 PWM 模擬.....	51
圖 5.7 弦波輸入之 PWM 模擬.....	51
圖 5.8 正負端輸入模擬.....	52
圖 5.9 直流輸入之 PWM 模擬.....	52
圖 5.10 弦波輸入之 PWM 模擬.....	53
圖 5.11 使用單端濾波器之暫態分析.....	54
圖 5.12 使用單端濾波器之頻譜分析.....	54
圖 5.13 使用隔離式全橋濾波器之暫態分析.....	55
圖 5.14 使用單隔離式全橋濾波器之頻譜分析.....	55

圖 5.15 使用單端濾波器之暫態分析.....	56
圖 5.16 使用單端濾波器之頻譜分析.....	56
圖 5.17 使用單端濾波器之暫態分析.....	57
圖 5.18 使用單端濾波器之頻譜分析.....	57
圖 5.19 CMOS 0.35um 電路佈局圖	58
圖 5.20 CMOS 0.18um 電路佈局圖	59
圖 5.21 量測所需儀器與環境.....	60
圖 5.22 D35 晶片照相圖	60
圖 5.23 PWM 量測 PCB 板.....	61
圖 5.24 PWM 量測結果(兩個波型)	61
圖 5.25 PWM 表現之量測	62
圖 5.26 量測單端濾波器 PCB 板.....	62
圖 5.27 使用單端濾波器量測結果.....	63
圖 5.28 單端濾波器輸出頻譜量測.....	63
圖 5.29 量測單端濾波器 PCB 板	64
圖 5.30 使用隔離式全橋濾波器量測結果	64
圖 5.31 隔離式全橋濾波器輸出頻譜量測	65

表目錄

表 5.1 D35 晶片規格列表.....	58
表 5.2 T18 晶片規格列表	59



第一章 緒論

1.1 前言

移動式與穿戴型裝置在我們生活中不斷增加其重要性，科技日新月異，對於競爭日漸激烈的科技市場來說，無論小到手錶和手機，大到汽車或飛機，電子科技充斥在我們生活之中，無可避免。在任何 3C 產品之中，功耗、效率及體積皆是被以放大鏡所檢視的指標，在音頻的發展來看，最具代表性的 Class D Amplifier 從提出架構到今日，仍然是最熱門的選擇，他具有的特性：體積小，低功率，高效率，幾乎完全符合大多數人對於移動式裝置的絕大要求，而在過去，製程技術未臻成熟的情況下，對於 Class D 放大器所寄望的高效率無法實現，但是近年來因為製成的進步與改善，已經可以滿足對 Class D 放大器對於高切換頻率的功率電晶體要求，從 1958 年至今，Class D 放大器在音頻上面的地位日益重要，在許多消費性的電子產品上已經能看到 Class D 放大器的應用，而如何能更加提高其優點及應用性則是我們現在需要去研究的目標。

1.2 研究動機與目的

在開始討論 Class D 放大器前必須先了解一般使用於音頻方面的幾種功率放大器，可分成以下幾種：Class A、Class B、Class AB、Class D，對於 Class A 和 Class B 來說，前者特性為高線性高功耗低效率，

後者為低線性低功耗高效率，這才有 Class AB 的誕生，Class AB 可說是曾經音頻應用的寵兒，作為折衷，他擁有理想 75% 的效率，而線性度介於 A 類與 B 類之間，算是差強人意，直到 Class D 的問世，相較於前者幾種工作原理，無論是 A 類 B 類或 AB 類，皆是利用線性放大的方法，其輸出級絕大部分的時間都是工作在線性區之間，功率消耗太大，而 D 類主要輸出即是以開關方式來實現，在線性區工作時短暫，所以 D 類放大器功率消耗比前三者來說小了很多，另外就是，Class D 使用了脈衝寬度調變將類比波型轉換為非線性的數位訊號，所造成的缺點為若不經過處理，會產生較大的雜訊及諧波失真，所以對於 D 類放大器來說，失真與線性度是較需要嚴加考慮的一環，而同時擁有高效率、低功耗、體積小的 D 類放大器而言，並不影響它成為現今眾多消費性電子產品中的首選。

1.3 研究方向

D類放大器(Class D Amplifier)，又可稱作為脈衝寬度調變放大器，D 類放大器最早在 1959 年由 Peter Baxandall 所提出[1]，有別於傳統類比功率放大器，D 類放大器中的電晶體僅做為開關使用，輸入訊號經由脈波寬度調變器(Pulse Width Modulation ; PWM)將音訊信號調製成脈波寬度成比例變化的數位脈波信號後，由電晶體放大輸出[2]，再經由低通濾波器(Low Pass Filter ; LPF)濾除高頻成份並取出原輸入端的音頻訊號送至喇叭輸出。由於不需要直流偏壓來設定工作點，沒有靜態功耗的問題[3]，因此效率遠大於傳統的類比功率放大器。架構如圖1.1。

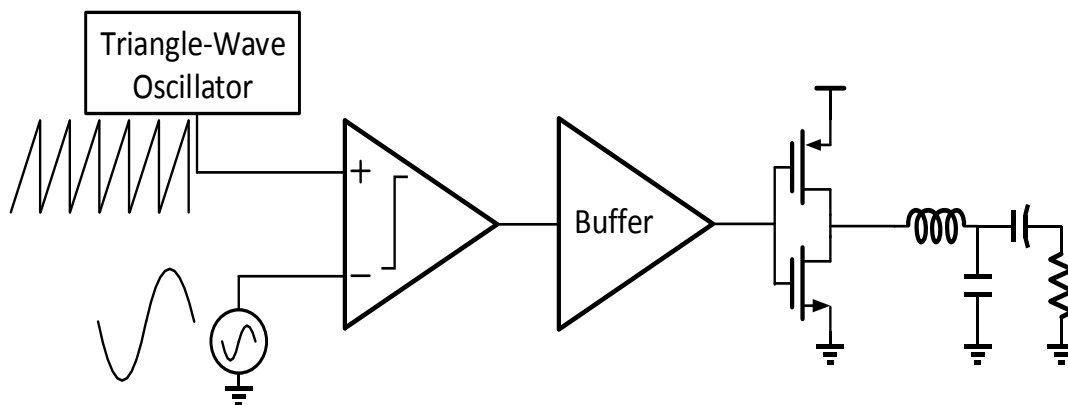


圖 1.1 D 類放大器架構

Class-D 功率放大器大的優點在於使用切換式輸出級，若是能夠忽略切換開關在導通時內電阻(R_{DS})所消耗的功率，其效率期望可達到 100% [4]，因此常使用在如移動式或穿戴式等等需要應用在低功率消耗的音頻電路之上。而實際在設計電路時，有以下幾個考量：

- (1) 開關電阻：在開關電晶體上並非理想的，在導通時訊號經過開關電晶體之 R_{DS} 時將會有開關功耗而損失，如此一來，設計時除了使用尺寸較大的功率電晶體，不然就必須使用更高的供應電壓(V_{DD})，才能維持輸出功率。
- (2) 開關切換時間：第二個造成功率放大器效率降低的原因，當開關運作時，無論是開啟開關使高電壓通過，或是關閉使輸出低電壓，電流在開關上產生壓升壓降，將會消耗額外的功率[5]，所以需要盡可能縮短花在切換開關上的時間，方法為降低切換頻率，或者是縮小功率電晶體的尺寸來達成，但將會與第一點的要求背道而馳。
- (3) 動態功率消耗：若是使用較大尺寸的功率電晶體做為開關，相對應的，輸入電容應當也隨著加大，將會造成在每一次切換時，都必須對大電容進行充放電，若是要縮短切換時間，就必須在電路中加入

緩衝器做為推動大電容的功用，而此做法將會增加了多餘的功率消耗。

- (4) 訊號失真：由於在典型的 D 類放大器中，並未有任何的回授機制 [6]，所以只要電路接受電源所產生的干擾雜訊，都會直接影響到輸出。



第二章 D 類放大器調變方法

2.1 脈衝寬度調變

脈衝寬度調變訊號，簡單來說便是把輸入訊號的擺幅大小以脈波的寬度變化來表示，最普遍的做法是外加一個三角波與輸入訊號做比較，便可以將輸入訊號轉換成數位波型，當輸入訊號越大，脈衝寬度越寬，換言之便是 PWM 輸出高準位的時間越長。

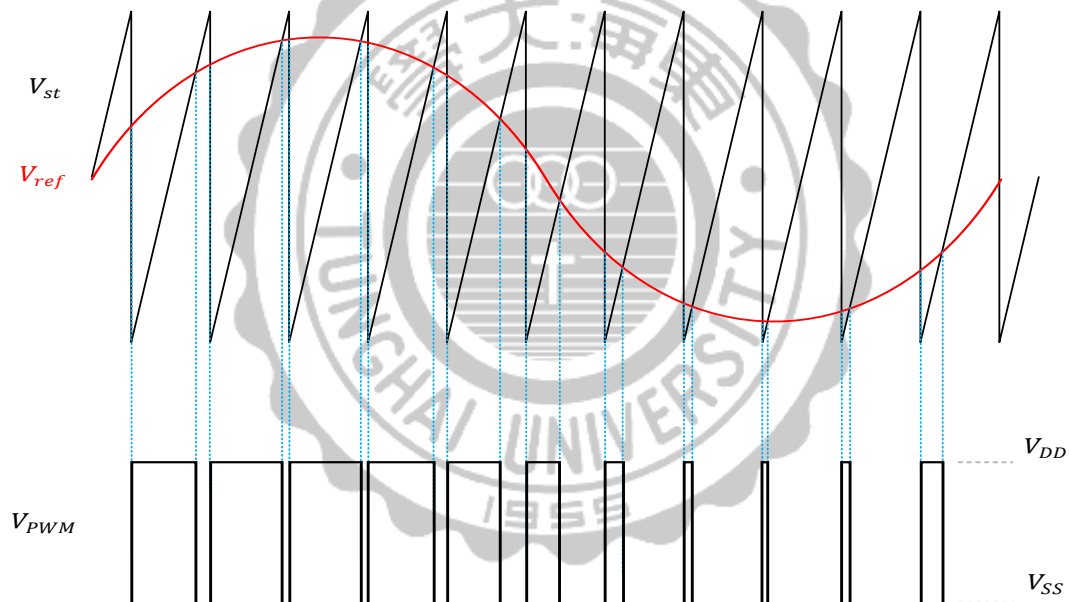


圖 2.1 PWM 波形示意圖

PWM 控制圖如圖 2.1，輸入為參考訊號 V_{ref} 和頻率為 f_{st} 之三角載波 V_{st} ，透過比較器進行比較，當 $V_{ref} > V_{st}$ 時，則輸出為高準位，反之則為低準位，而 PWM 切換頻率為 f_{st} ，而 PWM 需要考量：

- (1) 頻率調變率 m_f (frequency modulation ratio)：定義為載波頻率(三角波)與參考訊號的頻率之比率，如方程式 (2.1.1)，提高載波頻

率，等同於提高 m_f ，可提高諧波頻率。而高切換頻率之缺點又在於會提高切換損耗影響效率。

$$m_f = \frac{f_{carrier}}{f_{reference}} = \frac{f_{triangle}}{f_{sine}} \quad (2.1.1)$$

- (2) 振幅調變率 m_a (amplitude modulation ratio)：定義為參考訊號振幅與載波訊號振幅之比率，如方程式 (2.1.2)，如果 $m_a \leq 1$ ，則輸出電壓基本頻率之振幅線性正比於 m_a ，如方程式 (2.1.3)，PWM 輸出基本頻率之振幅受制於 m_a 。

$$m_a = \frac{V_{m, reference}}{V_{m, carrier}} = \frac{V_{m, sine}}{V_{m, triangle}} \quad (2.1.2)$$

$$V_o = m_a V_{DD} \quad (2.1.3)$$

由於可以調整 m_a 來補償 V_{DD} 電源之變動，產生固定振幅的輸出，或者可以藉由改變 m_a 來改變輸出電壓之振幅。若 $m_a > 1$ 則輸出電壓的振幅會隨著 m_a 而增大，但並非線性增大。

- (3) PWM 諧波：PWM 輸出電壓之傅利葉級數具有與參考頻率相同之基本頻率。諧波頻率存在於切換頻率之倍數頻之上以及附近，某些諧波的振幅相當大，然而，這些諧波位於較高頻段可簡單利用低通濾波器便可將其濾除。

2.2 三角積分調變

Sigma-Delta-Modulation ($\Sigma \Delta - M$) 是一種擁有迴授機制，可透過將迴授量化後的訊號，把其產生的低頻雜訊推往高頻處，使用 noise

shaping 機制，有效的降低目標頻寬內的低頻段雜訊。

Delta Modulator 最早是由 Frank De Jager 在 1952 年所提出之架構[7]，而應用於通訊領域，再來 H.Inose 於1962 年提出 Sigma-Delta-Modulation 之架構[8]，之後再 D 類放大器中應用 Sigma-Delta-Modulation 才陸續進行研究。

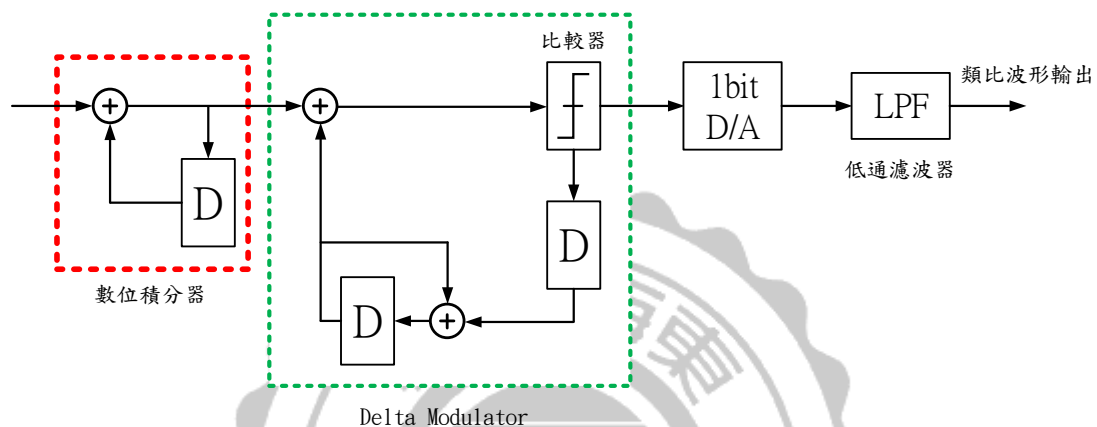


圖2.2 Sigma-Delta調變方法

簡單介紹其工作原理，如圖2.2：其實 Sigma-Delta 調變方法，是 Delta 調變的變形，在前端加入數位積分器，類比波型輸入之後，經過比較器後輸出數位訊號，而比較器中的另一個輸入訊號則為比較器輸出經過數位積分器的輸出，可視為迴授訊號，而此迴授訊號波型為與類比訊號相同準位的方波，最後經過 DAC 和低通濾波器還原類比訊號。

三角積分調變在通訊方面及訊號處理應用已經相當成熟，而且現今半導體技術發展之迅速，功率元件之切換速度日漸升高，而且三角積分調變擁有很高的線性度，缺點在設計複雜度太高，靜態功率消耗過大。

2.3 自然取樣調變

PWM 電路實現需要使用額外外加的三角波信號產生器，與輸入載波之弦波進行比較，進而輸出初始調變後的 PWM 波型。而因為需要額外的三角波來實現電路，而外加的三角波的線性度將會進而影響整體電路的失真度。在不須使用外加三角波並能加入迴授機制之下，如圖2.3，選擇使用自然取樣調變組合迴授來實現，透過低通濾波器，將輸出調製成三角波，產生的三角波特性為與參考輸入擁有一致的準位，使其代替外加三角波來與參考訊號進行比較，自然取樣調變的優點是，所得之 PWM 最接近參考輸入弦波，但是因為因為與弦波準位一樣的關係，所得之脈衝寬度週期並不一致，在數學上看為一非線性系統，整個系統運作方式被稱作極限環(limit cycle)[9]，得運用非線性分算來逼近近似值，所以計算繁雜而且難以控制[10]。

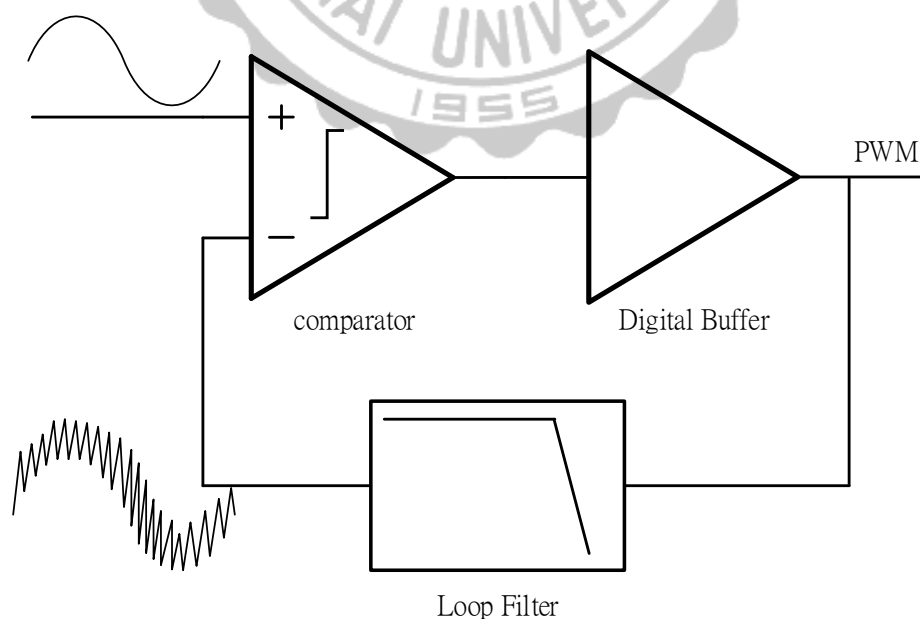


圖2.3 自然取樣示意圖

第三章 研究方法與分析設計

本篇論文主要研究方向為採用自然取樣調變方式，設計其迴授來代替原先的三角波訊號，首先透過數學方式推算，透過數學公式實現極限環的概念，再將極限環的想法利用電路實現，其中必須小心計算其條件並從模擬中驗證。

3.1 描述函數

從整個系統來看，所提出的自然取樣式功率放大器是一個非線性的系統，所以無法使用過去的線性系統控制理論來推算其行為模式，而線性及非線性系統控制原理可由分析圖 3.1 中來做區分，一般使用之訊號類型為純類比和純數位視訊號，而介於兩者之間的非線性系統，如 PLL 在現今的電路實用中也經常看到，而自然取樣式功率放大器屬於離散振幅，時間連續類型的電路。

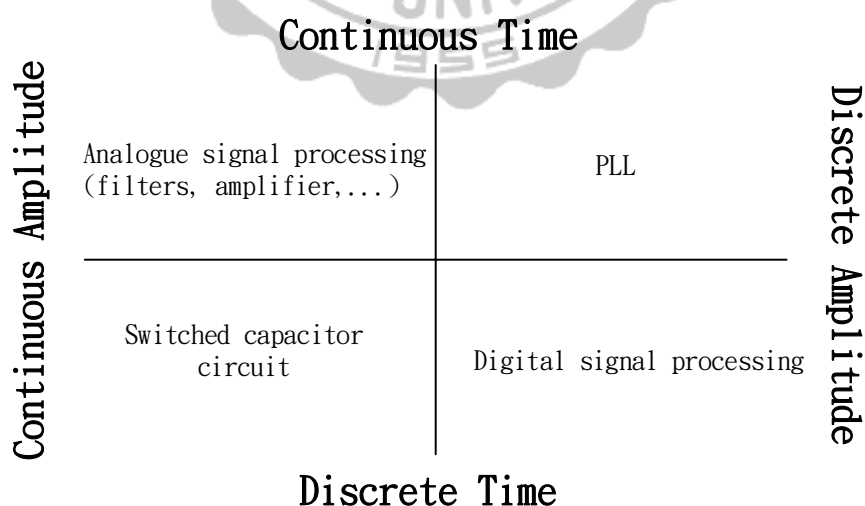


圖 3.1 系統控制分析圖

有別於傳統的線性分析，非線性系統是無法如前者透過系統化分

再部分處理的[11][12][13]，所以無法直接透過傅立葉分析其頻率響應以及轉移函數，所以在這邊使用描述函數(Describe Function, DF)[14]，來對電路作完整的分析，所以對於描述函數需要作較多的了解。描述函數的主要為分析一部分非線性的系統，因為描述函數是利用類線性的方法來逼近非線性電路的部分。

整個描述函數的核心是建立在圖 3.2 上，N.L.代表非線性的電路，我們將單一輸入訊號 $x(t)$ 分成數個訊號 $x_n(t)$ ，各個訊號擁有其自己的加權函數，而最後以類線性方法的輸出訊號 $y_a(t)$ 需要無限近似於非線性電路的輸出 $y(t)$ 。透過加權平均函數，我們希望能使的輸出訊號之方均根誤差盡量能降至最低(3.1.1)， $\overline{e(t)^2}$ 代表誤差的方均根值。

$$\overline{e(t)^2} = \overline{y_a(t)^2} - 2\overline{y_a(t)y(t)} + \overline{y(t)^2} \quad (3.1.1)$$

所以我們需要慎選作為加權函數的 $w_i(t)$ ，才能使的誤差方均根值達到最小，假設所有輸入的數學分量皆為獨立互不影響，可以推定各個輸入數學分量之間的相關性為零，代表每個輸入數學分量 $x_n(t)$ 擁有不同數學特性，每個分量皆本身獨立擁有其偏置訊號，若是證明輸入訊號獨立，可得以下方程式：

$$\int_0^{\infty} w_i(\tau_2) \overline{x_i(t)x_i(t + \tau_1 - \tau_2)} d\tau_2 = \overline{y(t)x_i(t - \tau_1)} \quad \tau_1 \geq 0, i = 1, 2, \dots \quad (3.1.2)$$

因此，我們可以透過分解輸入參考訊號以及自然採樣迴授訊號，分開之中線性與非線性的部分，來計算他們加權函數。本電路採用為簡單的正弦波輸入訊號，將利用描述函數中的特殊方法來簡化其步驟，而該方法將會在下一節做解釋。

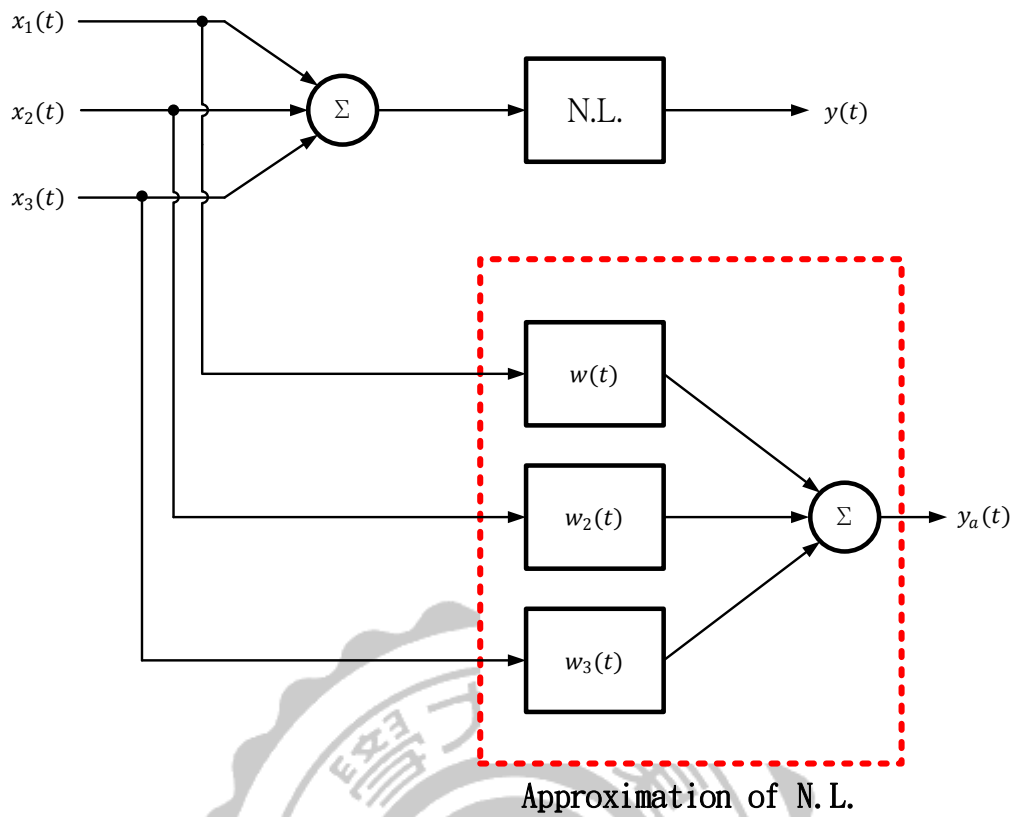


圖 3.2 非線性系統以線性近似圖

而在實現計算之前，尚未清楚自然採樣迴授訊號波型的情況下，需要先猜測迴授端的訊號，參考圖 3.3，當我們採用輸入訊號為弦波的時候，線性區塊 $G(s)$ 需要擁有低通濾波功能，才能在迴授時濾除高次諧波雜訊。

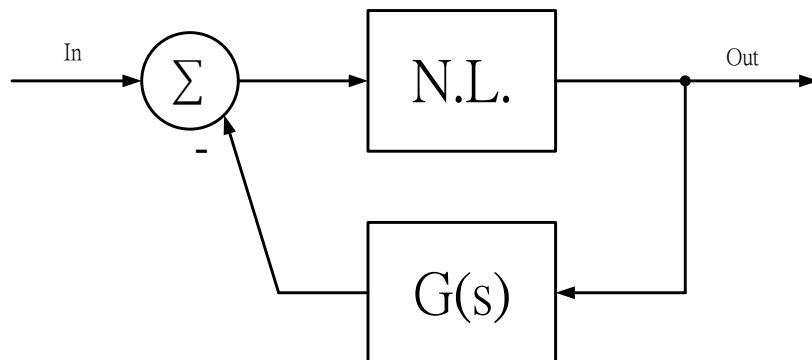


圖 3.3 局部非線性方塊

3.1.1 極限環

在描述函數中還有一個著名的應用，就是在極限環 (Limit Cycle, LC) 的計算上，極限環可看作是一穩定的循環系統，在經過一段時間的震盪之後，能作穩定的輸出，對於極限環以方程式(3.1.3)來表示：

$$x_{LC}(t+T) = x_{LC}(t) \quad (3.1.3)$$

而極限環為一較為抽象的概念，而我們最感興趣則是穩定震盪極限環，在自然界之中存在著這種例子，而如何應用在電路之中，是我們探討的目標。穩定極限環基礎建立在 Poincare-Bendixson 理論之下，本來應用為系統動力學，其提出任何有限固定之中的集合點皆擁有週期性的軌道[15][16]，假設極限環的實現如圖 3.4，箭頭代表速度向量，而半徑為 r 的圓之向量場公式為(3.1.4)：

$$x' = (-yi + xj) + (1 - r^2)(xi + yj) \quad (3.1.4)$$

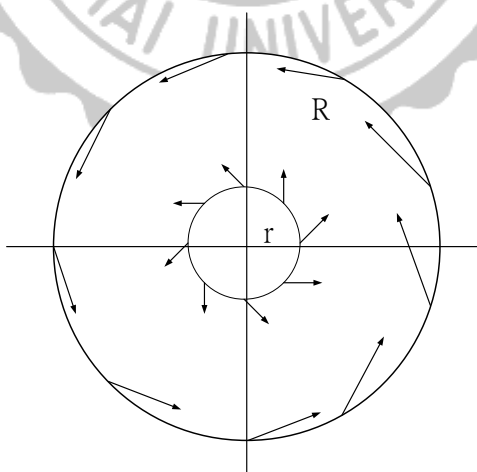


圖 3.4 Poincaré-Bendixson 理論極限環

而 Poincaré-Bendixson 理論適用區域為兩圓之間的環型區域，透過將方程式中的 $x = \cos t, y = \sin t$ 便可實現此系統唯一穩定極限環。如

圖 3.5，以時域訊號與迴圈控制圖來做比較，迴圈控制圖的曲線代表時間，X 軸代表振幅，Y 軸代表半周期寬度，在最後訊號會成為在一穩定軌跡中穩定的訊號，在時間無限大過後，系統仍然保持同樣頻率、同樣振幅在運作，這是理想中的穩定極限環。接下在下一節將使用弦波輸入描述函數對系統求出系統存在的穩定極限環之振幅與頻率。

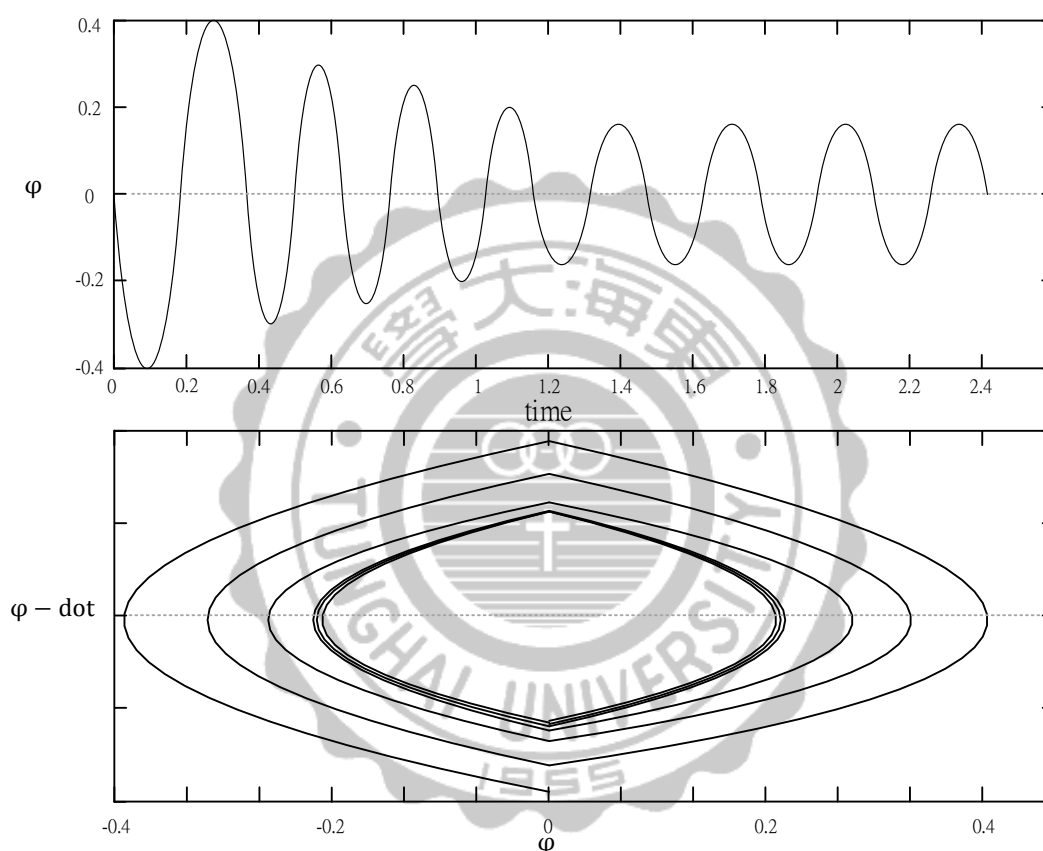


圖 3.5 時域訊號與迴圈控制圖

3.1.2 弦波輸入描述函數

弦波輸入描述函數 (sinusoidal input describing functions, SIDF)，為描述函數最常使用的方法，透過對正弦波訊號 $x_i(t) = A \sin(\omega t + \theta)$ ，其中給予 A 和 ω ，相位 θ 為在 0 和 2π 之間的隨機變數，可先著手於公式(3.1.2)的左手邊做與正弦波之關係計算：

$$\overline{x_i(t)x_i(t+\tau)} = \frac{A^2}{2} \cos(\omega\tau) \quad (3.1.5)$$

我們將得到：

$$\int_0^{\infty} \omega_A(\tau_2) \overline{x_i(t)x_i(t+\tau_1-\tau_2)} d\tau_2 = \quad (3.1.6)$$

$$\begin{aligned} & \frac{A^2}{2} \cos(\omega\tau) \int_0^{\infty} \omega_A(\tau_2) \cos(\omega\tau_2) d\tau_2 \\ & + \frac{A^2}{2} \sin(\omega\tau_1) \int_0^{\infty} \omega_A(\tau_2) \sin(\omega\tau_2) d\tau_2 \end{aligned}$$

再來公式(3.1.2)的右手邊推算：

$$\overline{y(t)x_i(t-\tau_1)} = A \cos(\omega\tau_1) \overline{y(0) \sin \theta} - A \sin(\omega\tau_1) \overline{y(0) \cos \theta} \quad (3.1.7)$$

為了滿足公式(3.1.2)對於 $\tau_1 > 0$ 的要求：

$$\frac{A}{2} \int_0^{\infty} \omega_A(\tau_2) \cos(\omega\tau_2) d\tau_2 = \overline{y(0) \sin \theta} \quad (3.1.8)$$

$$\frac{A}{2} \int_0^{\infty} \omega_A(\tau_2) \sin(\omega\tau_2) d\tau_2 = -\overline{y(0) \cos \theta} \quad (3.1.9)$$

透過解 (3.1.8) 和 (3.1.9) 兩方程式，得到描述函數的複數增益：

$$N_A = n_p + jn_q \quad (3.1.10)$$

$$n_p = \frac{2}{A} \overline{y(0) \sin(\theta)} \quad (3.1.11)$$

$$n_q = \frac{2}{A} \overline{y(0) \cos(\theta)} \quad (3.1.17)$$

對於靜態非線性的輸入，代表它只受輸入電壓所影響而不受輸入導數的變數影響，而 $y(0)$ 可看作 $x(0)$ 的多項式，所以可以透過方程式(3.1.13)來推算：

$$N(A) = \frac{j}{\pi A} \int_0^{2\pi} y(A \sin(\theta)) e^{-j\theta} d\theta \quad (3.1.13)$$

方程式(3.1.13)相似於傅立葉轉換方程式，可透過物理意義與其結合。把描述函數 $N(A)$ 看作弦波增益以獲得輸出方均根振幅和輸入頻率，若考慮其中傅立葉級數的一階諧波展開，描述函數可以寫成：

$$N(A) = \frac{2}{\pi A} \int_{-\pi/2}^{\pi/2} y(A \sin(\theta)) \sin(\theta) d\theta \quad (3.1.14)$$

以系統存在的穩定極限環訊號來說，震盪行為可用巴克豪森準則來計算，以圖 3.3 為例計算此複數方程式：

$$G(j\omega)N(A) + 1 = 0 \quad (3.1.15)$$

方程式(3.1.15)不只含有一個解，而每個求得的極限環振幅與頻率，還需要進一步參考其穩定性，以巴克豪森準則計算：

$$U(A, \omega) + jV(A, \omega) = 0 \quad (3.1.16)$$

假設：

$$\left. \frac{\partial U}{\partial A} \frac{\partial V}{\partial \omega} \right|_{A_i, \omega_i} - \left. \frac{\partial U}{\partial \omega} \frac{\partial V}{\partial A} \right|_{A_i, \omega_i} > 0 \quad (3.1.17)$$

將滿足(3.1.17)的情況帶入(3.1.16)，所求的解 (A, ω) 代表穩定極限環的振幅與角頻率。

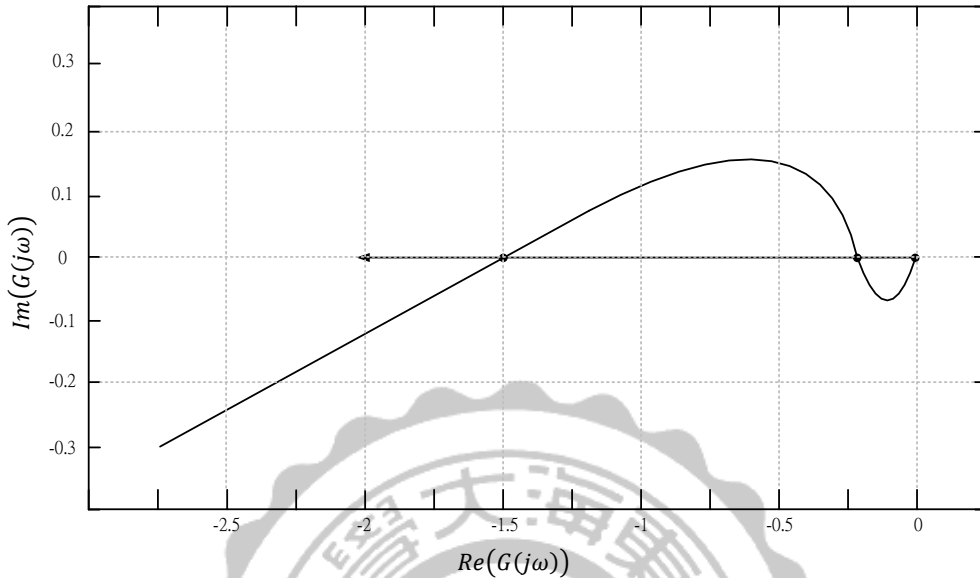


圖 3.6 巴克豪森準則的奈奎斯特圖

我們可以將電路的線性部分 $G(s)$ 和 $-1/N(A)$ ，繪製巴克豪森準則的奈奎斯特圖 (Nyquist Plot)，透過兩條曲線的交點可以得到巴克豪森準則的解，見圖 3.6，其中在圓點的交點為無法實現的解，因為原點代表的是無限頻率以及零振幅，所以從該圖看出還有其他兩個解。

將描述函數以飽和函數方式計算，而飽和函數為一個透過增益因子 m 作為線性增益方法的函數，輸入起始值固定為 δ ，最後線性飽和至 $m\delta$ ，以描述函數的觀點來看，有兩種情況：一是描述函數之輸入振幅小於飽和函數起使值 δ ，可視描述函數為一完全線性函數，其線性增益為 m ；二為描述函數之輸入振幅大於飽和函數起使值 δ ，因為其為靜態非線性，所以可以套用方程式(3.1.14)之方法來做計算，而直到其相位等於 $-\theta$ ，輸入振幅小於 $-\delta$ ，會達到輸出飽和，若是項為等於 θ ，輸入振幅等於 δ ，也會達到輸出飽和。由於輸出訊號與非線性關係皆對

稱於原點，可以將方程式(3.1.14)改寫為：

$$N(A) = \frac{2}{\pi A} \left[\int_{-\frac{\pi}{2}}^{-\theta_1} -m\delta \sin(\theta) d\theta + \int_{-\theta_1}^{\theta_1} mAsin^2(\theta)d\theta + \int_{\theta_1}^{\frac{\pi}{2}} m\delta \sin(\theta) d\theta \right] \quad (3.1.18)$$

計算並簡化積分的部分：

$$N(A) = \frac{2}{\pi A} \left[-2m\delta \cos(\theta_1) + mA\theta_1 + \frac{mAsin(2\theta_1)}{2} \right] \quad (3.1.19)$$

我們可以透過定義 $Asin(\theta_1) = \delta$ ，將描述函數寫成：

$$N(A) = \frac{2m}{\pi} \left[\arcsin\left(\frac{\delta}{A}\right) + \left(\frac{\delta}{A}\right) \sqrt{1 - \left(\frac{\delta}{A}\right)^2} \right] \quad (3.1.20)$$

一個理想的比較器，以數學式來分析可以看做是一個具有無限增益的飽和函數，在限制 $m \rightarrow \infty$, $\delta \rightarrow 0$, $2m\delta \rightarrow V_{DD}$ 而此比較器的描述函數可寫作：

$$N(A) = \frac{2V_{DD}}{\pi A} \quad (3.1.21)$$

然而弦波輸入描述函數整適用於只有單一輸入弦波時使用，由於兩個正弦波的相互關係不可能為 0，所以以弦波輸入描述函數來近似的方法不在成立，若是在迴授路徑上產生多個正弦波而未被抑制，將會造成極限環的崩潰，所以下一節將提到雙弦波輸入描述函數的方法來解釋。

3.1.3 雙弦波輸入描述函數

雙弦波輸入描述函數 (two sinusoidal input describing functions, TSIDF), 為處理當兩個輸入為正弦波時的方法, 因為在非線性系統中, 兩弦波將有相互關係。在定義兩弦波, 一為振幅等於 A , 一為振幅等於 B 之下, 將其增益定義為 $N_A(A, B)$, 再來透過加權函數方式做計算:

$$N_A = \frac{1}{2\pi^2 A} \int_0^{2\pi} d\theta_A \int_0^{2\pi} d\theta_B y(A\sin(\theta_A) + B\sin(\theta_B)) \sin(\theta_A) \quad (3.1.22)$$

$$N_B = \frac{1}{2\pi^2 B} \int_0^{2\pi} d\theta_B \int_0^{2\pi} d\theta_A y(A\sin(\theta_A) + B\sin(\theta_B)) \sin(\theta_B) \quad (3.1.23)$$

透過將此非線性函數進行傅立葉轉換, 再使用 Bessel 級數展開, 可以解開雙重積分的形式:

$$y(x) = \frac{1}{2\pi} \int_{-\infty}^{\infty} Y(ju) e^{jux} du \quad (3.1.23)$$

我們將 x 換成弦波表示來帶入, $x = A\sin(\omega t) + B\sin(\gamma\omega t)$, 積分轉換式可以寫成:

$$y(x) = \frac{1}{2\pi} \int_{-\infty}^{\infty} Y(ju) e^{jA\sin(\omega t)} e^{jB\sin(\gamma\omega t)} du \quad (3.1.23)$$

將 $e^{jB\sin(\gamma\omega t)}$ 以 Bessel 級數方法展開取代並擷取第一諧波項, 得到的第一個諧波增益可以用 TSIDF 寫成:

$$N_A(A, B) = \frac{j}{\pi A} \int_{-\infty}^{\infty} Y(ju) J_0(Bu) J_1(Au) du \quad (3.1.24)$$

$$N_B(A, B) = \frac{j}{\pi B} \int_{-\infty}^{\infty} Y(ju) J_0(Au) J_1(Bu) du \quad (3.1.25)$$

可以得到結論，在忽略頻率之下，兩個輸入之 TSIDF 結果是相同的：

$$N_A(A, B) = N_B(A, B) \quad (3.1.26)$$

以 TSIDF 的方法來看，它是建立在一個單輸入的穩定極限環系統中，計算加入第二個輸入後所會造成的影響，並計算其輸入響應。在系統中，可能存在多個可能的穩定極限環，透過 TSIDF 計算迴路增益並確定其中哪一個是可以被實現的，因為具有最高迴路增益的解將會主導整個穩定極限環之運作。

而在 TSIDF 情況下計算飽和函數之描述函數，與 SIDF 不同的是，無法以全類線性的方式表示，需要改寫輸入為：

$$y(x) = \begin{cases} -De^{\sigma x} & x < 0 \\ 0 & x = 0 \\ De^{\sigma x} & x > 0 \end{cases} \quad (3.1.27)$$

經過傅立葉轉換之後：

$$Y(ju) = \lim_{\sigma \rightarrow 0} \left(\int_{-\infty}^{-0} -De^{\sigma x} e^{-jux} dx + \int_{-0}^{+0} 0 dx + \int_{+0}^{\infty} De^{\sigma x} e^{-jux} dx \right) \quad (3.1.28)$$

$$= \lim_{\sigma \rightarrow 0} \left(\frac{-j2Du}{\sigma^2 + u^2} \right) \quad (3.1.29)$$

$$= \frac{2D}{ju} \quad (3.1.30)$$

得到 TSIDF 情況下之輸入，將 (3.1.30) 帶入 (3.1.24) 得到：

$$N_B(A, B) = \frac{2D}{\pi B} \int_{-\infty}^{\infty} \frac{J_0(Au) J_1(Bu)}{u} du \quad (3.1.30)$$

而 (3.1.30) 屬於 Weber-Schafheitlin type 的瑕積分，解完瑕積分並透過描述函數之計算：

$$N_B(A, B) = \begin{cases} \frac{2D}{\pi B} \left(\frac{B}{A}\right)_2 F_1\left(\frac{1}{2}, \frac{1}{2}, 2; \left(\frac{B}{A}\right)^2\right) & \text{for } 0 < B < A \\ \frac{4D}{\pi B_2} F_1\left(\frac{1}{2}, -\frac{1}{2}, 1; \left(\frac{A}{B}\right)^2\right) & \text{for } 0 < A < B \end{cases} \quad (3.1.31)$$

透過展開描述函數之超幾何級數 (hypergeometric series)，我們可以知道如果 $B \gg A$ ：

$$N_B(A, B) \approx \frac{2D}{\pi A} = \frac{N(A)}{2} \quad (3.1.32)$$

如果 $B \ll A$ ：

$$N_A(A, B) \approx \frac{4D}{\pi A} = N(A) \quad (3.1.33)$$

我們可以透過整個 TSIDF 計算得到三個結論：

- (1) 小振幅的輸入訊號 B 在整個非線性系統中之增益部分不被 B 本身影響，而是透過較大振幅的輸入訊號 A 將其非線性的部分類線性化，另一個角度來看訊號 B 可看作為訊號 A 的抖動訊號。
- (2) 若是輸入訊號 A 起震了穩定極限環系統， $N(A)$ 振幅因子可以透過巴克豪森準則加以計算，閉迴路的轉移函數可以透過穩定極限環系統計算以確定。
- (3) 在 TSIDF 系統中，若是輸入訊號之間振幅相差過大，可視為單一輸入的 SIDF 系統，可以 SIDF 的方式計算近似。

3.2 原理與行為分析

上一節透過非線性的描述函數來計算，而本節主要為透過數學公式建立起數學模型並探討，最後透過數學模型以電路方法實現以自然取樣方式回授的自我震盪 D 類放大器[17][18]。

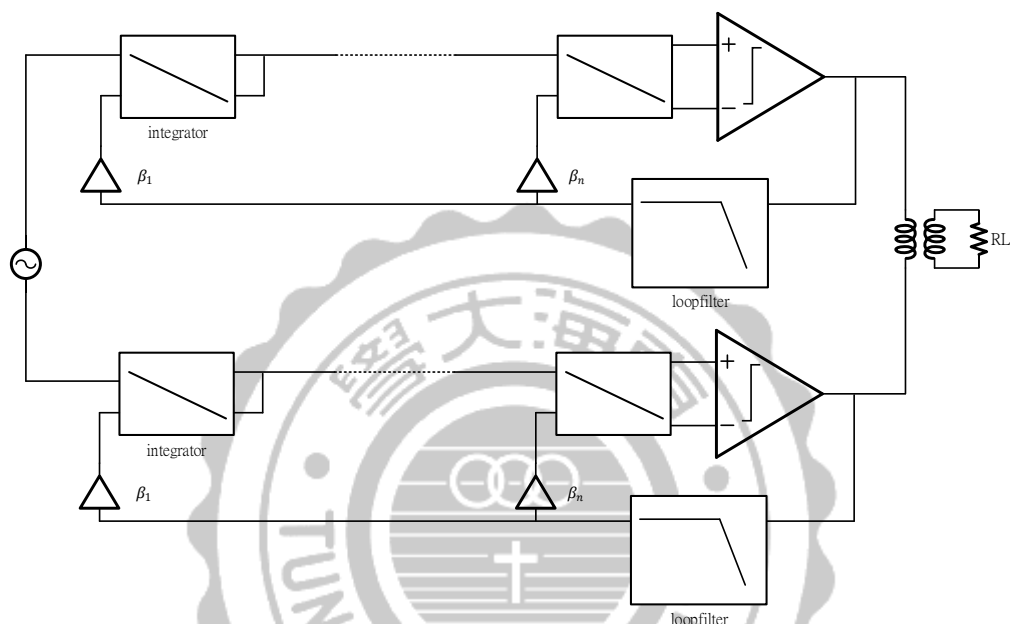


圖 3.7 自然取樣回授 D 類放大器模型

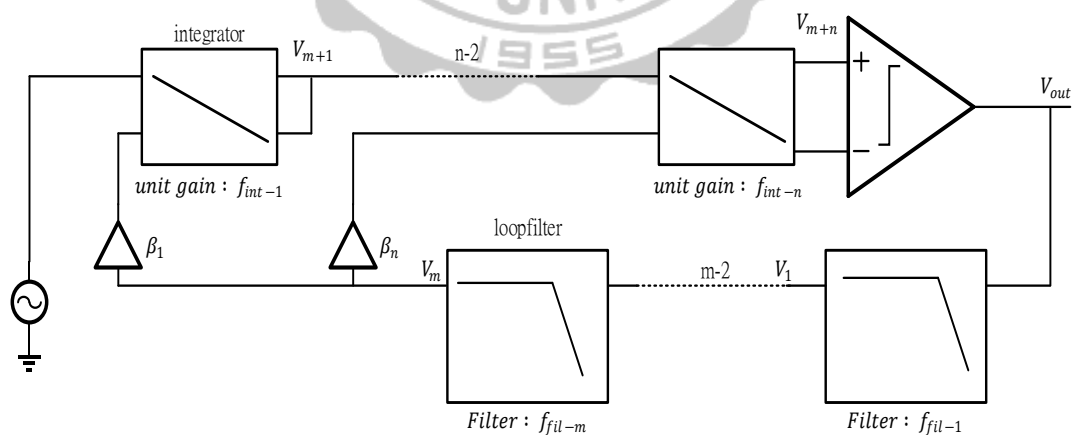


圖 3.8 單顆自然取樣回授 PWM 產生器

模型如圖 3.7，兩個以自然取樣方式回授的 PWM 產生器透過輸出端耦合組成自我震盪式的 D 類功率放大器，以單顆 PWM 產生器

的方式則可透過低通濾波器來解調輸出訊號，如圖 3.8，單級 D 類放大器以 n 個單位增益頻率為 f_{int} 的積分器、比較器和 m 個截止頻率為 f_{fil} 的迴路濾波器組成，必須提到的是，積分器的級數 n 代表的是這類 D 類放大器的級數，然而 n 可以是 0，代表零級放大器，零級放大器輸入訊號會直接通過比較器來與回授訊號進行比較，而本篇會著重於零級的 D 類放大器做討論。

3.2.1 零階穩定極限環

複述公式 (3.1.33)，我們知道比較器的描述函數為：

$$N_A(A) = \frac{4V_{DD}}{\pi A} \quad (3.2.1)$$

假設每一個濾波器之截止頻率皆盡相同， $f_{fil1} = f_{fil2} = \dots = f_{filn} = f_{fil}$ ，整個濾波器的轉移函數可以寫為：

$$L_f(s) = \left(\frac{2\pi f_{fil}}{s + 2\pi f_{fil}} \right)^n \quad (3.2.2)$$

將描述函數帶入巴克豪森法則內計算，將複數方程式 (3.2.3) 拆解成實數與虛數兩部分 (3.2.4) (3.2.5) 之方程式，分別代表相位平衡和振幅平衡：

$$L_f(s)N_A(A) + 1 = 0 \quad (3.2.3)$$

$$\text{Re} \left(L_f(s)N_A(A) \right) = -1 \quad (3.2.4)$$

$$\text{Im} \left(L_f(s)N_A(A) \right) = 0 \quad (3.2.5)$$

再分別以餘弦和正弦不同振幅和頻率值帶入 (3.2.4) 和 (3.2.5)，用弦

波代替並組合進行表示可以得到方程式 (3.2.6) 和 (3.2.7) :

$$\frac{2V_{DD}}{\pi A} \left(\frac{4\pi^2 f_{fil}^2}{4\pi^2 f_{fil}^2 + \omega^2} \right)^{n/2} \cos \left(n \arctan \left(\frac{\omega}{2\pi f_{fil}} \right) \right) = -1 \quad (3.2.6)$$

$$\frac{2V_{DD}}{\pi A} \left(\frac{4\pi^2 f_{fil}^2}{4\pi^2 f_{fil}^2 + \omega^2} \right)^{n/2} \sin \left(n \arctan \left(\frac{\omega}{2\pi f_{fil}} \right) \right) = 0 \quad (3.2.7)$$

系統的穩定極限環頻率可從 (3.2.7) 中計算，得到：

$$f_{LC} = f_{fil} \tan \left(\frac{\pi}{n} \right) \quad (3.2.8)$$

從方程式 (3.2.8) 可以得知穩定極限環震盪的必要條件，為迴路濾波器之階數必須大於 2，方程式才會成立。再來將 (3.2.8) 帶入 (3.2.6) 中可求得穩定極限環之振幅：

$$A = \frac{2V_{DD}}{\pi} \cos^n \left(\frac{\pi}{n} \right) \quad (3.2.9)$$

而在迴路濾波器階數 $n=2$ 時，相位平面軌跡為一阻尼螺旋線 (damped spirals)。透過 3.1.2 節中的奈奎斯特圖 (Nyquist Plot)，來做濾波器的推算，圖 3.9 中，分別代表濾波器階數 $n=(a) 2 (b) 3 (c) 8 (d) 12$ 四種。

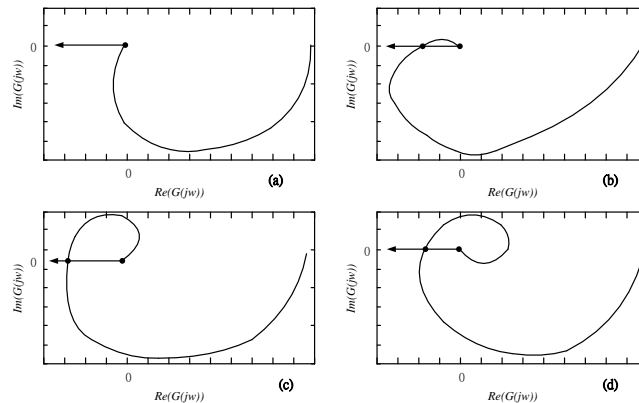


圖 3.9 濾波器與奈奎斯特圖之關係

去除原點不算，曲線相交的點為解。我們最後可以從本節獲得幾個結論：

- (1) 從巴克豪森準則中的相位平衡和奈奎斯特圖來看，迴路濾波器階數需大於 2，且其最低頻率可由方程式 (3.2.8) 求出。
- (2) 理論上，超過 12 階的迴路濾波器可以得到更穩定的解，系統可以根據起始值不同的條件下穩定震盪，但是實際上卻不會發生，所以不考慮 12 階以上的迴路濾波器架構。
- (3) 穩定極限環的週期頻率需要靠迴路濾波器之極點推算。
- (4) 使用強制震盪的訊號作為回授訊號以降低失真，而震盪頻率極點需高於系統工作頻寬，另外因為開關頻率不應該超過震盪訊號頻寬太多，所以設計上濾波器的極點需要越近越好。

3.2.2 D 類放大器耦合條件

一個完整的 D 類放大器將透過一組變壓器負載耦合而成，如圖 3.7，假設輸出耦合負載電阻其阻值為 R_L ，非理想的緩衝器 (Buffer) 之輸出阻抗為 r_{out} 可以藉此推出其耦合係數為：

$$\alpha = \frac{r_{out}}{2r_{out} + R_L} \quad (3.2.10)$$

初步估算耦合係數值落在 0~0.5 之間，而圖 3.10 為完整數學模型表現兩個 PWM 產生器透過耦合成為 D 類放大器，比較器之描述函數為 $N(A)$ ，濾波器之描述函數為 $L(\omega)$ ，其耦合工作行為可由圖看出，將比較器輸出訊號分為通過正相路徑耦合 $(1 - \alpha)$ 和交叉路徑耦合 α ，

再藉由代數簡化方式將圖 3.12 修改為圖 3.11，再以巴克豪森準則計算以求迴路增益：

$$\frac{\alpha^2(N(A)L(\omega))^2}{(1 + (1 - \alpha)N(A)L(\omega))^2} = 1 \quad (3.2.11)$$

簡化過後：

$$(1 + N(A)L(\omega))(1 + (1 - 2\alpha)N(A)L(\omega)) = 0 \quad (3.2.12)$$

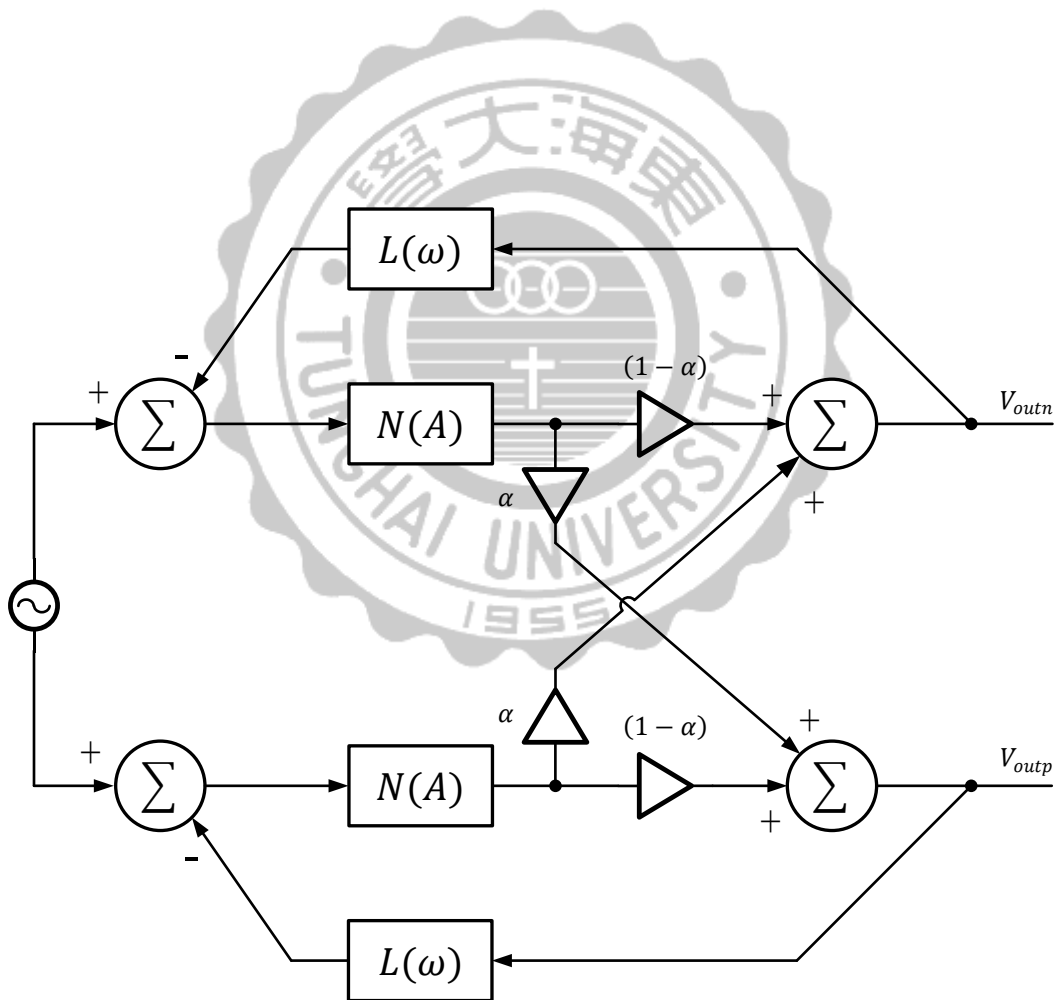


圖 3.10 D 類放大器完整數學模型

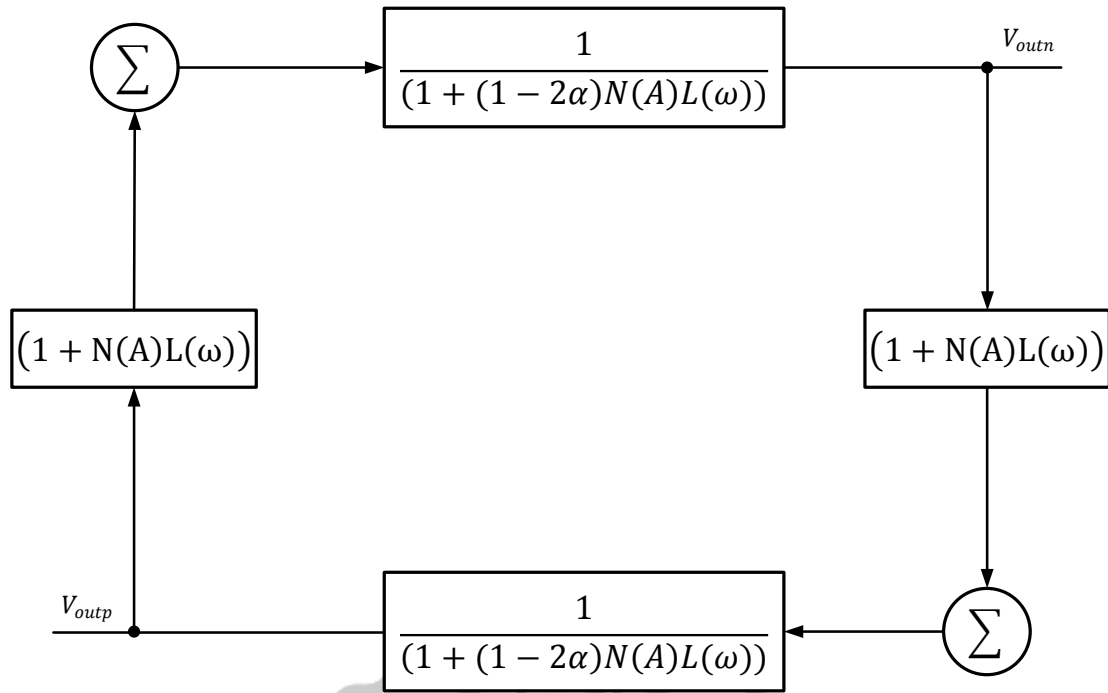


圖 3.11 D 類放大器方塊簡化圖

透過方程式 (3.2.12) 可以得知在此耦合系統存在兩個解，代表兩種震盪模式：

- (1) 第一種解 $(1 + N(A)L(\omega))$ 代表兩個耦合的 PWM 產生器震盪於同相模式，其計算就跟一個 PWM 產生器之極限環運算一樣，可以視作未經耦合震盪，系統之穩定極限環震盪振幅與頻率：

$$\omega_1 = \omega_c \tan\left(\frac{\pi}{n}\right) \quad (3.2.13)$$

$$A_1 = \frac{2V_{DD}}{\pi} \cos^n\left(\frac{\pi}{n}\right) \quad (3.2.14)$$

- (2) 第二種解 $(1 + (1 - 2\alpha)N(A)L(\omega))$ 代表兩個耦合的 PWM 產生器震盪於反相模式，對電阻性的耦合方式來說，耦合因子 α 為實數，為了對方程式求解，可以藉由將 $(1 - \alpha)N(A)$ 以 $N'(A)$ 方式取代，再次利用計算一個 PWM 產生器之極限環運算的方法求解：

$$\omega_2 = \omega_c \tan\left(\frac{\pi}{n}\right) \quad (3.2.15)$$

$$A_2 = \frac{2V_{DD}}{\pi} (1 - 2\alpha) \cos^n\left(\frac{\pi}{n}\right) \quad (3.2.16)$$

為了確定兩種解的耦合系統中震盪是穩定的，接下來需進行穩定度的分析：在兩種系統都還不穩定的狀態下，反向耦合產生的自我震盪會被互相抵銷掉，這種情況是我們無法接受的，而此時同相耦合優點在於，無訊號輸入時，兩個 PWM 產生器訊號同相，對於負載來說，將視為共模訊號，在功率放大器運作時，可以大大的降低其功耗，另一個則是當震盪頻率推動等同於濾波器的功能，因此可以不加上額外的濾波器，便可使切換頻率之 PWM 訊號解調，再者，反向震盪的振幅比同相震盪之振幅更小，造成其極限環的自然抖動效應 (natural dither effect) 更差，對於整個極限環來說，其自然抖動能力影響著其穩定性，因此線性度將會降低。

而如果兩種系統都穩定，從方程式 (3.2.13) (3.2.15) 可以看出與單端輸入一樣，使得兩種模式的震盪頻率相同，因此系統可以以穩定增益最高的方式震盪，而在任何情況下起震，為最高增益之模式。同相震盪之穩定極限環條件為：

$$\frac{n\pi \cos^{(2-n)}\left(\frac{\pi}{n}\right)}{2\alpha^2 V_{DD} \omega_c} > 0 \quad (3.2.15)$$

因為方程式 (3.2.8) 成立條件為 $n > 2$ ，故方程式 (3.2.15) 必成立，另外反向震盪之穩定極限環條件為：

$$\frac{n(1 - 2\alpha)\pi \cos^{(2-n)}\left(\frac{\pi}{n}\right)}{2\alpha^2 V_{DD} \omega_c} > 0 \quad (3.2.16)$$

若在 $\alpha \geq 0.5$ 之情況下，方程式 (3.2.16) 將不成立，考慮方程式 (3.2.10)，耦合係數 α 落在 $0 \sim 0.5$ 之間，因此兩種情況皆可能穩定，若了實際推估何種模式更適合在實際情況下實現，仍然使用 TSIDF 方法來進行計算判斷。

考慮系統同相震盪時，將會產生一個小的反相干擾訊號至系統之轉移函數，同樣的，系統反相震盪時，將會產生一個小的同相干擾訊號至系統之轉移函數，利用描述函數中的雙輸入描述函數，得到有較高增益的模式將會是能在實際上實現的方式。對於訊號的同相干擾轉移函數(TF_{common})，和反相干擾轉移函數($TF_{counter}$)，以方程式來表示：

$$TF_{common} = \left| \frac{\alpha^2 (N_{A2}(A_1, A_2) L(\omega_0))^2}{(1 + (1 - \alpha) N_{A2}(A_1, A_2) L(\omega_0))^2} \right| \quad (3.2.17)$$

$$TF_{counter} = \left| \frac{\alpha^2 (N_{A1}(A_1, A_2) L(\omega_1))^2}{(1 + (1 - \alpha) N_{A1}(A_1, A_2) L(\omega_1))^2} \right| \quad (3.2.18)$$

其中：

$$N_{A1}(A_1, A_2) \approx \frac{V_{DD}}{\pi A_2} \quad (3.2.19)$$

$$N_{A2}(A_1, A_2) \approx \frac{V_{DD}}{\pi A_1} \quad (3.2.20)$$

我們透過上述方程式去定義一個超量共模增益參數 (Excess Common Mode Gain, ECMG)：

$$ECMG = 10 \log \left(\frac{TF_{common}}{TF_{counter}} \right) \quad (3.2.21)$$

當 ECMG 為正時，代表同相震盪擁有更高的增益，將會在系統中實現，從另一個角度來看，ECMG 也等同於從反相震盪到同相震盪的速

度，再來將方程式 (3.2.13) 和 (3.2.15) 帶入 (3.2.17) 和 (3.2.18) 以得到其各自增益：

$$TF_{common} = \frac{\alpha^2}{(1 - 3\alpha)^2} \quad (3.2.22)$$

$$TF_{counter} = \frac{\alpha^2}{(1 + \alpha)^2} \quad (3.2.23)$$

再將 (3.2.22) 和 (3.2.23) 帶回 (3.2.21)：

$$\frac{TF_{common}}{TF_{counter}} = \frac{(1 + \alpha)^2}{(1 - 3\alpha)^2} > 1 \quad (3.2.24)$$

而方程式 (3.2.24) 成立條件為 $\alpha < 1$ ，而我們知道 $0 < \alpha < 0.5$ ，故方程式必成立，系統必定震盪於同相模式。

3.3 數學模型模擬

透過 Matlab 的 Simulink 數學模型，進行第一步的電路實現。

3.3.1 PWM 模擬

以 Sum block 和 Compare block 模擬比較器，再以 Signal Generator 以 Constant 提高準位，模擬正弦波與三角波，Simulink 方塊圖如圖 3.12，而模擬結果如圖 3.13。

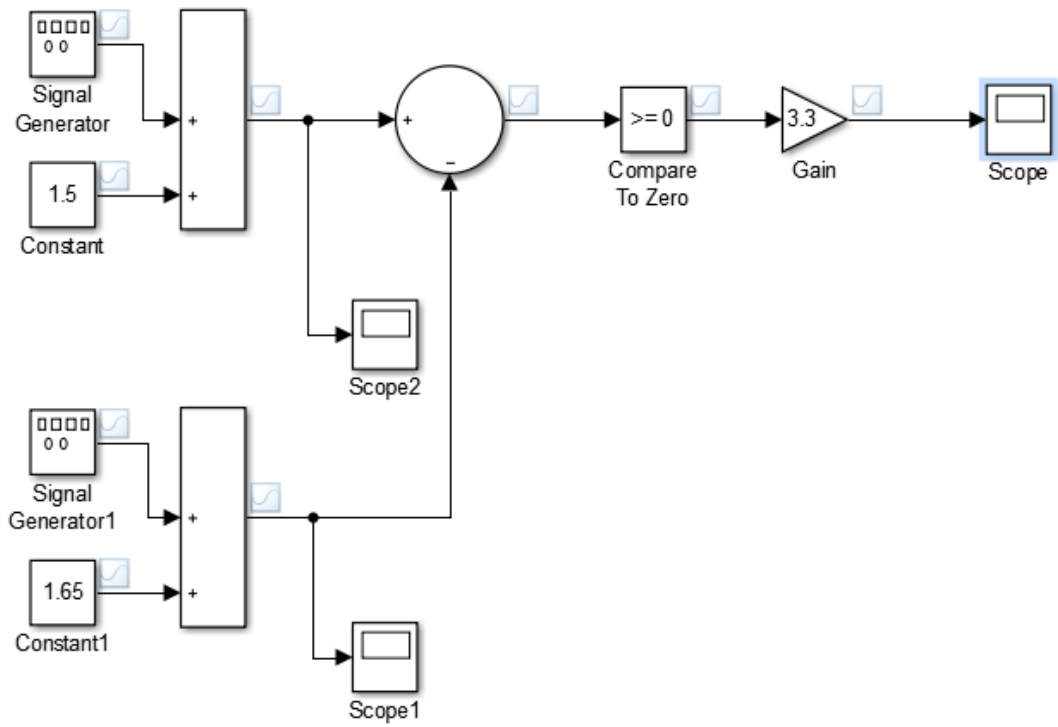


圖 3.12 PWM 模擬方塊圖

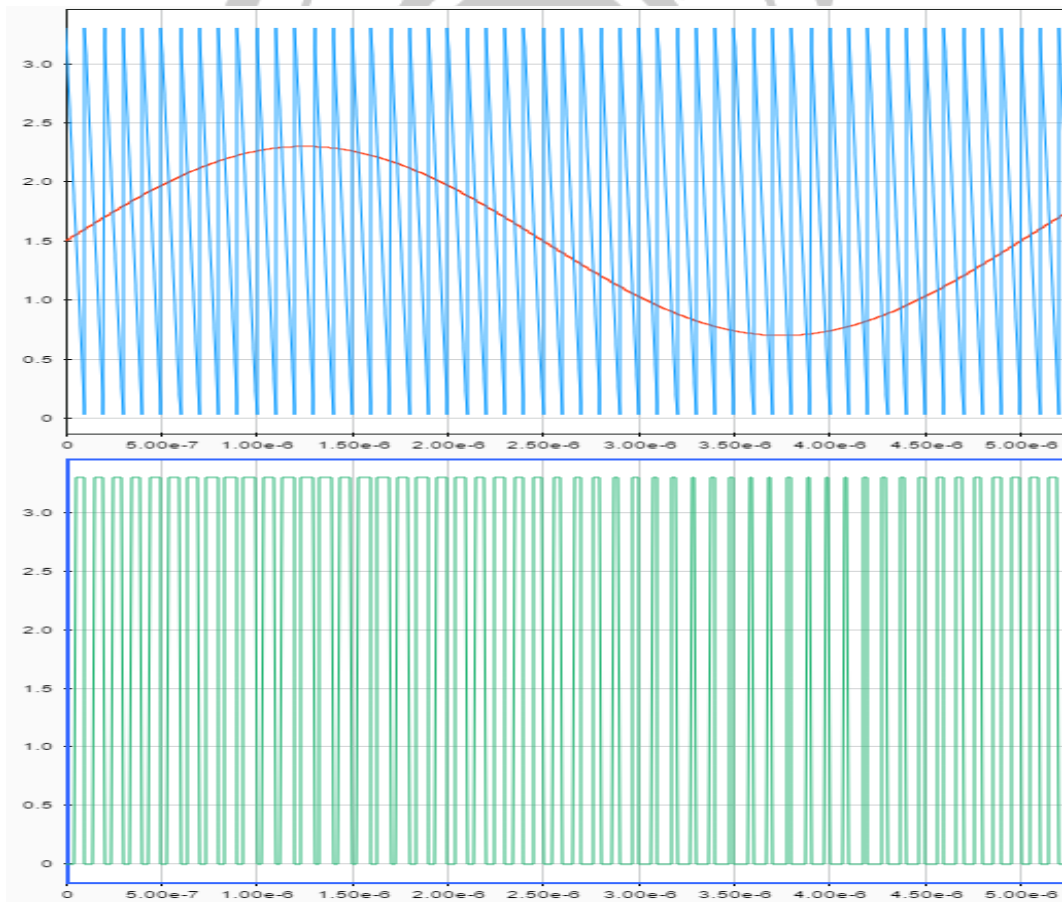


圖 3.13 PWM 模擬圖

3.3.2 自然採樣模擬

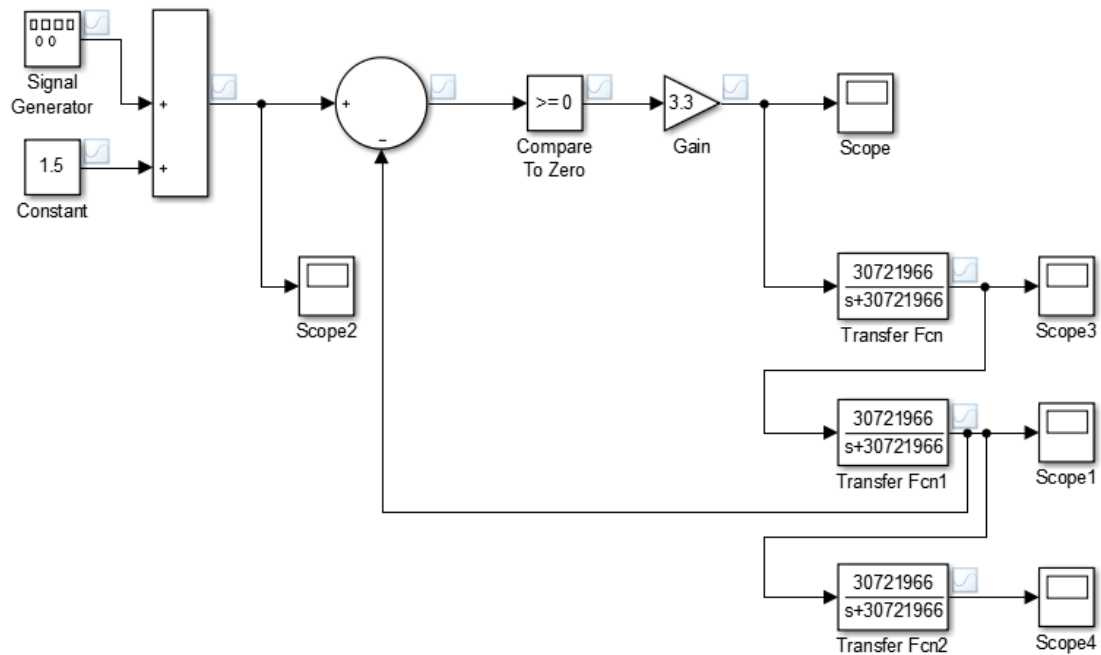


圖 3.14 使用二階濾波器模擬方塊圖

如圖 3.14，我們利用轉移函數模擬濾波器，迴授端是由第二階濾波器後接到比較器負端輸入，而我們在 3.2 節公式 3.2.8 可以知道，濾波階階數需大於 2，圖 3.15 上半部為正端輸入與負端輸入，因為不穩定的極限環震盪使迴授訊號崩潰，圖 3.16 為圖 3.15 之放大檢視圖。

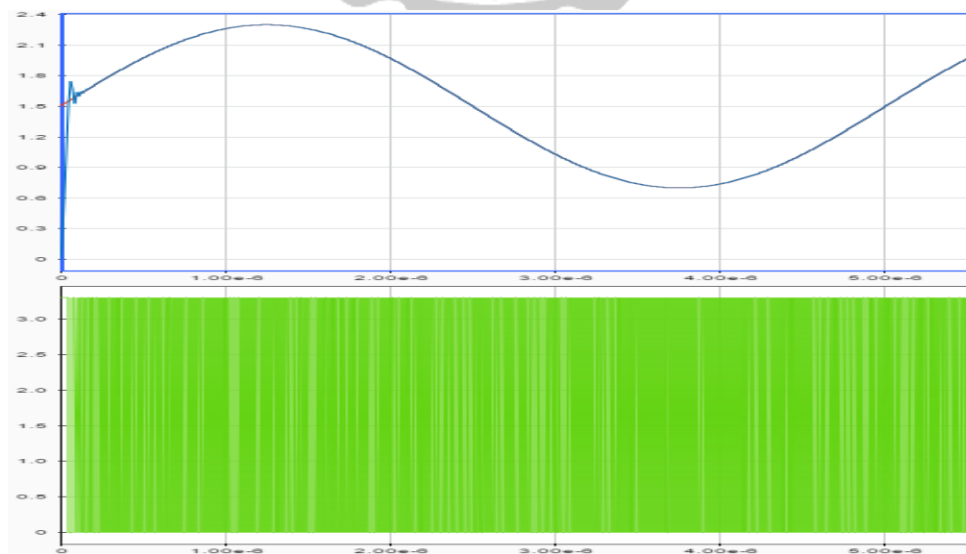


圖 3.15 使用二階濾波器模擬結果

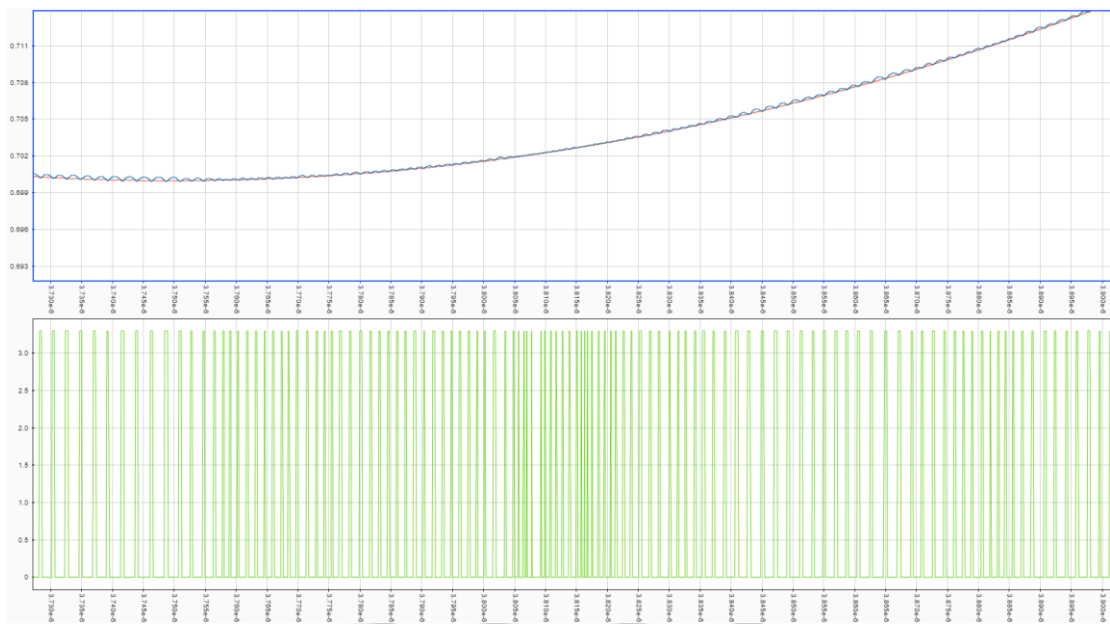


圖 3.16 二階濾波器模擬放大檢視圖

圖 3.17 為使用三階濾波器迴授之方塊圖，而圖 3.18 為模擬結果，上半部為輸入與迴授訊號，下半部正確製作出 PWM 訊號。

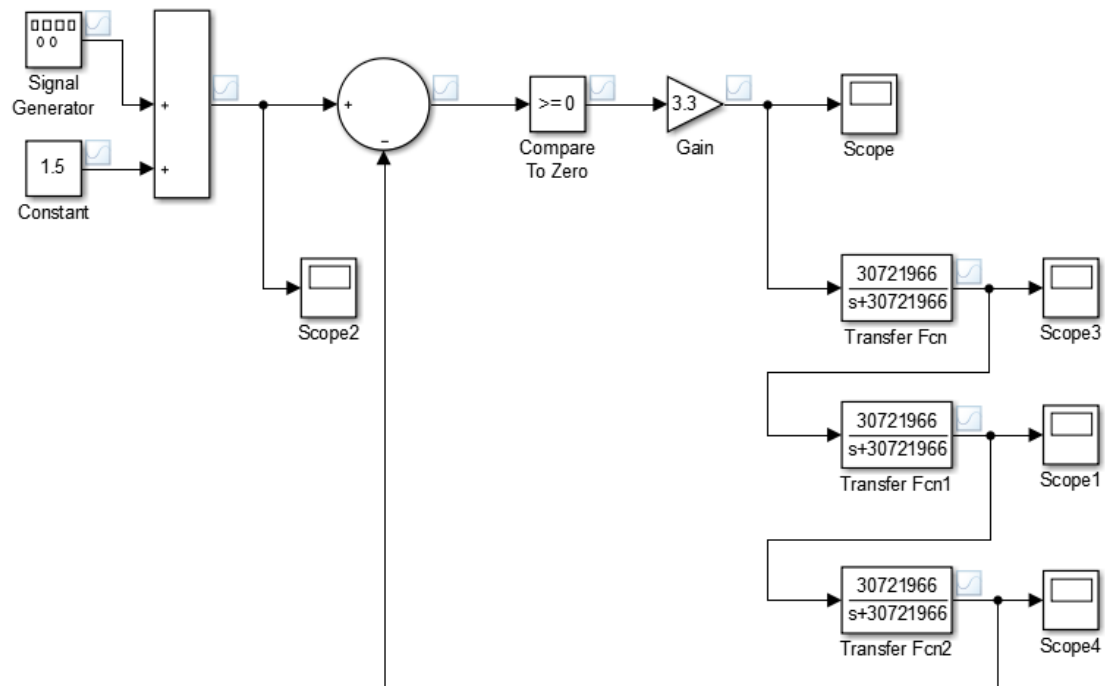


圖 3.17 使用三階濾波器模擬方塊圖

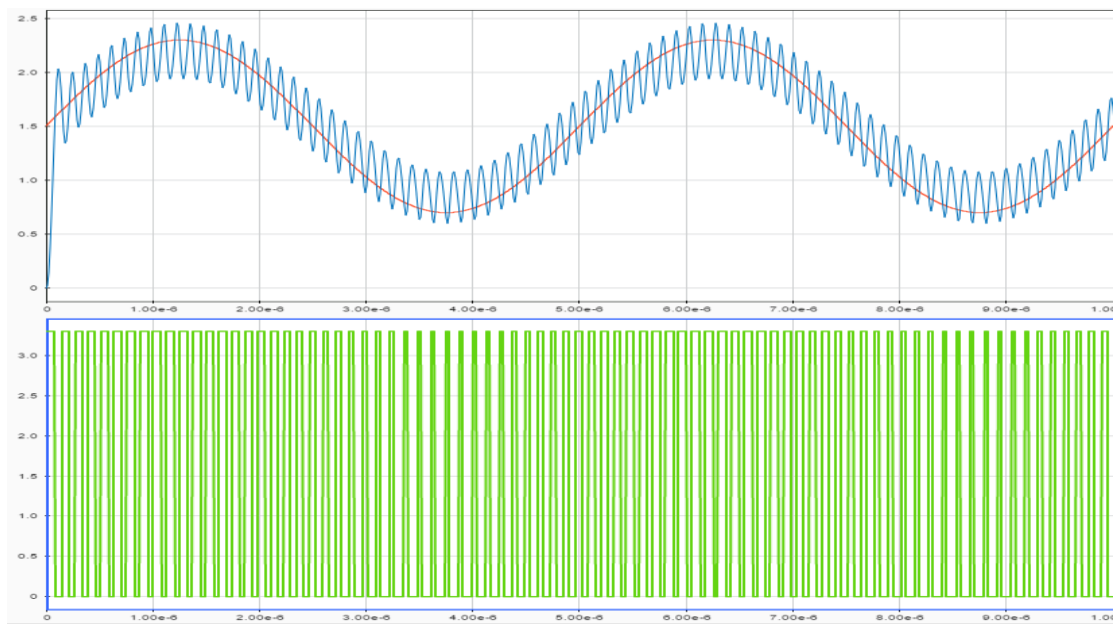


圖 3.18 使用二階濾波器模擬結果

透過 Simulink 進行初步的模擬，可以進一步使用數學計算得知較精確的數字，而雖然它可以得知並驗證穩定極限環的存在，但是還是得從電路的方面加以驗證，所以下一步將以電路方式實現整個第三章的數學公式。

第四章 電路架構與模擬

4.1 比較器

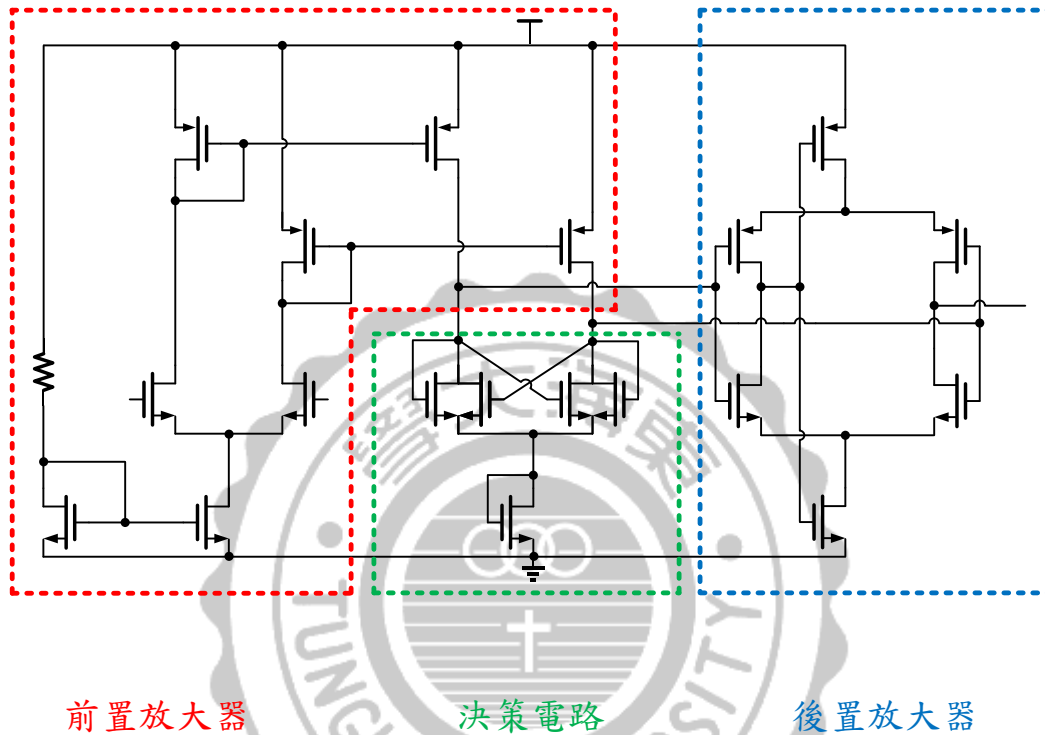


圖 4.1 比較器架構

如圖 4.1，為比較器之架構，可分為前置放大器 (Pre-Amplifier)，決策電路(Decision Circuit)及後置放大器 (Post-Amplifier)。

4.1.1 前置放大器

前置放大器，如圖 4.2，主要功能為將輸入訊號電壓轉換為輸入電流訊號給下一級的決策電路，為了加大輸入電壓擺幅，將輸入電晶體的 V_{DS} 設計較大以滿足需求，另外盡量把 bias 的 V_{DS} 選擇最小使的輸入擺幅能達到最大值。而輸入訊號因為採用自然採樣的關係，輸入準

位無法透過迴授而改善，所以前置放大器給予下一級的電流匹配顯得十分重要，而設計上方電流鏡時選擇其較大的過驅電壓 V_{OV} ，使不匹配的情形達到最小。

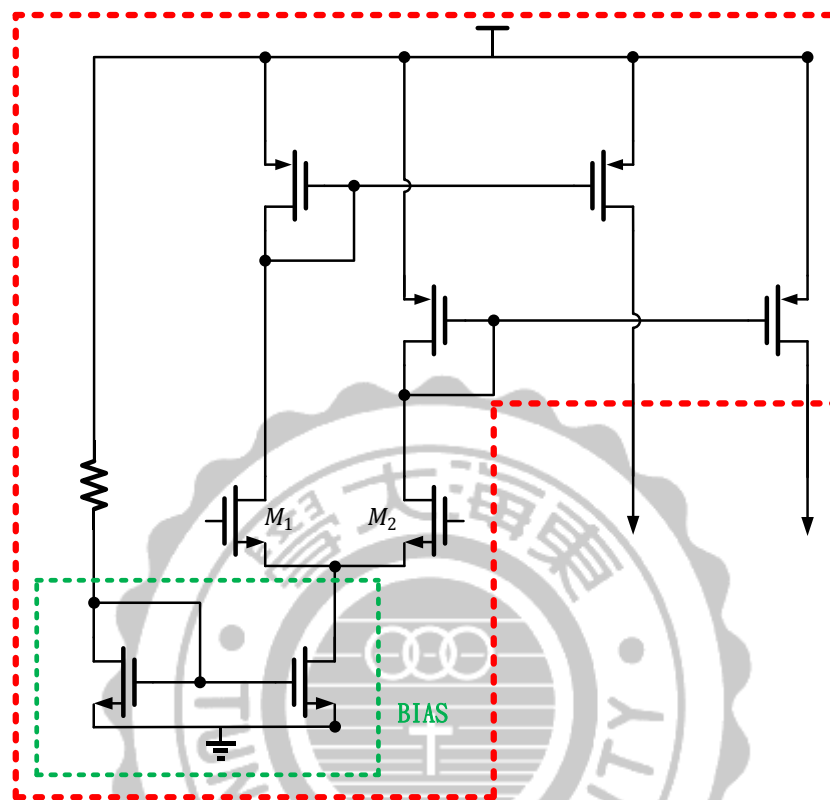


圖 4.2 前置放大器架構

另外一個設計所注意的地方為輸入電晶體的設計，其除了影響匹配之外也會影響到整個前置放大器的增益頻寬。方程式 (4.1.1)，而輸入級以至整個比較器都被設計為高速，因為比較延遲將會嚴重影響整個極限環的運作，造成嚴重失真。

$$GBW = \frac{I_{bias}}{2\pi((1+B)C_{OX}L_{1,2}W_{1,2})(V_{GS} - V_T)} \quad (4.1.1)$$

而輸入電晶體寬度方程式 (4.1.2)，

$$(4.1.2)$$

$$W_2 = W_1 \frac{(V_{GS} - V_T)_1^2}{(V_{GS} - V_T)_2^2} \times \frac{KP_N}{KP_P}$$

帶入方程式 (4.1.3)，因為 $L = L_1 = L_2$ ，

$$L = \sqrt{\frac{2(V_{GS} - V_T)_1^2 KP_P}{2\pi(1 + B)C_{OX}GBW(V_{GS} - V_T)_1}} \quad (4.1.3)$$

透過 B 因子=1，而比較器延遲時間需小於極限環週期的 10%，再決定 GBW 便可得到輸入電晶體的完整規格。

4.1.2 決策電路

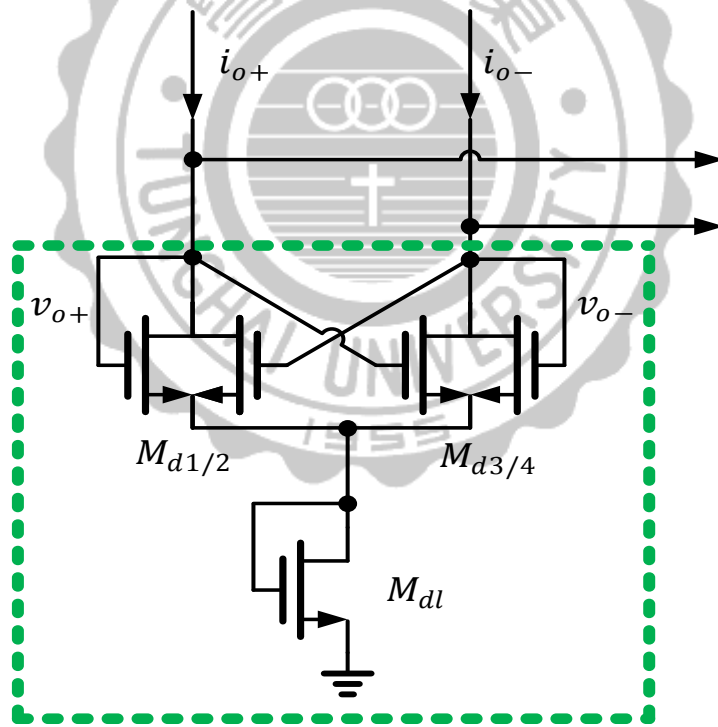


圖 4.3 決策電路架構

決策電路，如圖 4.3，決策電路為整個比較器的核心電路，設計目的為能對輸入訊號進行高速的比較，電晶體 M_{dl} 主要功能為做為主動電阻，使的決策電路的輸出擺幅與下一級的輸入擺幅一致，電晶體

M_{d1} 和 M_{d4} 互為耦合， M_{d2} 和 M_{d3} 為交叉耦合，已形成正迴授，而因為互相對稱， $\beta_{Md1} = \beta_{Md4} = \beta_a$ 還有 $\beta_{Md2} = \beta_{Md3} = \beta_b$ 。而決策電路的工作原理，當 $i_{o+} > i_{o-}$ ，電晶體 M_{d1} 和 M_{d3} 將會開啟，而電晶體 M_{d2} 和 M_{d4} 將會關閉，這種情況之下， v_{o-} 趨近為 0，而 v_{o+} 可表示為：

$$v_{o+} = \sqrt{\frac{2i_{o+}}{\beta_a}} + V_T \quad (4.1.4)$$

若 i_{o-} 增加然後 i_{o+} 減少，直到 v_{o-} 相等於 M_{d4} 的 V_T ， M_{d4} 將進入飽和區，這時候流過 M_{d3} 的電流可表示為：

$$i_{o-} = \frac{\beta_b}{2} (v_{o+} - V_T)^2 = \frac{\beta_b}{\beta_a} i_{o+} \quad (4.1.5)$$

兩邊互補的電流轉換點可表示為

$$i_{o+} = \frac{\beta_b}{\beta_a} i_{o-} \quad (4.1.6)$$

而將輸入對過趨電壓帶入方程式，可得到輸出切換電壓擺幅之高電壓 (V_{SPH}) 跟低電壓 (V_{SPL})：

$$V_{SPH} = \frac{(V_{GS} - V_T)_1}{2} \times \frac{\frac{\beta_b - 1}{\beta_a}}{\frac{\beta_b + 1}{\beta_a}} = -V_{SPL} \quad (4.1.7)$$

可得半邊決策電路之轉移函數為：

$$\frac{v_{o+}}{v_{in}} = \frac{g_{m1}B}{g_{ma} - g_{mb} + 3g_o + sC_{o+}} \quad (4.1.8)$$

C_{o+} 代表輸出電容， g_o 代表 $M_{1/2}$ ，而最大增益時 $g_{m1,2} = g_{m3,4}$ ，而為

了屏除不匹配與速度的原因，B 因子設為 1，因此在整個完整系統上與整個增益帶寬(Gain Band Width)相同的條件下，可計算得到所需的偏壓電流，如此一來，便可計算前置放大器與決策電路的完整電晶體規格。

4.1.3 後置放大器

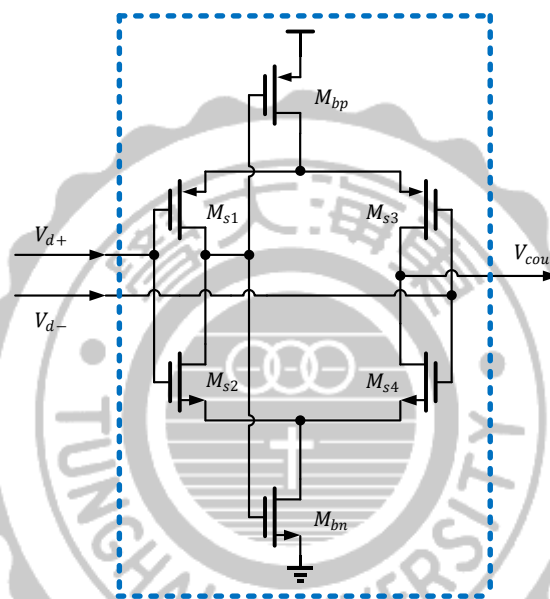


圖 4.4 後置放大器架構

後置放大器，如圖 4.4，主要功能為把從決策電路的輸出電壓擺幅，轉換為數位訊號的擺幅，而採用的電路為自我偏壓式的差動放大器，而因為輸入共模範圍有限，所以在上一級的決策電路需要輸出擺幅需與後置放大器之輸入共模範圍匹配，而採用此放大器的原因，因為此放大器透過負回授作自我偏壓，擁有抗製成變異、溫度變異的特性，還有能提供較靜態電流更大的開關電流。

在自我偏壓式差動放大器中， M_{bp} 和 M_{bn} 操作在線性區下，作為

偏壓電路，因此， M_{s1} 、 M_{s2} 、 M_{s3} 、 M_{s4} 四顆電晶體的源極電壓能分別在 V_{DD} 和 V_{SS} ，可將其四顆電晶體操作原理看作為兩對反向器，放大器增益可計算為：

$$A \cong \frac{g_{ms1,3} + g_{m2,4}}{g_o} \quad (4.1.9)$$

4.2 尖錐緩衝器

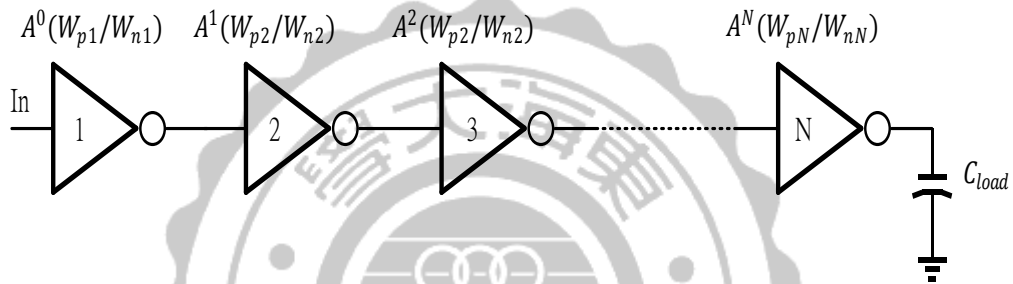


圖 4.5 疊接緩衝器示意圖

在設計緩衝器時，需要考量的重點有兩個，第一個是延遲時間，再來是推動能力[19]，因為包括從比較器到緩衝器的延遲時間，需要在系統極限環 10% 之內，否則會使系統進入不穩定狀態，如圖 4.5，考慮在緩衝器的輸出掛上等效負載電容 C_{load} ，組成整個緩衝器的單位皆為反向器，而每一級反向器皆比上一級大小乘上一個因子 A ，即為 $(W/L)_N = A \times (W/L)_{N-1}$ ，而考慮每一級反向器的輸入電容：

$$C_{in2} = A \cdot C_{in1} \quad \text{and} \quad C_{in3} = A \cdot C_{in2} = A^2 \cdot C_{in1}, \quad \text{etc.} \quad (4.2.1)$$

而有效開關電阻同時也被除以因子 A ，

$$R_{n,p2} = \frac{R_{n,p1}}{A} \quad \text{and} \quad R_{n,p3} = \frac{R_{n,p2}}{A} = \frac{R_{n,p1}}{A^2}, \quad \text{etc} \quad (4.2.2)$$

若是把負電容當成最後一個反向器，其容值視為輸入電容值，可得到

$$C_{load} = C_{inN} = A^N \cdot C_{in1} \text{ or } A = \left(\frac{C_{load}}{C_{in1}}\right)^{\frac{1}{N}} \quad (4.2.3)$$

整個緩衝器延遲時間可被計算為：

$$\frac{(R_{n1} + R_{p1})}{A^0} \times (A^0 C_{out1} + A^1 C_{in1}) + \frac{(R_{n1} + R_{p1})}{A^1} \times (A^1 C_{out1} + A^2 C_{in1}) + \dots \quad (4.2.4)$$

透過整理：

$$\sum_{n=0}^N \frac{(R_{n1} + R_{p1})}{A^n} \times (A^n C_{out1} + A^{n+1} C_{in1}) \quad (4.2.5)$$

在每一級反向器延遲時間一樣的前提下：

$$N \times \frac{(R_{n1} + R_{p1})}{1} \times \left[C_{out1} + \left(\frac{C_{load}}{C_{in1}}\right)^{\frac{1}{N}} \times C_{in1} \right] \quad (4.2.6)$$

最小延遲可以透過方程式 (4.2.6) 來求得，將結果逼近於 0，可求得 N 近似：

$$N \cong \ln \frac{C_{load}}{C_{in1}} \quad (4.2.7)$$

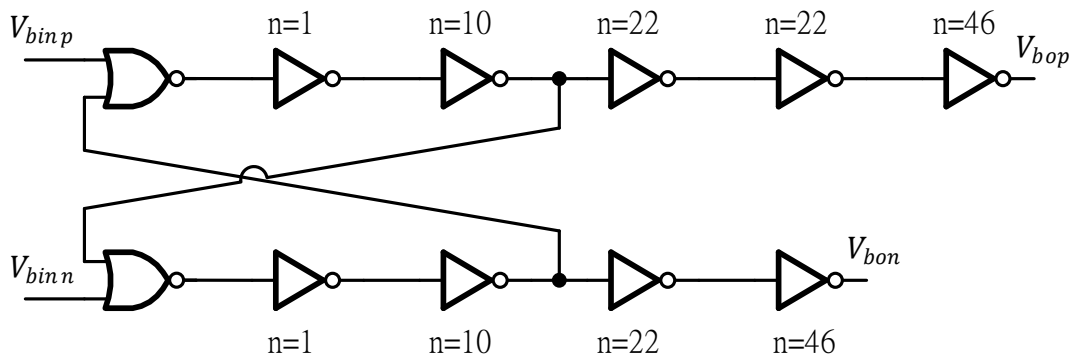


圖 4.6 尖錐緩衝器方塊

圖 4.6 為尖錐緩衝器的架構，主要由 NOR 閘與反向器所組成，為了防止輸出的時候，同時導通大電流擊穿電晶體，因此加入了 Non-overlapping 電路。還需考慮的是，反向器之尺寸和數量將會影響功率消耗，而緩衝器整體的延遲時間在系統極限環週期 10% 以下，而輸出級的開關電晶體輸入電容與輸出電阻相當大，而輸出電阻決定了輸出效率，輸出電阻計算：

$$R_{on} = \frac{0.1V_{DD}^2}{25P_{out}} = \frac{1}{K\left(\frac{W}{L}\right)(V_{GS} - V_t - \frac{V_{DS}}{2})} \quad (4.2.8)$$

而反向器級數之功率消耗：

$$P = V_{DD}^2 f \sum_{n=1}^N n_i^2 C_{in0} \quad (4.2.9)$$

而尖錐緩衝器整體延遲估算：

$$\tau = t_{d0} + \sum_{n=0}^{N-1} \frac{n_i^2 + 1}{n_i} t_{d0} \quad (4.2.10)$$

其中 n_i 為比例因子，而透過方程式 (4.2.10)，作取捨之下，尖錐緩衝器設計為五級推動訊號至輸出級之開關電晶體。

4.3 迴路濾波器

迴路濾波器，如圖 4.7，採用三級低通濾波器，而每一級濾波器之電容電阻大小均相同，這使的其產生三個十分相近的極點。從工作原理的角度來看，會發現極限環週期比預先設想的還要降低一點，但由於能透過相位變化來作調變，因此對於輸入訊號的失真能夠較不敏感。

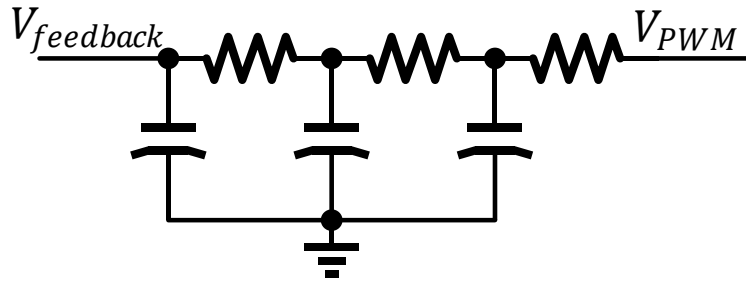


圖 4.7 迴路濾波器架構

為了設計其尺寸，需要考慮的還有濾波器的雜訊密度(noise density)，用在音頻方面，濾波器的雜訊密度不該超過其背景白雜訊(white noise)，透過計算方程式 (4.3.1)，其中 k 和 T 為常數：

$$\overline{v_R^2} = (4kTR) \times \text{filter order} \times \text{transfo - ratio} \quad (4.3.1)$$

4.4 自然採樣回授之 D 類放大器

圖 4.8 為所提出的自然採樣回授之 D 類放大器[20][21]，包括上述之比較器、尖錐緩衝器、功率電晶體和迴路濾波器來組成 PWM 產生器，再透過低通濾波器解調 PWM 訊號。

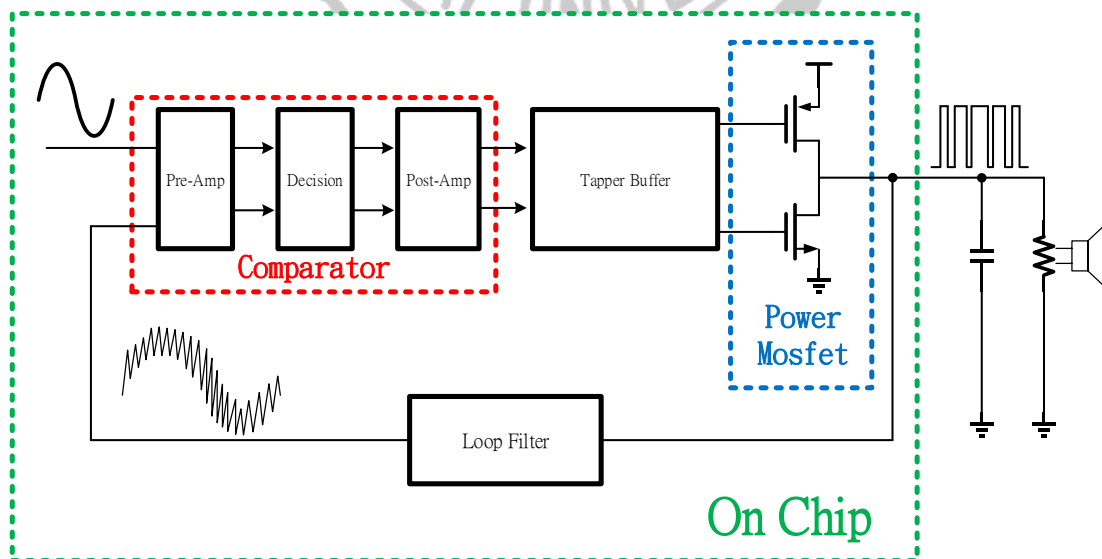


圖 4.8 單端濾波自然採樣回授之 D 類放大器

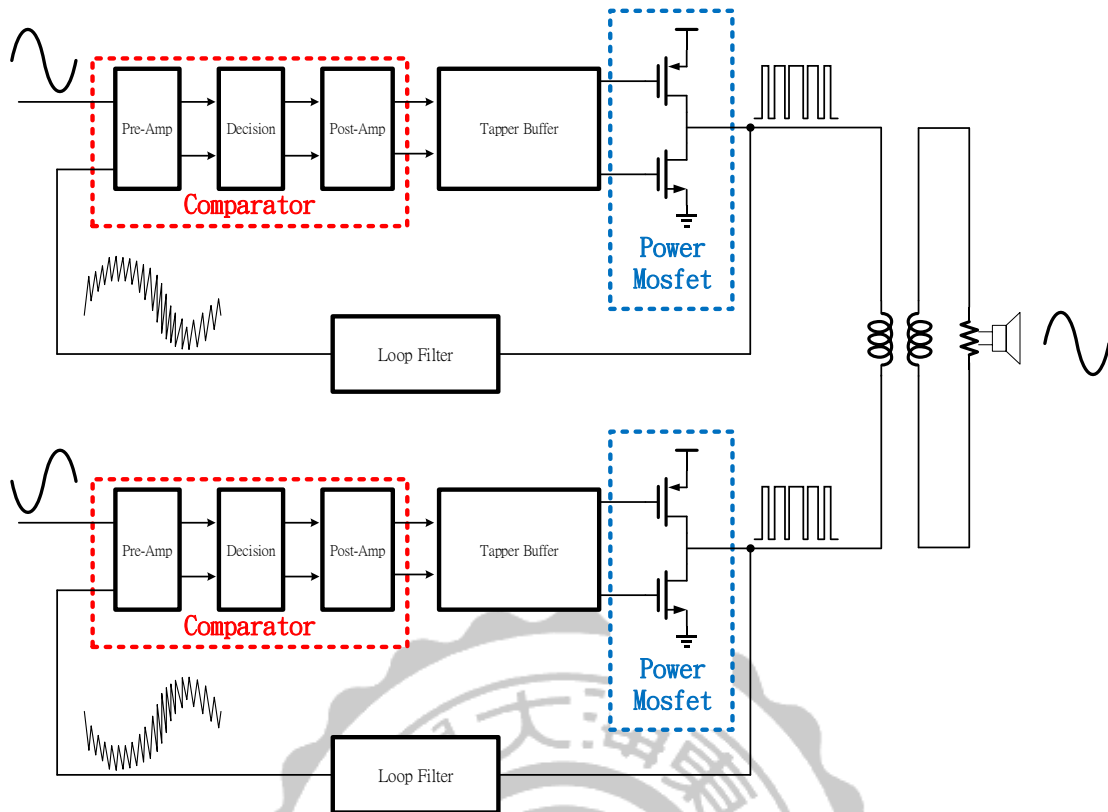


圖 4.9 雙端濾波自然採樣回授之 D 類放大器

而我們將進一步考慮輸出濾波器，在量測部分將會提供兩種方法：一種是如圖 4.8 採用單級或多級的低通濾波器，另外一種是如圖 4.9 使用雙端濾波器解調訊號，而關於輸出及濾波器的部分將會在下一節做詳細介紹。

4.5 輸出級濾波器

輸出級的濾波器分有半橋式濾波器 (Half-Bridge filter) 及全橋式濾波器 (Full-Bridge filter)，又名差動式濾波器，在全橋式濾波器中，另外還有一種利用變壓器原理來進行濾波，以下將會針對幾種進行討論[22]。

4.5.1 半橋式濾波器

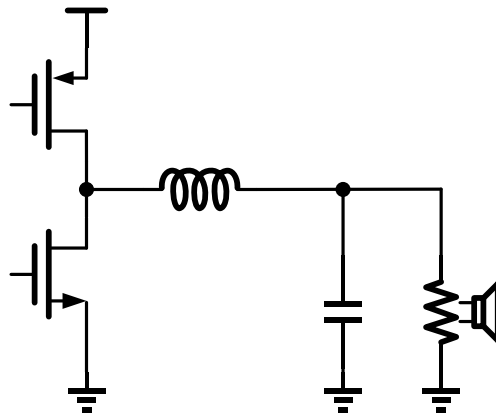


圖 4.10 半橋式濾波器

如圖4.9，半橋式電路僅僅使用兩顆 MOSFET 作為開關再透過單端濾波器解調以輸出訊號，開關電晶體在理想情況下，一顆導通另一顆便截止，結構簡單容易設計

優點：

- 1.使用的電晶體數量以及被動元件少
- 2.單端輸出，使得設計上較為快速簡單

缺點：

- 1.相對於雙端，線性度較差
- 2.在使用正負電源或掛載濾波大電容(DC blocking capacitor)，必須擇一設計。

4.5.2 全橋式濾波器

最基本的全橋式電路需要使用四顆電晶體，兩兩同步互相切換操作，類似於半橋式電路，但比較全橋式(差動式)和半橋式電路，在相

同的電源供應下全橋式電路的輸出功率將比半橋式還要大一倍。如圖

4.10

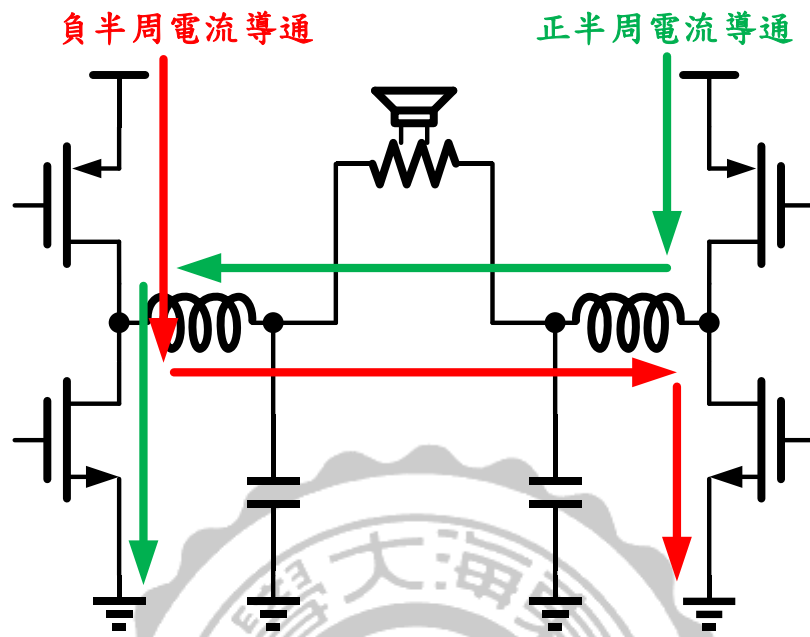


圖 4.11 全橋式濾波器

優點：

1. 因為是差動式輸入，與單端相比有較好的線性度
2. 在相同的電源供應之下，全橋式的電路輸出功率可比半橋式大一倍。

缺點：

1. 造成更大的功率消耗，功率消耗來自於電晶體開關切換以及被動元件
2. 雙端輸出以至於設計上較為困難，以至於選擇被動元件上的限制進而影響效率

4.5.3 隔離式全橋濾波器

在全橋式濾波器中還有一種以隔離式變壓器方法實現濾波功能 [23][24]，如圖 4.11 其原理如同順向式轉換器 (forward converter)，

將一次測的電壓電流透過電感耦合傳輸能量到二次測之電感上，因為輸入為差動式訊號，線性度較好，但是與一般全橋式濾波器相同的是，因為實際之差動訊號不匹配的關係，在設計上比起非隔離式的需要更多的被動元件，並且是利用電感耦合變壓器原理實現，所以有多的功耗在無論是被動元件上還有能量傳輸過程中。接下來的模擬與量測部分將會著重於單級濾波器與隔離式全橋變壓器的部分。

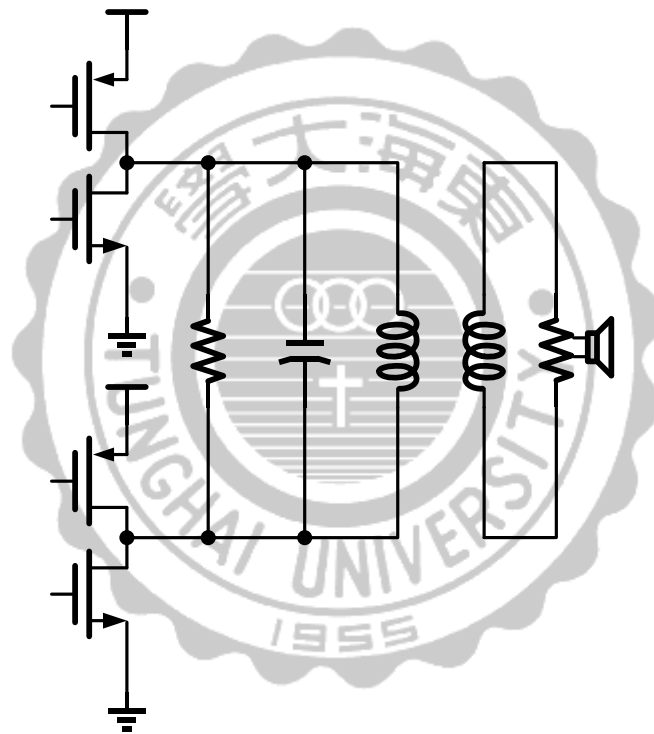


圖 4.12 隔離式全橋濾波器

第五章 電路模擬與量測

5.1 電路模擬結果

5.1.1 比較器模擬

(1) D35 CMOS 0.35um 2P4M

經過計算後，輸入電壓擺幅可到 1.2 伏，故模擬比較器輸入採用兩個準位在 1.5 伏，振幅 0.8 伏，頻率 200KHz 的弦波，輸出為 0 到 3.3 之方波。

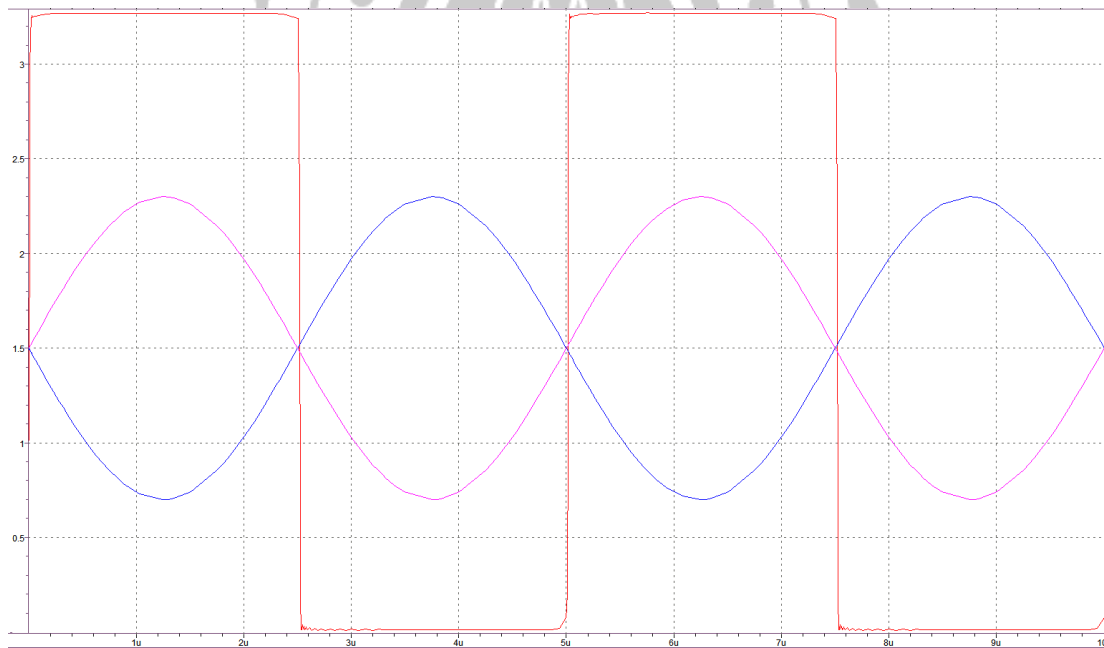


圖 5.1 比較器行為模擬圖

由於比較器的延遲將會影響整個電路的速度和穩定度，對於輸入級部分來說，需要較大的頻寬以降低其延遲時間，頻寬計算如公

式 (5.1.1) ，圖 5.2 為模擬輸入級頻寬，得知輸入級 3dB 頻寬約為 174MHz 。

$$GBW = \frac{1}{2\pi((1 + B)C_{ox}L_2W_2)(V_{GS} - V_t)} \quad (5.1.1)$$



圖 5.2 輸入級頻寬

(2) T18 CMOS 0.18um 1P6M

經過計算後，輸入電壓擺幅可到 0.4 伏，因為 Bias 的 V_{DS} 設計到最小，所以輸入準位不在 0.9 的故模擬比較器輸入採用兩個準位在 1.2 伏，振幅 0.3 伏，頻率 200KHz 的弦波，輸出為 0 到 1.8 之方波。

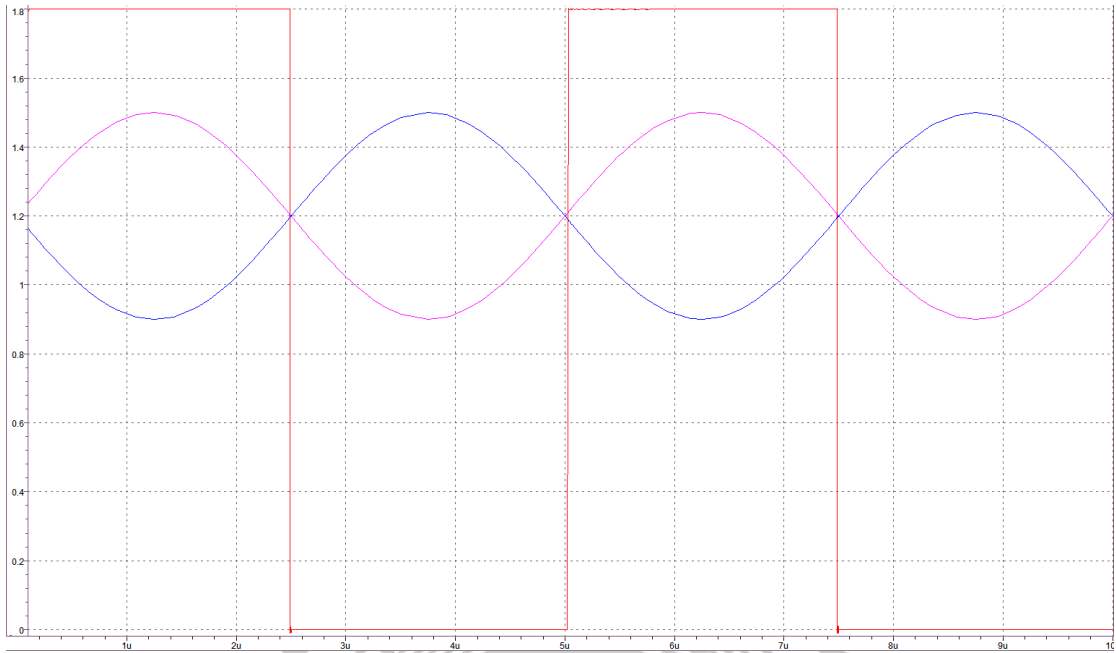


圖 5.3 比較器行為模擬圖

圖 5.4 為模擬輸入級頻寬，輸入級 3dB 頻寬約為 222MHz。

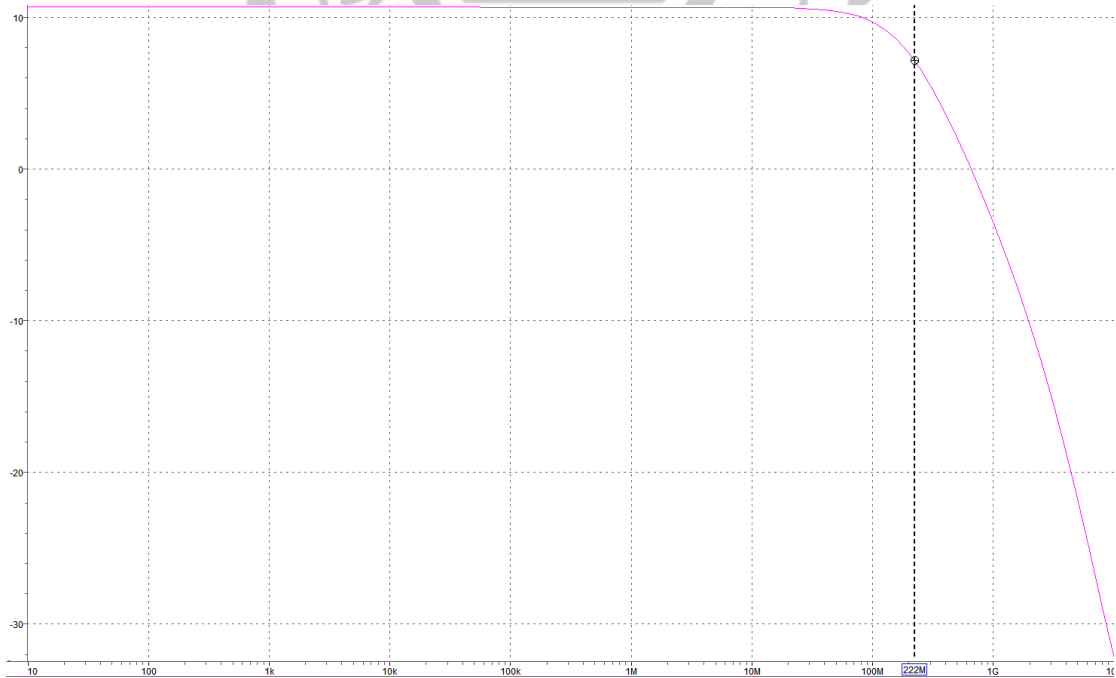


圖 5.4 輸入級頻寬

5.1.2 自然取樣式 PWM 產生器模擬

(1) D35 CMOS 0.35um 2P4M

正端輸入準位在 1.5 伏，振幅 0.8 伏，頻率 200KHz 的弦波，負端輸入則是透過由 PWM 訊號經迴路濾波器的回授訊號。圖 5.5 為正負兩端輸入模擬。

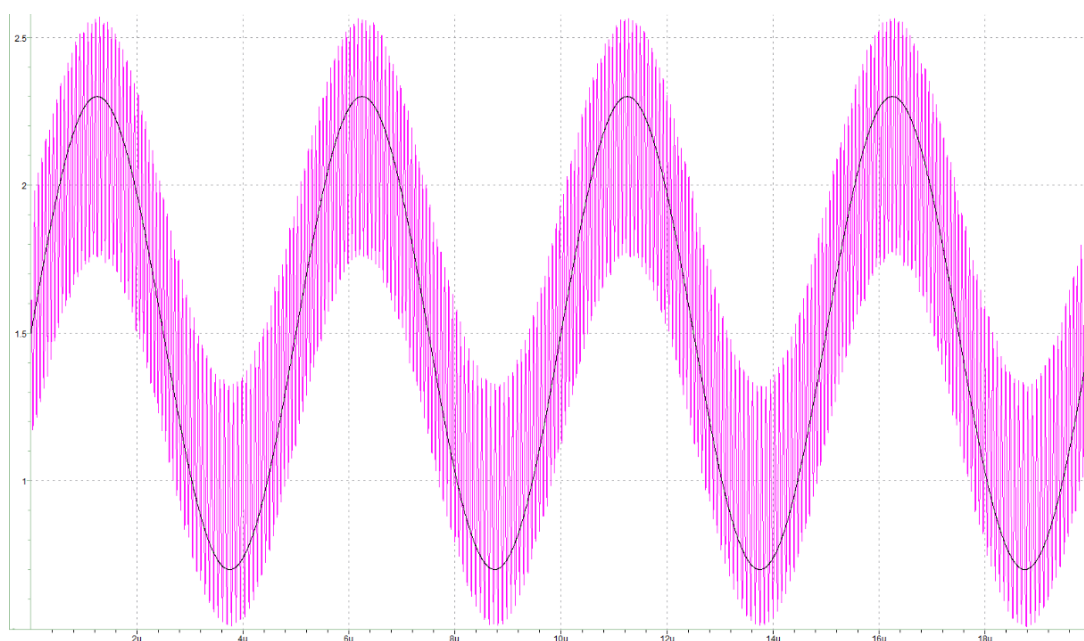


圖 5.5 正負端輸入模擬

圖 5.6 為無輸入擺幅的情況下的回授與輸出，此時回授訊號中心準位維持在 1.5 伏，而 PWM 訊號可視作工作週期 (Duty Cycle) 為 50% 之方波。圖 5.7 為輸入擺幅為 0.8 伏時之暫態分析圖。

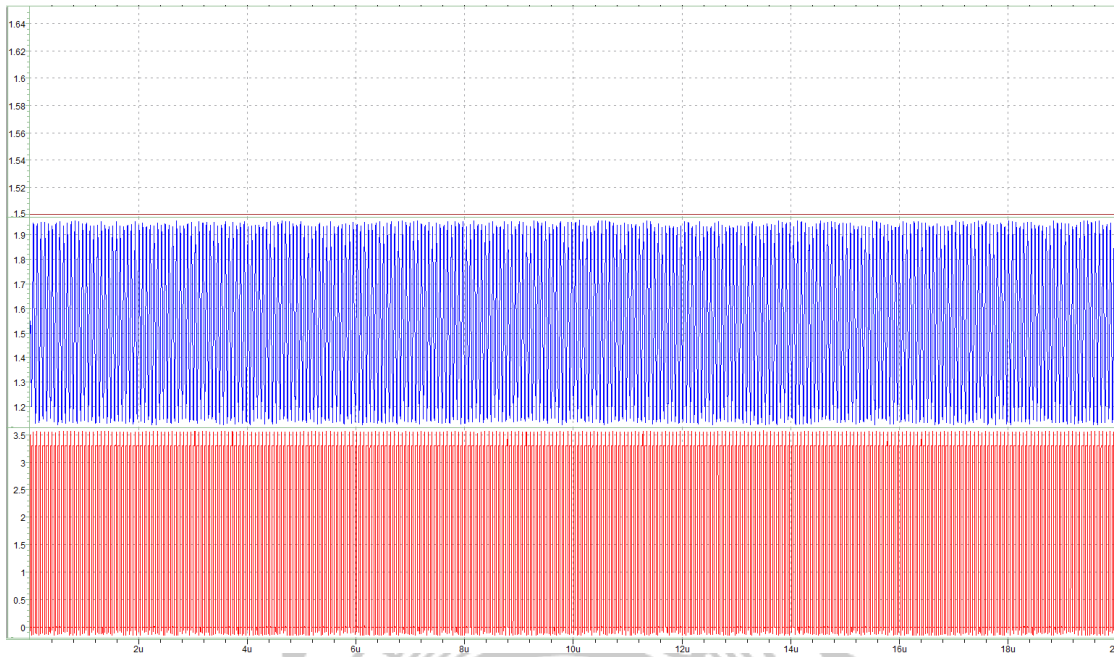


圖 5.6 直流輸入之 PWM 模擬

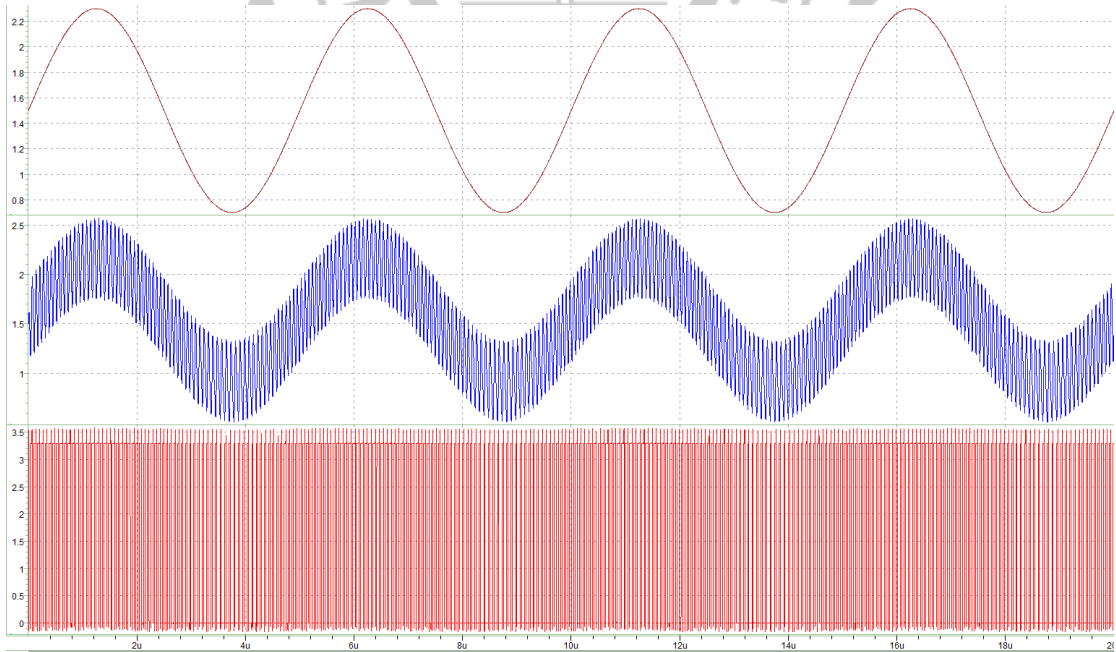


圖 5.7 弦波輸入之 PWM 模擬

(2) T18 CMOS 0.18um 1P6M

正端輸入準位在 1.2 伏，振幅 0.3 伏，頻率 200KHz 的弦波。

圖 5.8 為正負兩端輸入模擬。

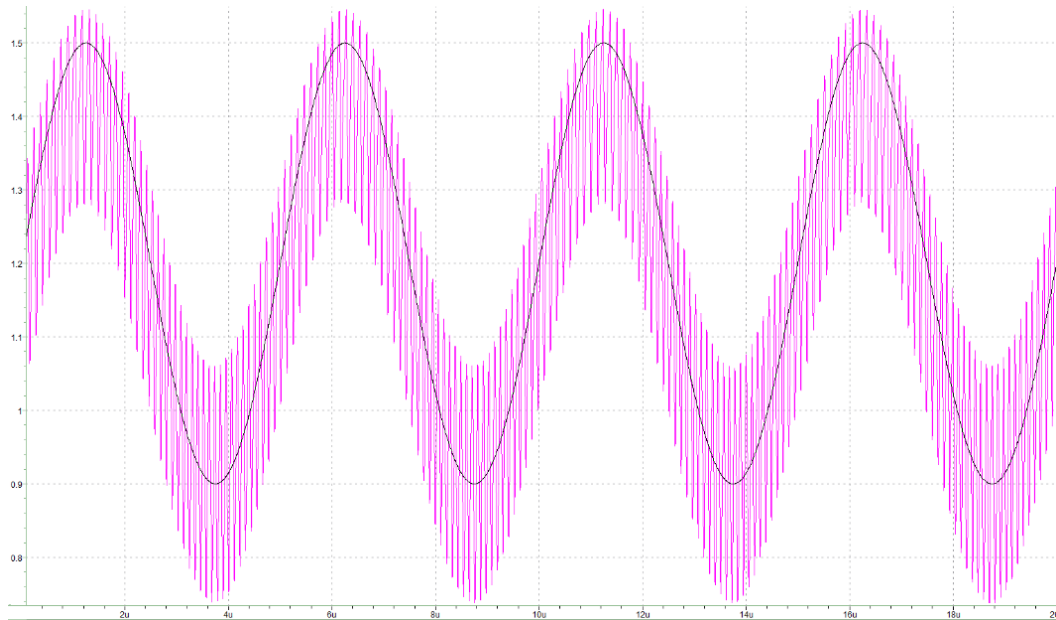


圖 5.8 正負端輸入模擬

圖 5.9 為無輸入擺幅的情況下的回授與輸出。圖 5.10 為輸入擺幅為 0.3 伏時之暫態分析圖。

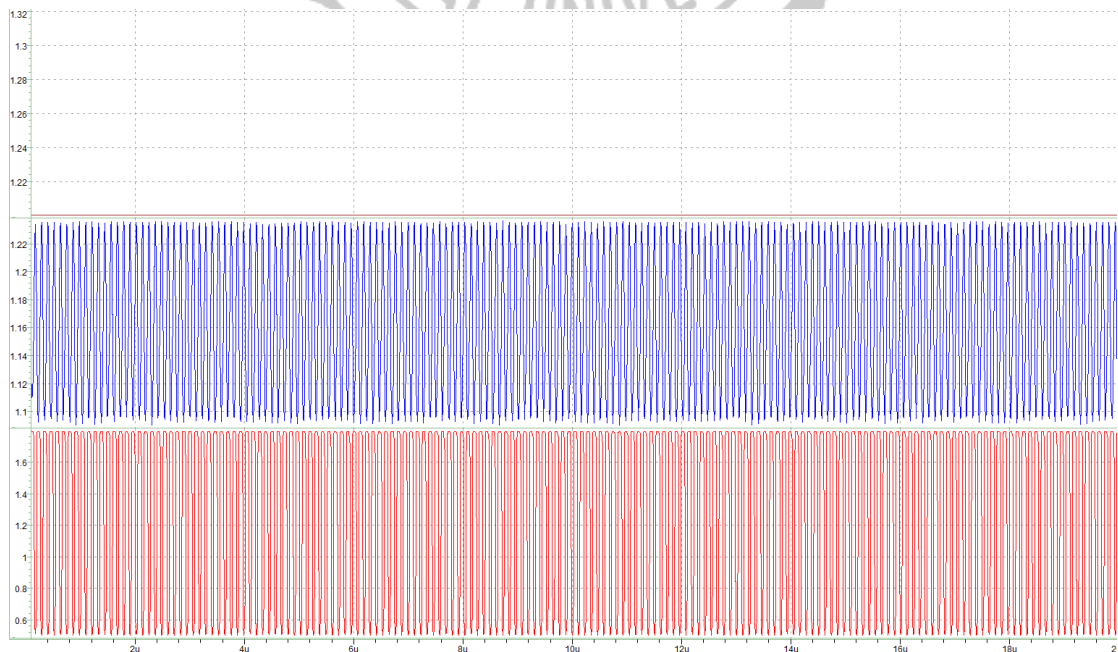


圖 5.9 直流輸入之 PWM 模擬

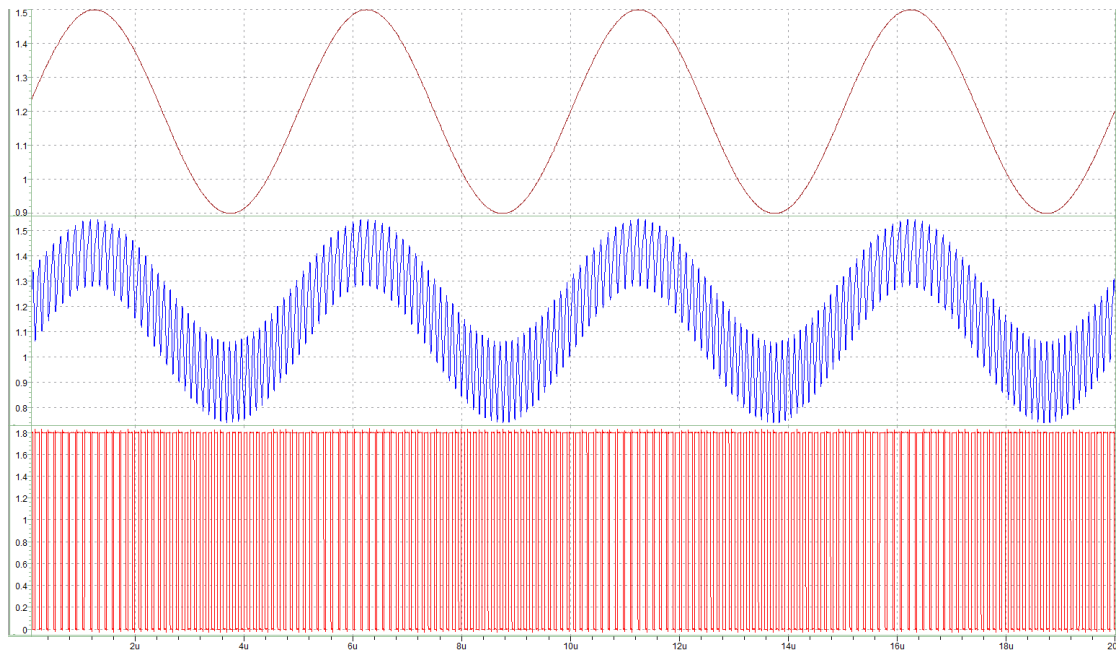


圖 5.10 弦波輸入之 PWM 模擬

5.1.3 D 類功率放大器模擬

在第 4.5 節中討論過輸出級濾波器，而我們將採用兩種濾波器去做比較，一種為單及濾波器，另一種為隔離式全橋濾波器，並透過暫態分析和頻譜模擬了解兩者間的優缺點。

(1) D35 CMOS 0.35um 2P4M

運用單顆 PWM 產生器掛載單級濾波器，模擬如圖 5.11，波形從上到下依序為：正弦波輸入、回授訊號、PWM 訊號、解調輸出。再透過頻譜模擬，如圖 5.12，主訊號在 200KHz，能量為-0.4dBm，而第一偶次諧波出現在 400KHz，能量為-49.4dBm，第一奇次諧波出現在 600KHz，能量為-50.4dBm，無雜訊動態範圍 (Spurious-Free Dynamic Range, SFDR) 為 49dB，THD 為-45.4dB。

使用兩顆 PWM 產生器透過隔離式全橋濾波器耦合成輸出，模擬如圖 5.13。圖 5.14 為頻譜模擬，主訊號在 200KHz，能量為 -10.1dBm，無偶次諧波，第一奇次諧波出現在 600KHz，能量為 -52.8dBm，無雜訊動態範圍為 42.7dB，THD 為 -42dB。

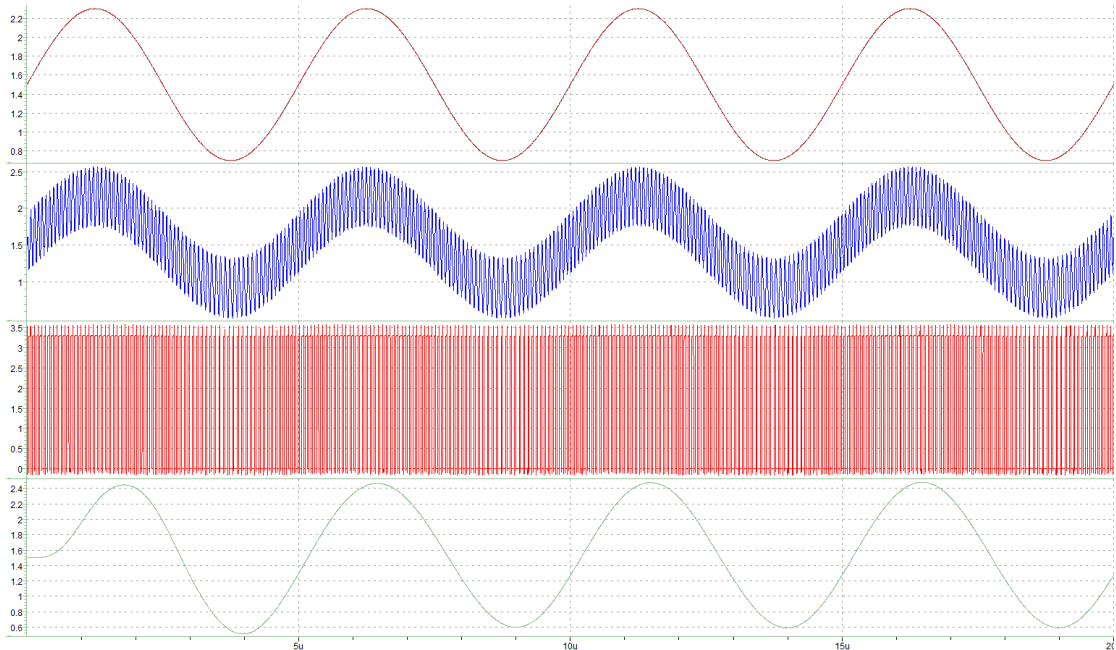


圖 5.11 使用單端濾波器之暫態分析

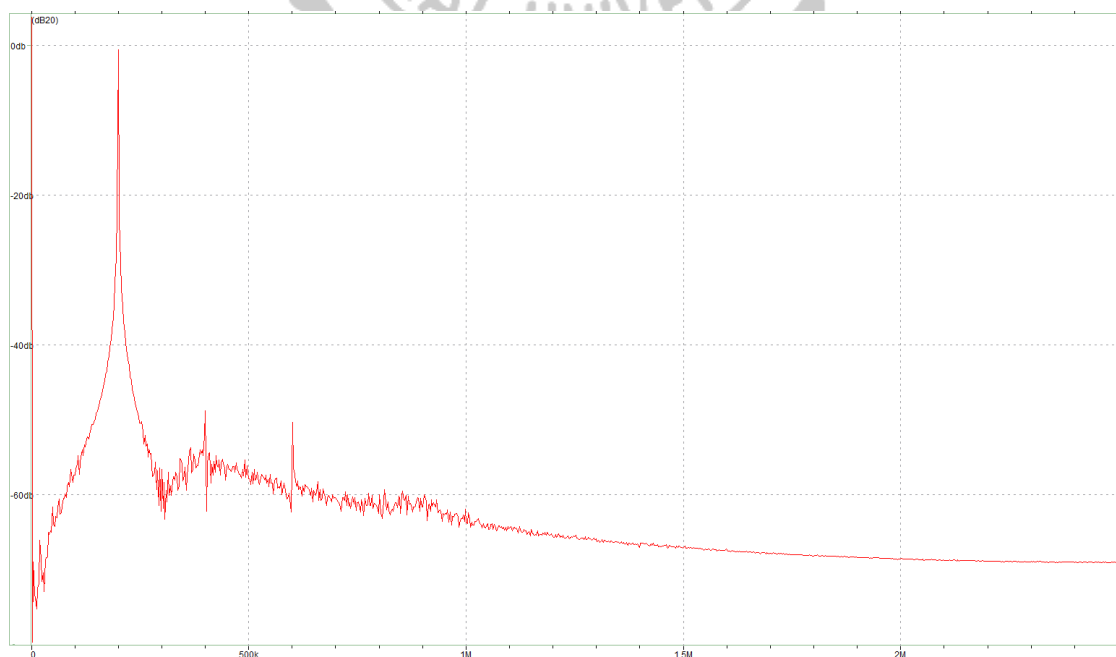


圖 5.12 使用單端濾波器之頻譜分析

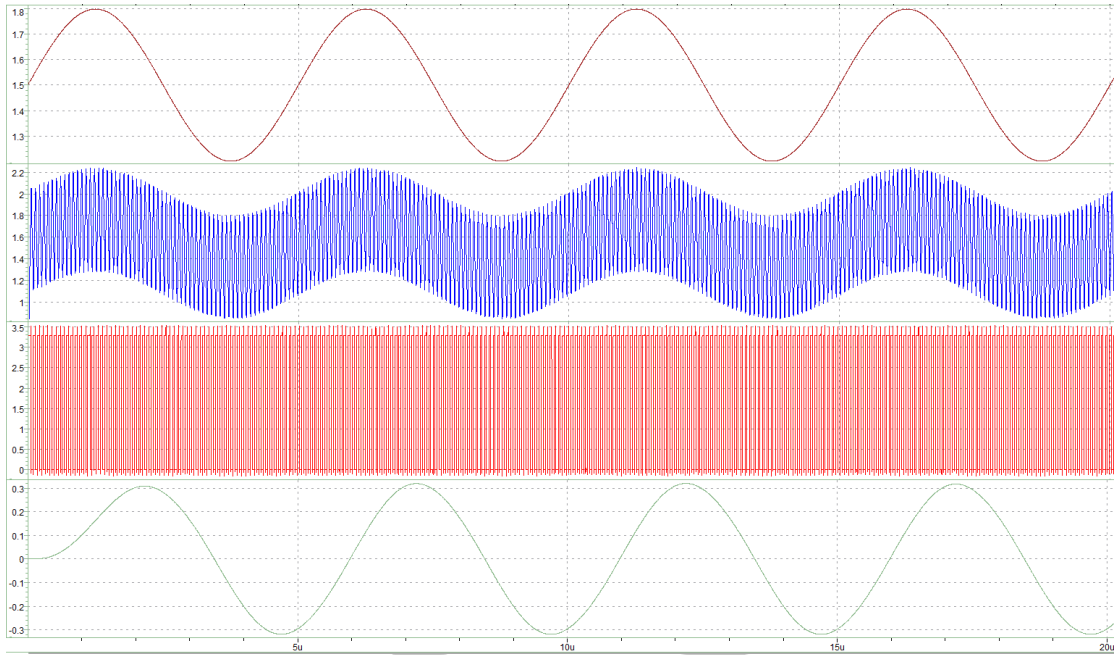


圖 5.13 使用隔離式全橋濾波器之暫態分析

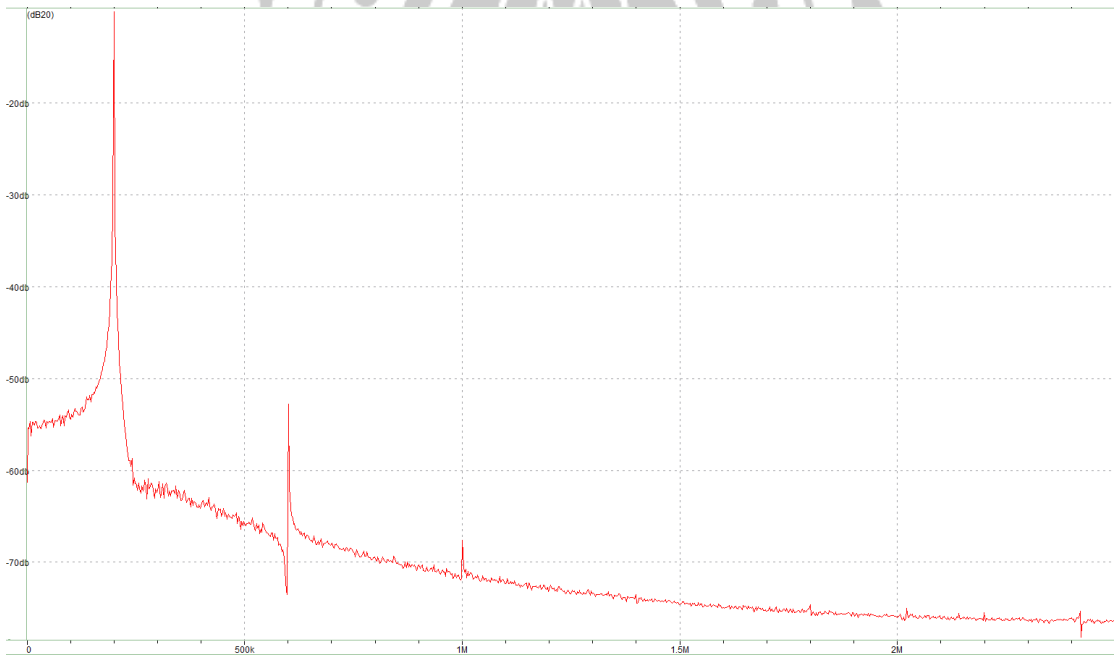


圖 5.14 使用單隔離式全橋濾波器之頻譜分析

(2) T18 CMOS 0.18um 1P6M

運用單顆 PWM 產生器掛載單級濾波器，模擬如圖 5.15。再

透過頻譜模擬，如圖 5.16，主訊號在 200KHz，能量為-12dBm，無偶次諧波，第一奇次諧波出現在 600KHz，能量為-72.1dBm，無雜訊動態範圍 (Spurious-Free Dynamic Range, SFDR) 為 60.1dB，THD 為-52.9dB。

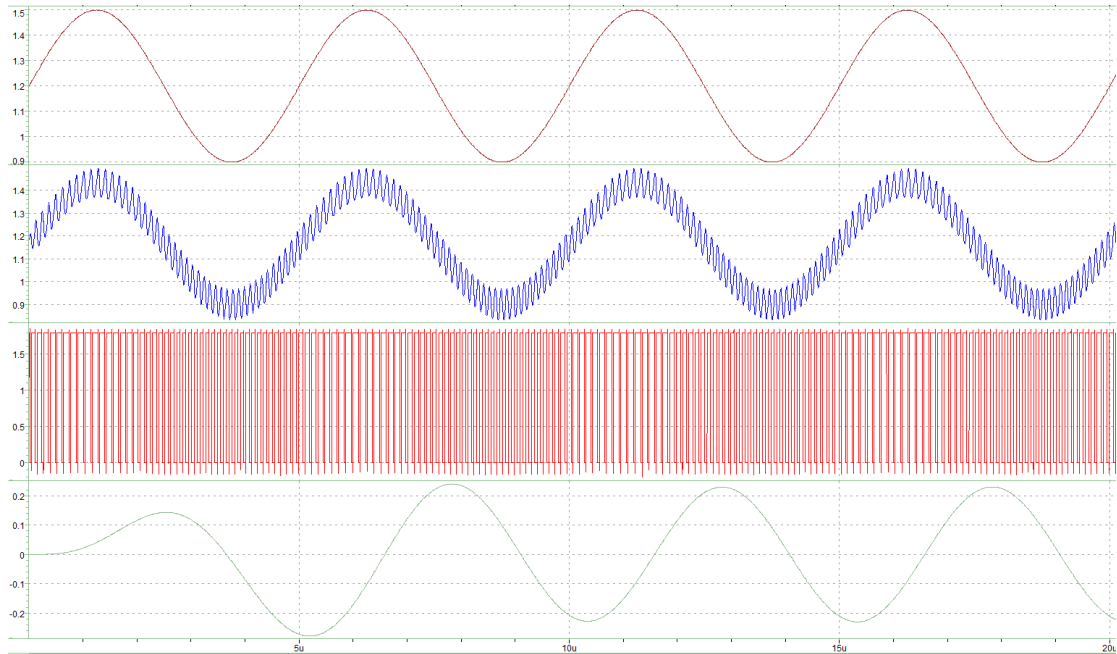


圖 5.15 使用單端濾波器之暫態分析

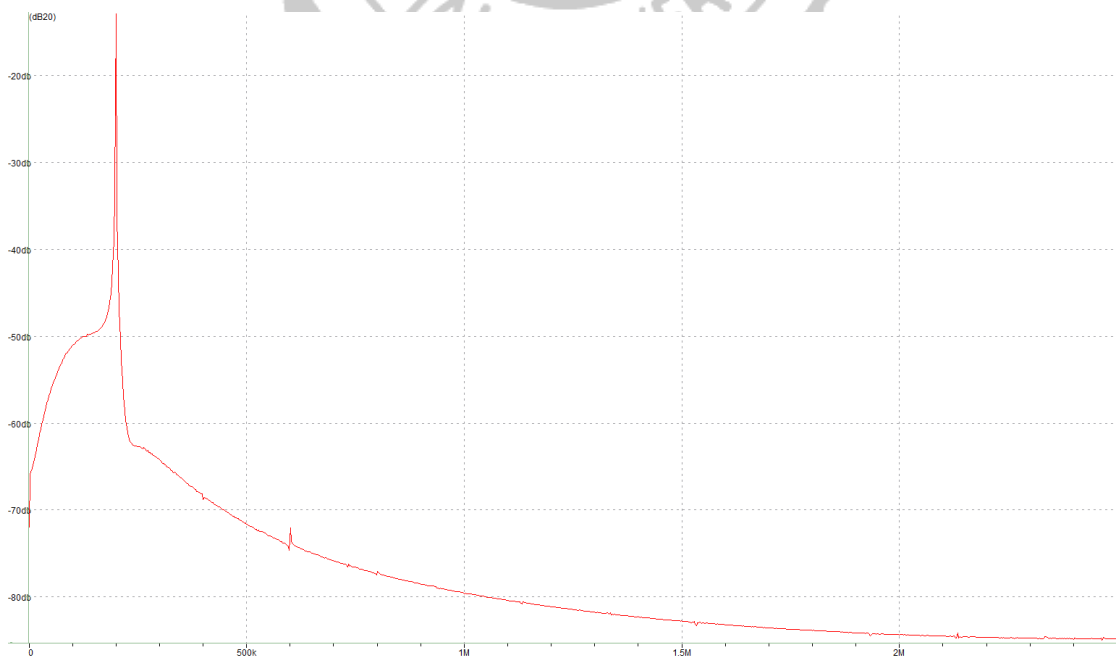


圖 5.16 使用單端濾波器之頻譜分析

使用兩顆PWM產生器透過隔離式全橋濾波器耦合成輸出，模擬如圖 5.17。圖 5.18 為頻譜模擬，主訊號在 200KHz，能量為-7.8dBm，無偶次諧波，第一奇次諧波出現在 600KHz，能量為-60dBm，無雜訊動態範圍為 52.2dB，THD 為-48dB。

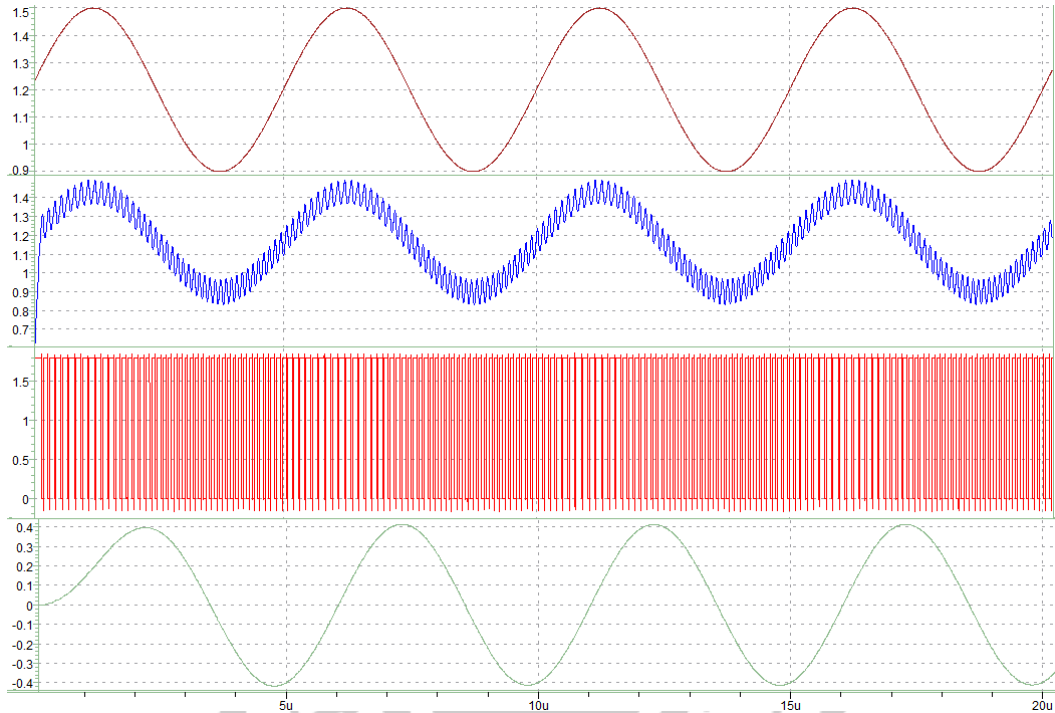


圖 5.17 使用單端濾波器之暫態分析

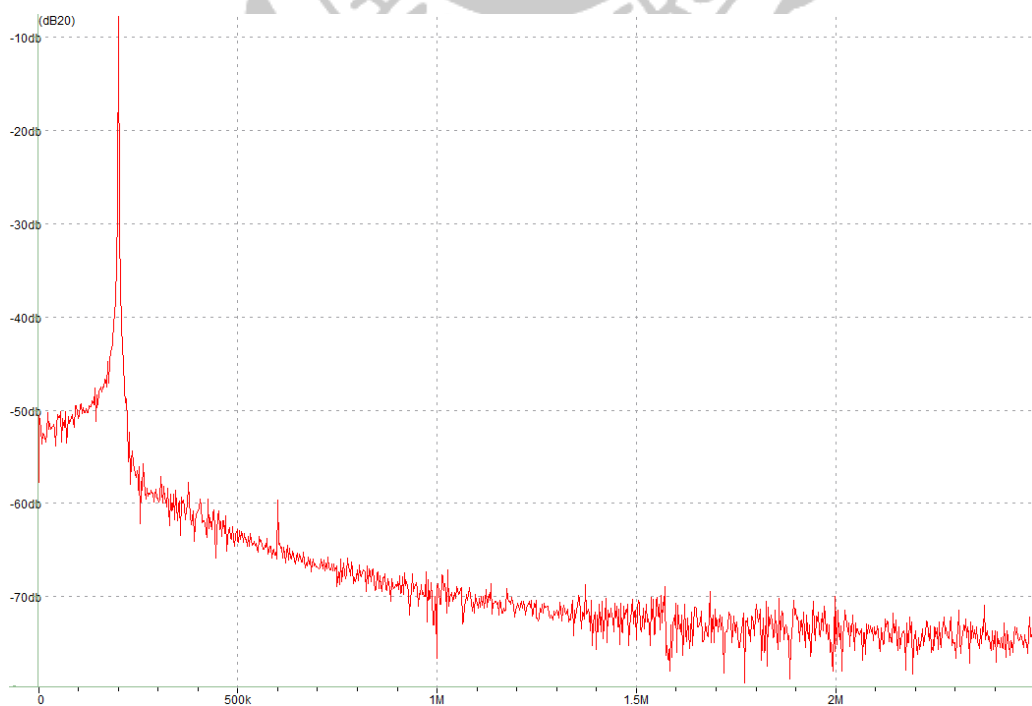


圖 5.18 使用單端濾波器之頻譜分析

5.1.4 電路佈局與模擬規格

(1) D35 CMOS 0.35um 2P4M

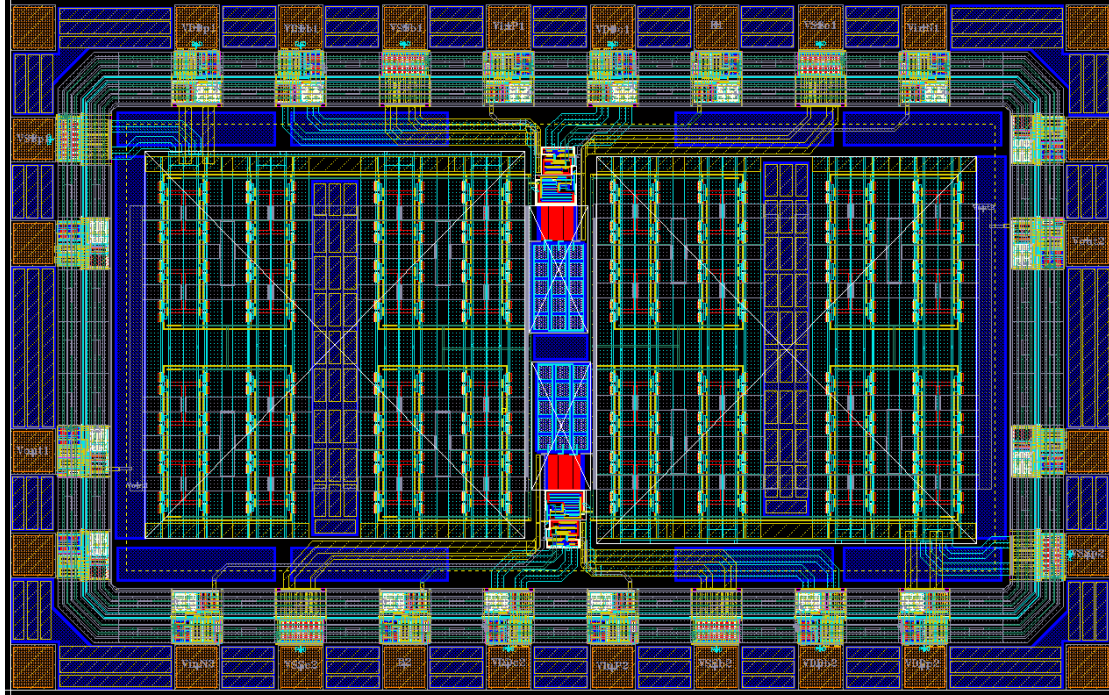


圖 5.19 CMOS 0.35um 電路佈局圖

表 5.1

Technology	D35 CMOS 0.35um 2P4M
Power Supply (V)	3.3
Area (mm^2)	2.35 x 1.46
Power Consumption (mW)	115
Efficiency (%)	45.5
THD (dBm)	-45.4
SFDR (dBm)	49.4

D35 晶片規格列表

(2) T18 CMOS 0.18um 1P6M

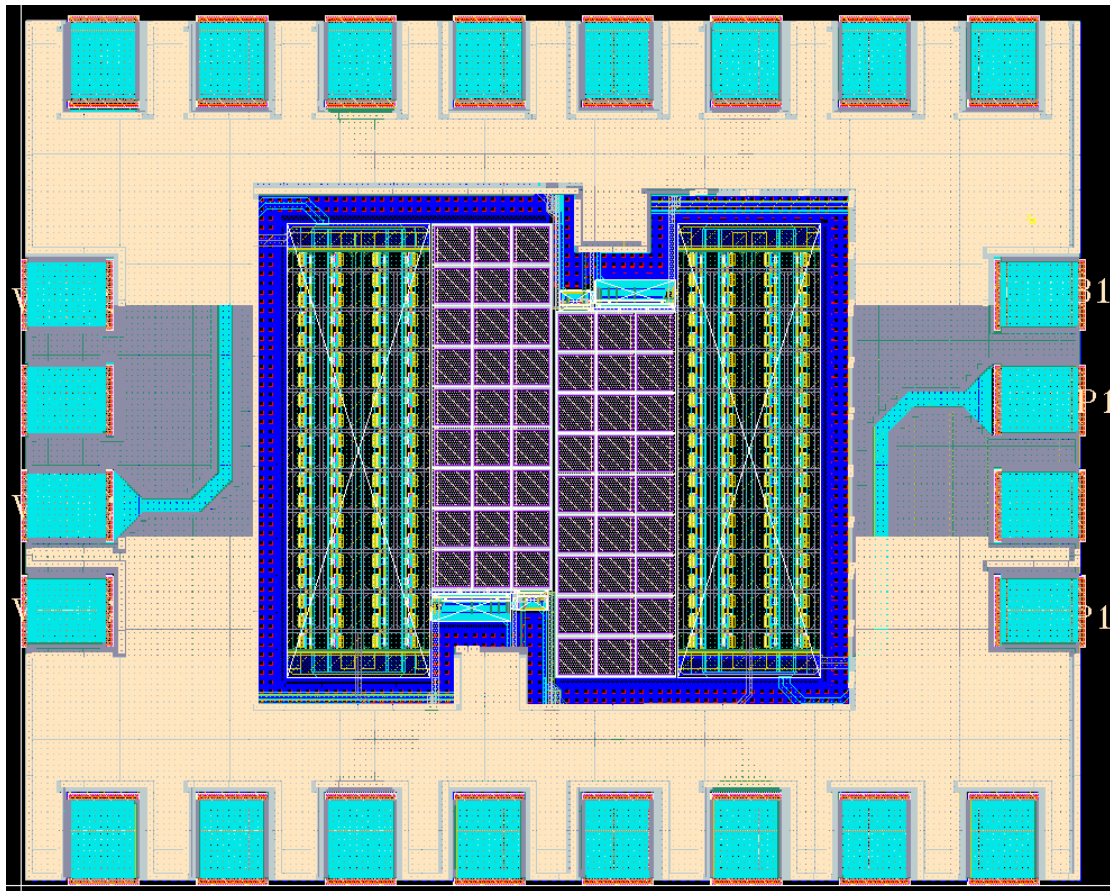


圖 5.20 CMOS 0.18um 電路佈局圖

表 5.2

Technology	T18 CMOS 0.18um 1P6M
Power Supply (V)	1.8
Area (mm^2)	0.92 x 0.75
Power Consumption (mW)	4
Efficiency (%)	60.1
THD (dBm)	-52.9
SFDR (dBm)	60.1

T18 晶片規格列表

5.2 電路量測結果

晶片量測所需儀器如圖 5.21，量測 3.3V 0.35 μ m CMOS 晶片，晶片照相圖為圖 5.22，而透過 PCB 板接上儀器逕行量測，PCB 板如圖 5.23。跟模擬一樣，我們將使用兩種輸出濾波方式加以驗證模擬。

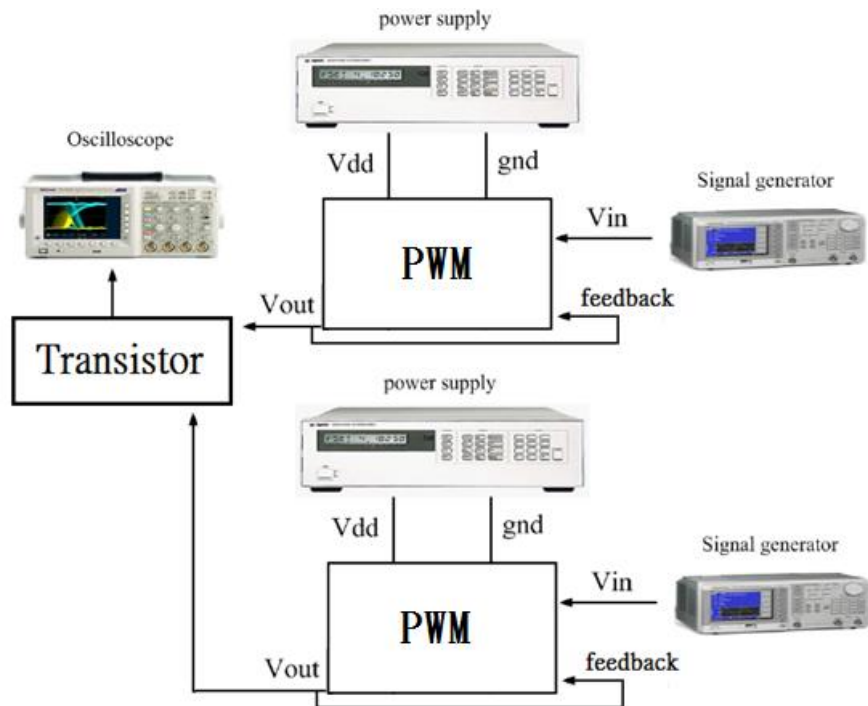


圖 5.21 量測所需儀器與環境

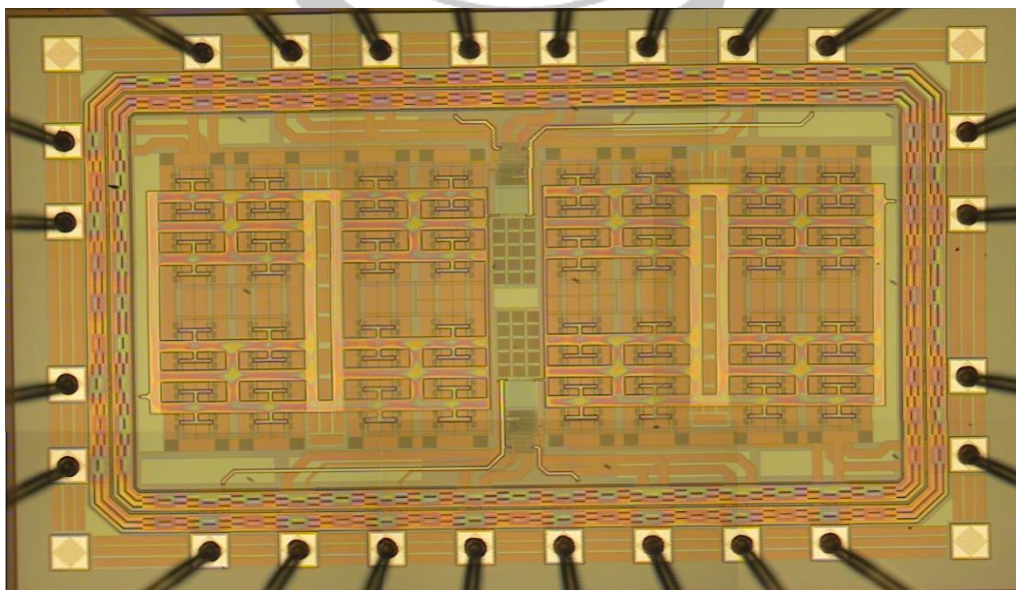


圖 5.22 D35 晶片照相圖



圖 5.23 PWM 量測 PCB 板

圖 5.24 輸入訊號與 PWM 比較之量測結果，輸入訊號採用準位在 1.5 伏，振幅為 0.7，頻率為 200KHz 之正弦波，輸出則為 0 到 3.3 伏，頻率約為 10MHz 之 PWM 訊號，圖 5.25 將 PWM 放大檢視。

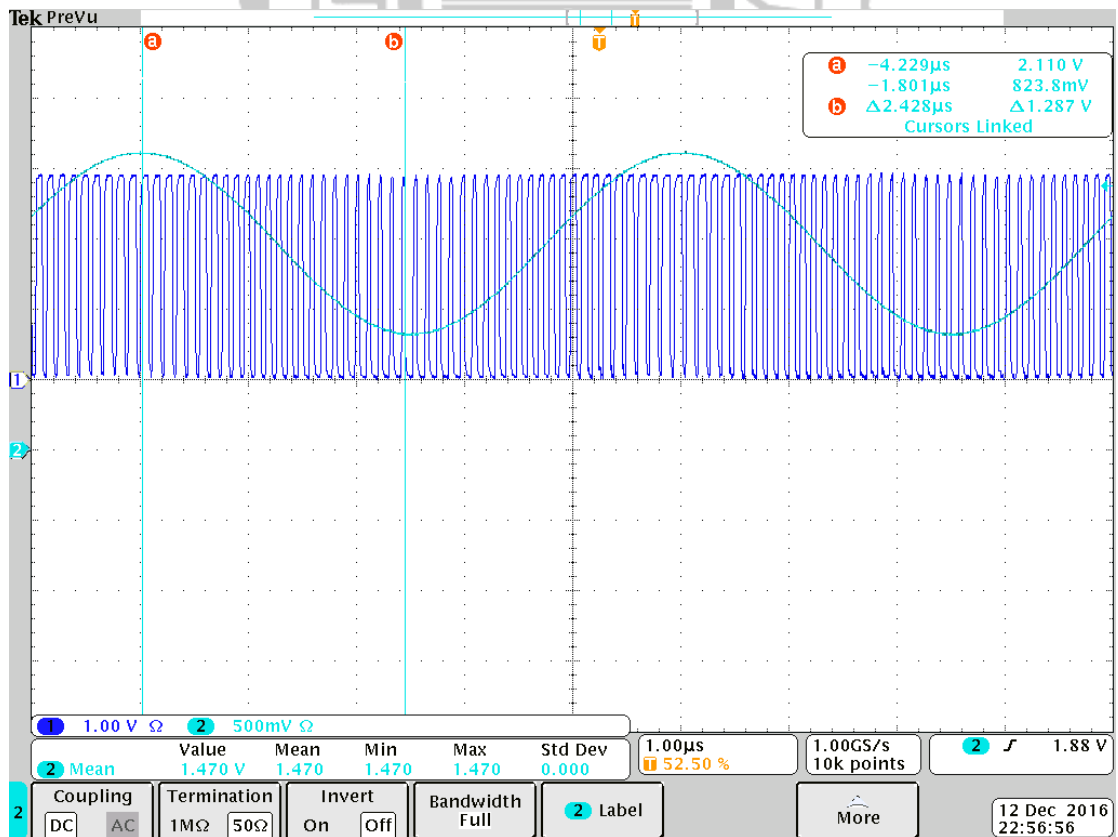


圖 5.24 PWM 量測結果(兩個波型)

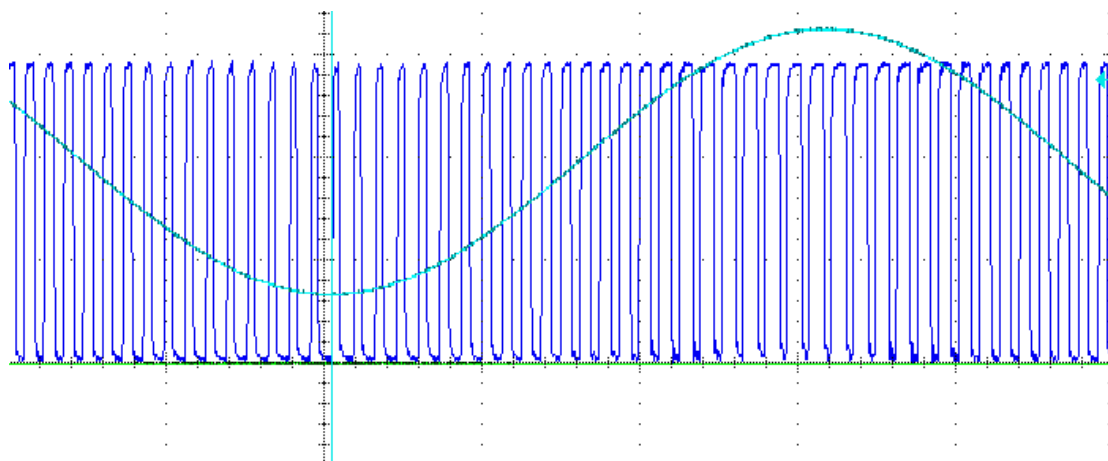


圖 5.25 PWM 表現之量測

接下來先透過單端濾波器將 PWM 訊號解調，量測之 PCB 板如圖 5.26，而量測結果如圖 5.27，從上到下波型依序為：輸入正弦波、PWM 訊號、濾波器輸出。

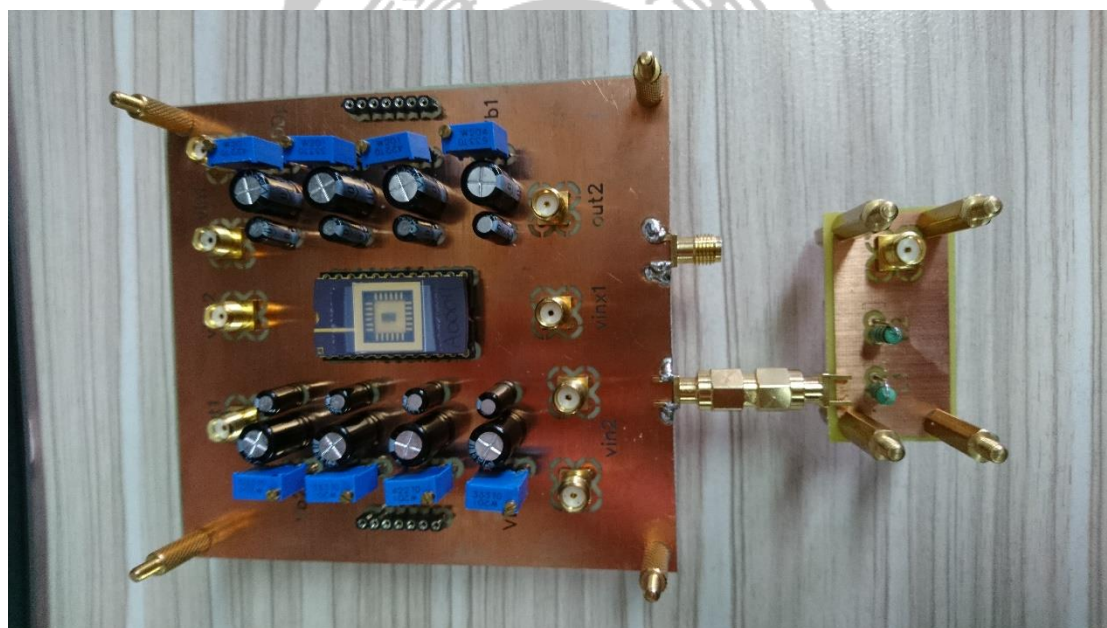


圖 5.26 量測單端濾波器 PCB 板

而對於濾波器輸出進行頻譜量測，如圖 5.28，主訊號出現在 200KHz，能量為-13.6 dBm，而第一偶次諧波出現在 400KHz，能量約為-75dBm，第一奇次諧波出現在 600KHz，能量約為-73dBm，無雜訊動態範圍約為 60dB。

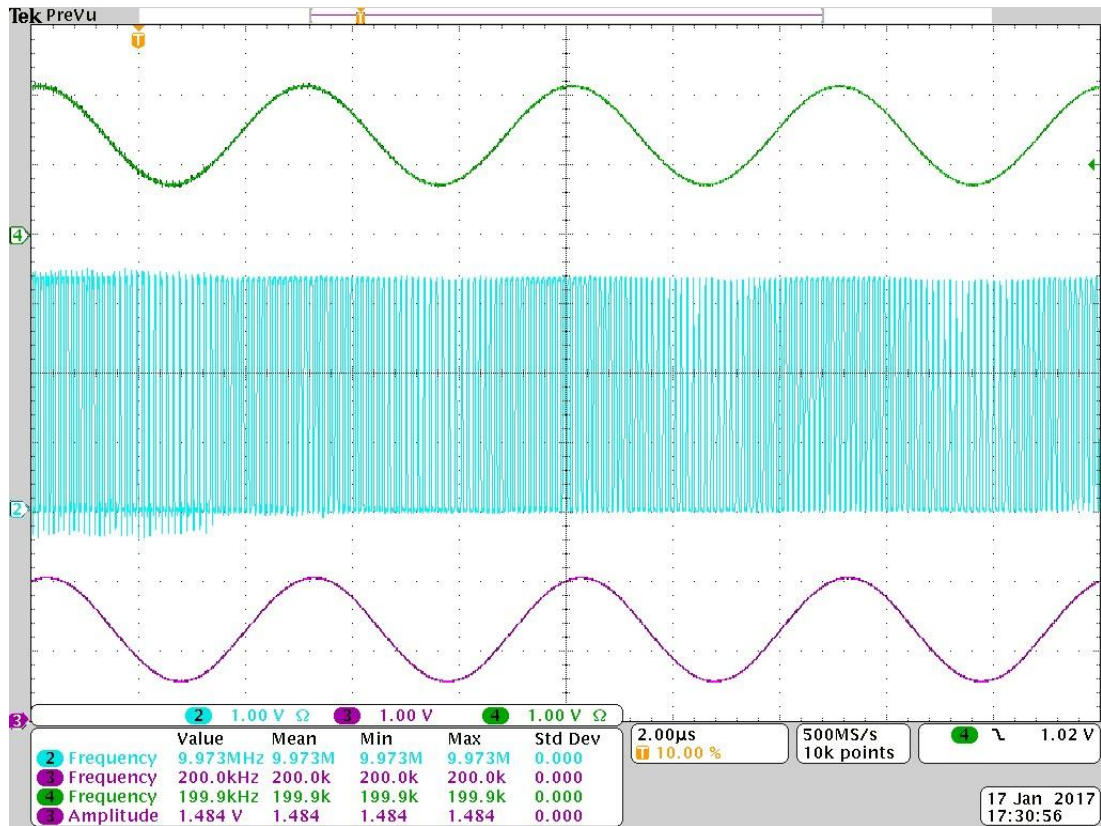


圖 5.27 使用單端濾波器量測結果

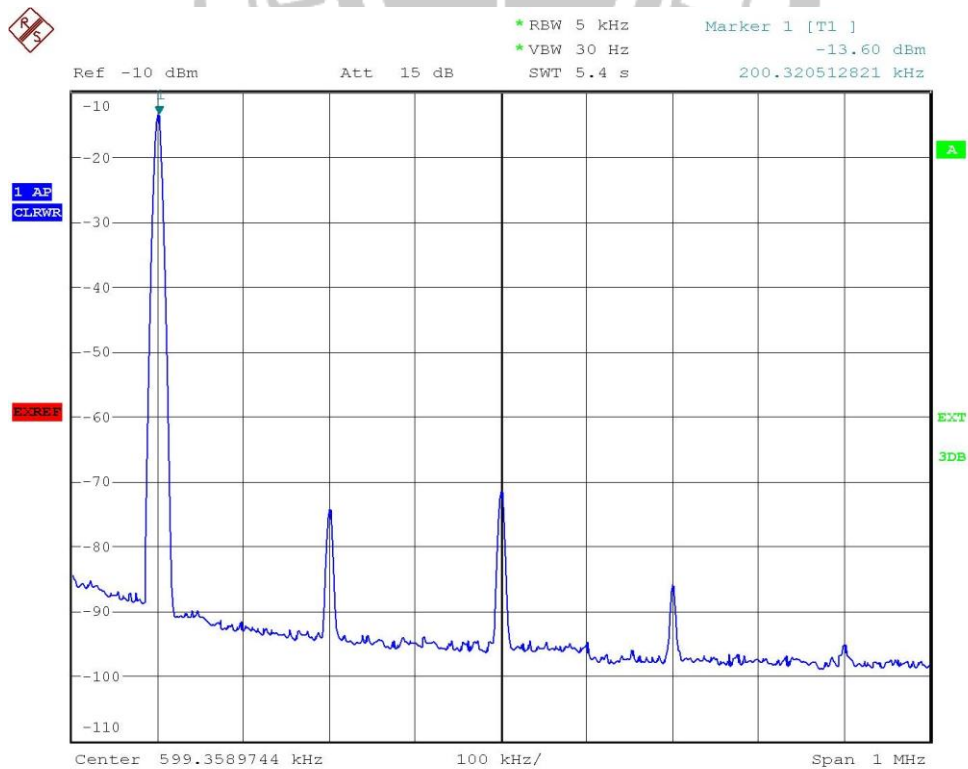


圖 5.28 單端濾波器輸出頻譜量測

再來透過隔離式全橋濾波器將 PWM 訊號解調，量測之 PCB 板如圖 5.29，而量測結果如圖 5.30，從上到下波型依序為：PWM 訊號、濾波器輸出。

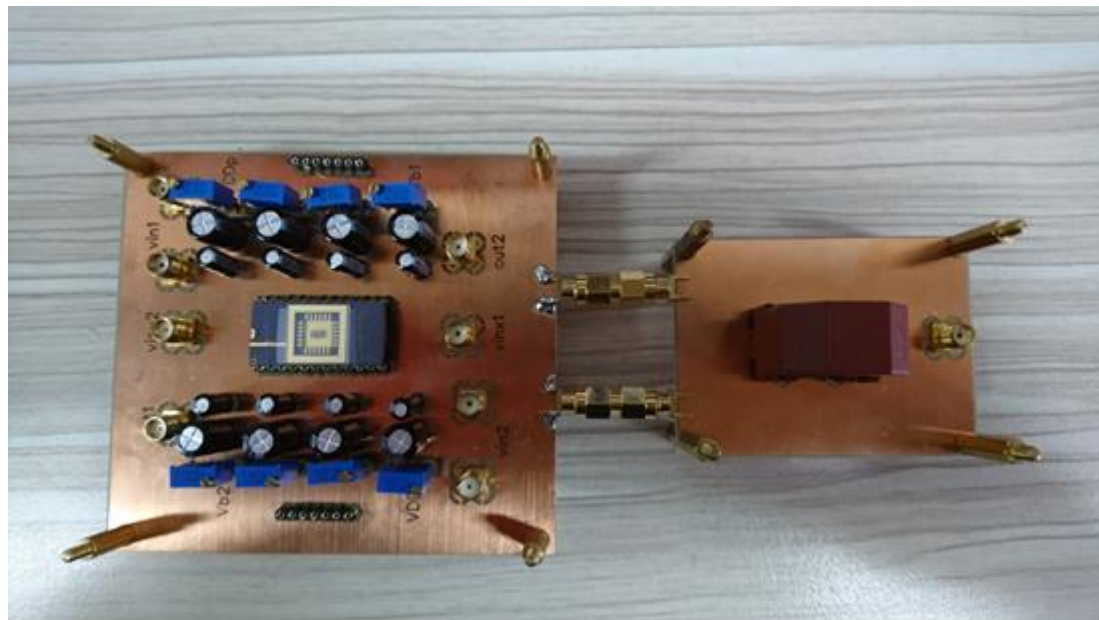


圖 5.29 量測單端濾波器 PCB 板

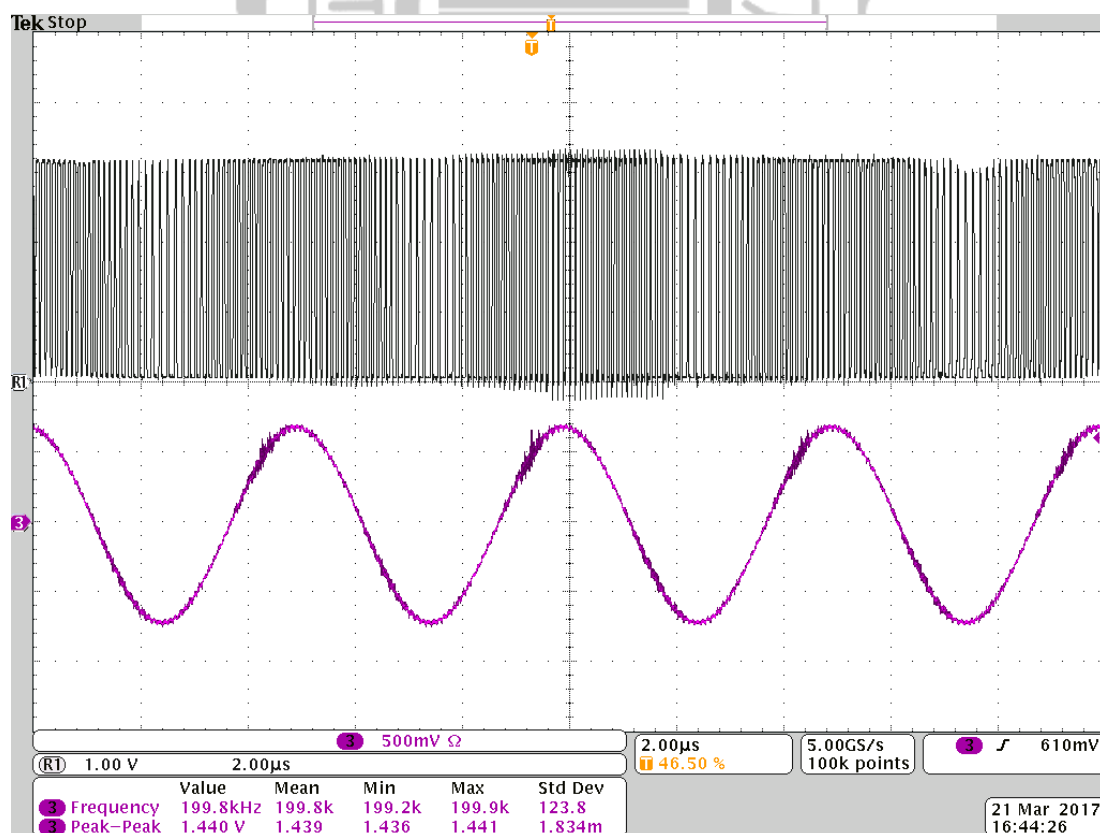


圖 5.30 使用隔離式全橋濾波器量測結果

而對於隔離式全橋濾波器輸出進行頻譜量測，如圖 5.31，主訊號出現在 200KHz，能量為 5.66 dBm，而第一偶次諧波出現在 400KHz，能量約為-53dBm，第一奇次諧波出現在 600KHz，能量約為-49dBm，無雜訊動態範圍約為 54dB。

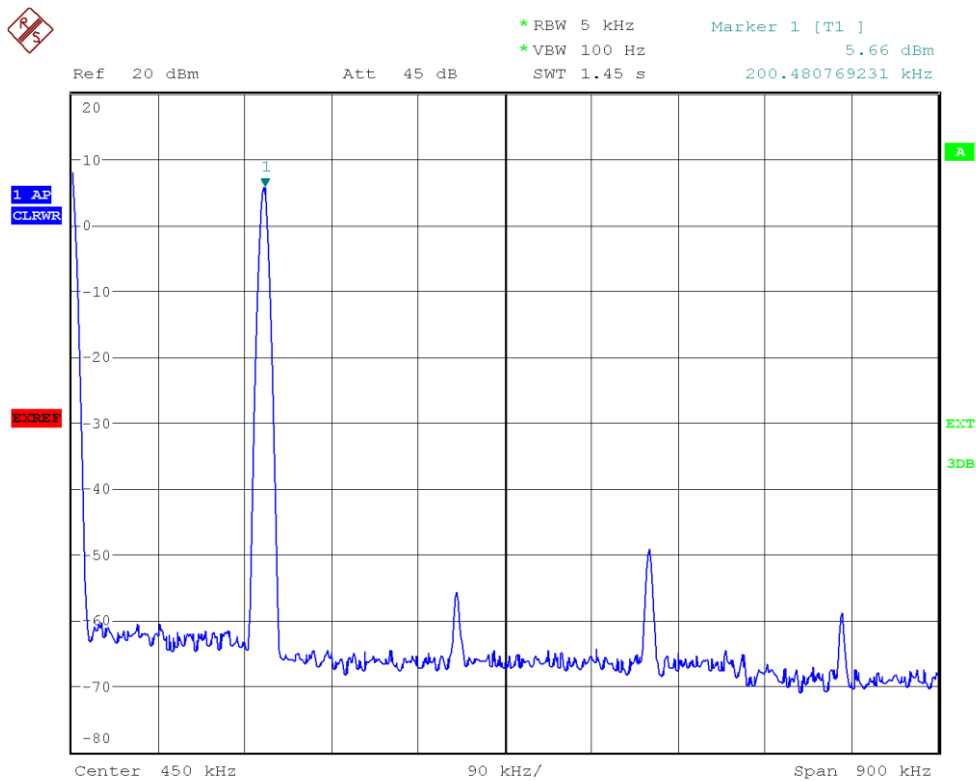


圖 5.31 隔離式全橋濾波器輸出頻譜量測

第六章 結論

本文實現了透過自然採樣方法模擬極限環的自我震盪 D 類放大器，主要由數學式推算穩定極限環的行為模式與震盪條件，在透過數學模擬和以電路方法實現，模擬使用 0.35um CMOS 和 0.18um CMOS 兩種技術，晶片部分則採用 D35 0.35um CMOS 2P4M 下線，另外在濾波器的部分，使用了單端濾波器和雙端隔離式變壓濾波器兩種架構做測試。所得之量測結果，暫態分析的部分，輸入參考訊號為準位 1.5 伏、振幅為 0.7 伏、頻率為 200KHz 之正弦波，在使用單端濾波器作為輸出級時，得到同樣準位 1.5 伏、振幅為 0.7 伏、頻率為 200KHz 的帶源正弦波，而在使用端隔離式變壓濾波器的情況下，得到準位為 0 伏、振幅為 0.7 伏、頻率為 200KHz 的帶源正弦波。以頻譜分析的角度，使用單端濾波器作為輸出級時，得到主訊號能量為 -13.6dBm，SFDR 為 60dBm，而使用端隔離式變壓濾波器時，得到主訊號能量為 5.66dBm，SFDR 為 54dBm。

參考資料

- [1] P. J. Baxandall, “*Session on Applications: Linear Amplification and Oscillators*”, The Institution of Electrical Engineers, Paper No. 2978 E, Feb.1960
- [2] Jeffrey S. Walling and David J. Allstot, “*Pulse-Width Modulated CMOS Power Amplifiers*”, IEEE Microwave Magazine P52-60, Feb. 2011
- [3] Thomas Johnson, Analysis of A Radio Frequency Class D Amplifier Architecture with Bandpass Sigma-Delta Modulation, Fall 2006
- [4] Ronan van der Zee, High Efficiency Audio Power Amplifiers, April 1970
- [5] Bo Shi, Michael Yan Wah Chia “*On The Performance of Class-D Power Amplifiers With RF Pulse-Width Modulation*”, Proceedings of the Asia-Pacific Microwave Conference 2011
- [6] Jun Yu, Meng Tong Tan, Wang Ling Goh, and Stephen M. Cox “*A Dual-Feedforward Carrier-Modulated Second-Order Class-D Amplifier with Improved THD*”, IEEE Transactions on Circuits and Systems—II: Express Briefs, VOL. 59, NO. 1, January 2012
- [7] F. de Jager, “*Delta Modulation - a Method of PCM Transmission using The One Unit Code*”, Philips Res. Repts, vol. 7, pp. 442-466, 1952.
- [8] H. Inose, Y. Yasuda, and J. Murakami, “*A Telemetry System by Code Modulation - Δ - Σ Modulation*”, IRE Trans. on Space Electronics and Telemetry, vol. SET-8, pp. 204-209, 1962.
- [9] Mattuck and M.I.T, LC. Limit Cycles, 18.03 Ordinary Dierential Equations 2011
- [10] Manuel J. Duarte, Pedro M. Cabral, Jos´e C. Pedro, “*Switching Noise Improvement of a Limit-Cycle Amplifier Using a Negative Hysteresis Relay*” IEEE Transactions on Power Electronics, VOL. 29, NO. 6,

June 2014

- [11] M. VIDYASAGAR, *Nonlinear System Analysis*, Prentice Hall, Englewood Cliffs, New Jersey 1993
- [12] Ralph J. Kochenburger, “*A Frequency Response Method for Analyzing and Synthesizing Contactor Servomechanisms*”, IEEE, Transactions of the American Institute of Electrical Engineers Vol.69 Issue: 1, Jan. 1950
- [13] Krylov, N. M.; N. Bogoliubov, *Introduction to Nonlinear Mechanics*, Princeton, US, 1943
- [14] James H. Taylor, “*Describing Functions*”, Electrical Engineering Encyclopedia, Inc., New York, 08 April 1999
- [15] R.N D'heedene, “*A third order autonomous differential equation with almost periodic solutions*”, Journal of Mathematical Analysis and Applications Vol. 3, Issue 2, October 1961, Pages 344-350
- [16] Gerald Teschl, “*Ordinary Differential Equations and Dynamical Systems*”, Graduate Studies in Mathematics, Volume 140, Amer. Math. Soc., Providence, 2012.
- [17] Tim Piessens, Michiel Steyaert, *Design And Analysis Of High Efficiency Line Drivers For XDSL*, United States of America, 2004
- [18] Adrian I. Colli-Menchi, Edgar Sánchez-Sinencio, “*A High-Efficiency Self-Oscillating Class-D Amplifier for Piezoelectric Speakers*” IEEE Transactions on Power Electronics, VOL. 30, NO. 9, September 2015
- [19] R. Jacob Baker, “*CMOS Circuit Design Layout and Simulation*” IEEE Institute of Electrical and Electronics Engineers, 2010
- [20] Foad Arfaei Malekzadeh, Reza Mahmoudi, Arthur Roermund “*Statistical Analysis of Self-Oscillating Power Amplifiers*” IEEE Transactions on Circuits and Systems—I: Regular Papers, VOL. 58, NO. 8, AUGUST 2011
- [21] Xinchang Liu, Paolo Germano, Yoan Civet, Yves Perriard, “*Design of*

a self-oscillating class D power amplifier for piezoelectric actuators”

2014 17th International Conference on Electrical Machines and Systems (ICEMS), Oct. 22-25, 2014, Hangzhou, China

- [22] Hui Pan, Yuan Yao, Mostafa Hammad, Junhua Tan, Karim Abdelhalim, Evelyn Wenting Wang, Rick C. J. Hsu, Derek Tam, Ichiro Fujimori, “A Full-Duplex Line Driver for Gigabit Ethernet With Rail-to-Rail Class-AB Output Stage in 28 nm CMOS”, IEEE Journal of Solid-State Circuits, VOL. 49, NO. 12, DECEMBER 2014
- [23] Ara Bicakci, Chun-Sup Kim, Sang-Soo Lee, “A CMOS Line Driver for ADSL Central Office Applications”, IEEE Journal of Solid-State Circuits, VOL. 38, NO. 12, DECEMBER 2003
- [24] Pieter De Wit, Georges Gielen, “Degradation-Resilient Design of a Self-Healing xDSL Line Driver in 90 nm CMOS”, IEEE Journal of Solid-State Circuits, VOL. 47, NO. 7, JULY 2012

