

東海大學物理學系
碩士論文

錐狀矽奈米柱合成及特性研究

Synthesis and characterizations of tapered silicon nanorods

指導教授：蕭錫鍊 博士

研究生：江宗益

中華民國一〇〇年八月一日

誌謝

由衷地感謝蕭錫鍊老師的指導及鼓勵，讓我如願以償的完成碩士論文。蕭錫鍊老師不僅授予我們正確的研究精神與專業知識，更讓我們學會如何自己去發現與解決所遭遇的問題。

學長建翰、傑倫、冠瑜、紀羽、勤傑，感謝你們在我懵懂時的耐心指導與幫助；mouse、英儒、日旭、李文 co、偉綸，你們都是我的好同學好夥伴，感謝你們在學業、實驗與生活上超給力的協助；學弟妹奕松、尚耘、維棟、嘉琪、正庸、怡鍵、樂樂、佩玟、祖齊等，感謝你們無時無刻的鼓勵以及實驗上的協助。

一路相挺的好朋友小黑、達 go、烏鴉、阿條、賤胖、詹媽、佩珊、至為、小胖、熊、Jimmy、Davy 劉等，感謝你們一直挺我，常常在關心我畢業了沒有。

中興大學江雨龍老師研究室的泰照大學長，以及俊諺、建輝、哲毅、季樺、偉光，感謝你們時常與我們分享及交流各自的故事，使我們經常得以保持愉快的心情。

另外，感謝”×2”大大力相挺，讓我能如期的完成實驗與論文，沒有妳就沒有今天的我，相當榮幸能與妳走過這段歲月，同時也希望，在未來我們不會有再度相遇的一天。對面的溫伯伯，感謝你一直以來的鼓勵與在生活上的照顧。

最感謝、最功不可沒的，還是我那可愛的家人，你們始終相信我、支持我、包容我，你們才是那位巨人，最讓我驕傲的家人。

中文摘要

近年，一維奈米結構的各種特性漸漸受到重視。錐狀幾何結構的奈米柱有高機械強度與穩定性，可望延長場發射元件的使用壽命；錐狀結構較易直接合成側向 p-n 接面，提高太陽光電池的載子收集效率。本論文目的是在非晶基板上以金屬催化成長的方式於中低溫條件下合成錐狀矽奈米柱。

本論文以低壓化學氣相沉積系統，利用金/鎳合金做為催化觸媒在非晶基板上合成錐狀矽奈米柱。藉由掃描式電子顯微鏡(Scanning Electron Microscopy)、穿透式電子顯微鏡(Transmission Electron Microscopy)、拉曼光譜儀(Raman spectroscopy)，進行錐狀矽奈米柱之結構分析，觀察錐狀矽奈米柱的成長機制與特性研究。

我們發現，樣品在石英管中的前後位置直接影響錐狀矽奈米柱的形貌與結晶比例；透過氣流的控制，我們發現氣體濃度主導矽奈米柱的長度；當鎳的厚度超過 5nm，在局部性的區域當中，可觀察到矽奈米柱被抑制成長。經由不同合成時間的觀察發現，矽奈米柱的錐狀形貌由徑向沉積的機制所主導。

我們透過控制鎳在 2.5nm、壓力 2.8 torr、600°C 及水平夾角 10 度的條件之下，成功合成出具有單晶結構的錐狀矽奈米柱，其長度約為 6 μ m，直徑 d_T 為 107nm，直徑 d_B 為 729nm。我們發現，鎳在金屬催

化合成過程之中扮演類似表面活化劑的角色，使得通入的矽甲烷氣體能夠在錐狀矽奈米柱的表面磊晶成長。

Abstract

One-dimensional nanostructures have attracted significant attention in the last few years, due to their potential application in optoelectronics and nanoelectronics. In particular, the tapered silicon nanostructures with their high aspect ratio and sharp tip radius are expected to be good candidates for field emitters.

In this study, we expect to fabricate tapered silicon nanorods on large area noncrystalline substrates at middle temperature. Tapered single crystal silicon nanorods have been grown with Au/Ga alloy catalyst by chemical vapor deposition. The morphology and crystalline structure has been studied by electron microscopy and Raman spectroscopy as a function of gallium catalyst thickness, the position in our system and growth time.

We observe that the crystalline quality of the nanorods increases with the position in which they have been synthesized. As the gallium thickness over than 5 nm, the areas of non-growth were observed in the samples. The average diameter (d_B) increases with growth time.

We show that the tapering is caused by the uncatalyzed deposition of silicon on the sidewalls of the nanorod as the nanorod continues to grow in the axial direction.

目錄

誌謝.....	i
中文摘要.....	iii
英文摘要.....	v
目錄.....	vi
表目錄.....	viii
圖目錄.....	ix
第一章 緒論.....	1
1-1 一維奈米結構.....	1
1-2 文獻回顧.....	1
1-3 錐狀奈米柱成長機制.....	3
1-4 研究動機與目的.....	4
第二章 研究方法.....	6
2-1 錐狀矽奈米柱合成.....	6
2-2 製程設備.....	7
2-3 基板清洗方式.....	7
2-4 實驗參數設計.....	7
2-4-1 金鎳金觸媒沉積.....	7

2-4-2	相對位置與氣流控制對錐狀矽奈米柱形貌之影響.....	8
2-4-3	樣品與水平夾角對錐狀矽奈米柱均勻度之影響.....	8
2-4-4	鍍厚度對錐狀矽奈米柱均勻度與形貌之影響.....	8
2-4-5	調整成長時間觀察錐狀矽奈米柱成長機制.....	8
2-4-6	改變基板觀察光性與導電特性.....	9
2-5	錐狀矽奈米柱結構特性量測.....	9
第三章 研究成果與討論.....		12
3-1	相對位置與氣流對錐狀矽奈米柱形貌之影響.....	12
3-2	樣品與水平夾角對錐狀矽奈米柱均勻度之影響.....	16
3-3	鍍厚度對錐狀矽奈米柱均勻度與形貌之影響.....	20
3-4	調整成長時間觀察錐狀矽奈米柱成長機制.....	28
3-5	2階段合成錐狀矽奈米柱.....	45
3-6	改變基板觀察光性與電流電壓特性.....	51
第四章 結論.....		63
參考文獻.....		64

表目錄

表 1-1、錐狀矽奈米線合成方法與成長機制.....	4
表 3-1、錐狀矽奈米柱合成條件 1.....	13
表 3-2、錐狀矽奈米柱合成條件 2.....	21
表 3-3、錐狀矽奈米柱合成條件 3.....	29
表 3-4、錐狀矽奈米柱合成條件 4.....	30
表 3-5、不同成長時間的錐狀矽奈米柱錐度統計表.....	30
表 3-6、錐狀矽奈米柱合成條件 5.....	46
表 3-7、錐狀矽奈米柱合成條件 6.....	53
表 3-8、摻鋁氧化鋅濺鍍條件.....	53

圖目錄

圖 1-1、奈米線/柱之各種形貌.....	5
圖 2-1、錐狀矽奈米柱合成與特性研究之架構流程圖.....	10
圖 2-2、錐度定量標準.....	10
圖 2-3、錐狀矽奈米柱合成實驗流程圖.....	10
圖 2-4、金/鎳/金觸媒結構沉積於基板上.....	11
圖 3-1、錐狀矽奈米柱合成實驗配置 1.....	13
圖 3-2、樣品 a 相對位置之形貌比較.....	14
圖 3-3、樣品 b 相對位置之形貌比較.....	14
圖 3-4、矽奈米柱在同一樣品上長度分布不均.....	14
圖 3-5、矽奈米柱局部性不成長.....	15
圖 3-6、錐狀矽奈米柱合成實驗配置 2.....	17
圖 3-7、樣品與水平的夾角 10° (c2)與 0° (a2)之比較.....	17
圖 3-8、樣品與水平的夾角 10° (c3)與 0° (a3)之比較.....	18
圖 3-9、錐狀矽奈米柱無被抑制成長之區域.....	18
圖 3-10、被夾具所遮蔽的區域.....	19
圖 3-11、錐狀矽奈米柱合成實驗配置 3.....	21
圖 3-12、鎳厚度對樣品均勻性影響之比較.....	22
圖 3-13、鎳厚度對錐狀矽奈米柱形貌影響之比較.....	23

圖 3-14、金觸媒與金鎳合金觸媒合成之矽奈米柱.....	24
圖 3-15、多數錐狀矽奈米柱頂端無觸媒保留.....	25
圖 3-16、f4 樣品的 TEM 量測.....	26
圖 3-17、f4 樣品的 TEM 量測.....	27
圖 3-18、錐狀矽奈米柱合成實驗配置 4.....	31
圖 3-19、錐狀矽奈米柱合成實驗配置 5.....	31
圖 3-20、觸媒在成長 0 分鐘時的狀態.....	32
圖 3-21、2 號位置樣品不同成長時間的表面形貌.....	33
圖 3-22、2 號位置樣品不同成長時間的表面形貌.....	34
圖 3-23、3 號位置樣品不同成長時間的表面形貌.....	35
圖 3-24、3 號位置樣品不同成長時間的表面形貌.....	36
圖 3-25、4 號位置樣品不同成長時間的表面形貌.....	37
圖 3-26、4 號位置樣品不同成長時間的表面形貌.....	38
圖 3-27、5 號位置樣品不同成長時間的表面形貌.....	39
圖 3-28、5 號位置樣品不同成長時間的表面形貌.....	40
圖 3-29、6 號位置樣品不同成長時間的表面形貌.....	41
圖 3-30、6 號位置樣品不同成長時間的表面形貌.....	42
圖 3-31、不同成長時間的錐狀矽奈米柱尖端直徑 d_T 統計圖.....	43
圖 3-32、不同成長時間的錐狀矽奈米柱底端直徑 d_B 統計圖.....	43

圖 3-33、不同成長時間的錐狀矽奈米柱長度統計圖.....	44
圖 3-34、錐狀矽奈米柱合成實驗配置 6.....	47
圖 3-35、2 階段合成錐狀矽奈米柱之表面形貌.....	47
圖 3-36、2 階段合成錐狀矽奈米柱之拉曼光譜.....	48
圖 3-37、2 階段合成錐狀矽奈米柱之 TEM 量測。(b)為頂端的選區繞射影像，(c)為矽奈米柱中段的選區繞射影像。.....	48
圖 3-38、2 階段合成矽奈米柱與成長 20 分鐘的矽奈米柱比較。....	49
圖 3-39、2 階段合成矽奈米柱與成長 30 分鐘的矽奈米柱之比較。	49
圖 3-40、錐狀矽奈米柱成長機制示意圖.....	50
圖 3-41、錐狀矽奈米柱合成實驗配置 7.....	54
圖 3-42、單晶矽基板上合成的錐狀矽奈米柱形貌.....	54
圖 3-43、單晶矽基板上合成的錐狀矽奈米柱形貌.....	55
圖 3-44、氧化矽基板上合成的錐狀矽奈米柱形貌.....	55
圖 3-45、氧化矽基板上合成的錐狀矽奈米柱形貌.....	56
圖 3-46、錐狀矽奈米柱拉曼光譜量測.....	56
圖 3-47、錐狀矽奈米柱反射光譜量測.....	57
圖 3-48、錐狀矽奈米柱透光譜量測.....	57
圖 3-49、摻鋁氧化鋅濺鍍前後矽奈米柱形貌之比較 1.....	58
圖 3-50、摻鋁氧化鋅濺鍍前後矽奈米柱形貌之比較 2.....	58

圖 3-51、樣品 r1 電流電壓曲線.....	59
圖 3-52、樣品 r2 電流電壓曲線.....	59
圖 3-53、樣品 r3 電流電壓曲線.....	60
圖 3-54、樣品 r4 電流電壓曲線.....	60
圖 3-55、樣品 r5 電流電壓曲線.....	61
圖 3-56、樣品 r6 電流電壓曲線.....	61
圖 3-57、p 型單晶矽直接接觸摻鋁氧化鋅的電流電壓曲線.....	62

第一章 緒論

1-1 一維奈米結構

自人類進入半導體時代，對半導體材料的各種性質也愈來愈熟悉，半導體科技的發展也開始進入奈米(nanometer, 10^{-9})時代，一維奈米結構，包括了奈米線(nanowires)、奈米柱(nanorods)、奈米管(nanotubes)，在未來奈米電子元件的應用也漸漸受到矚目[1]。

過去，在許多研究當中發現，奈米線/柱不單只存在一種形貌，S. Noor Mohammad[2]將其歸納為9種形貌如圖 1-1，其中 S1、S2、S3可視為基本樣式，分別為甜筒形(S1)、直徑均勻形(S2)、針尖狀(S3)，其餘6種形貌皆可由S1、S2、S3組合產生。右圖是一些相關的例子，SiC (a) (b) (c)分別可能有S1、S2、S3的形貌，S4的類型可以在ZnO (d)奈米柱看到，S7的類型在InN (e) (f)被發現。上述形貌中的S3、S6皆屬於錐狀形貌，具有小曲率半徑的尖端以及高機械強度與穩定性的高深寬比結構，可期望成為一良好的場發射體[3]。此外，錐狀奈米柱陣列的結構具有良好的光捕捉效率[4]，在太陽光電池的應用上也具有相當大的潛力[5]。

1-2 文獻回顧

至今，錐狀矽奈米柱可由許多不同的方式合成，金屬觸媒催化成

長已經是常被使用的方法之一，利用此法的優點有，可利用金屬觸媒的粒徑大小來控制奈米柱的直徑分布；相較於微影製程，基板的選擇性較多樣化。

S. Sharma et al.[6]利用鈦做為合成矽奈米柱之觸媒，以化學氣相沉積系統，在單晶矽(100)基板上合成矽奈米線，觀察後發現其合成的矽奈米線具有錐狀的形貌結構。分別以 15 分鐘、30 分鐘、60 分鐘做為調變合成矽奈米線的成長時間，而各不同成長時間所合成之矽奈米線的尖端直徑約都在 10nm，因此認為造成錐狀形貌的主要因素是成長過程中矽在奈米線的外壁上直接沉積。

Linyou Cao et al.[7] 利用奈米金顆粒做為合成矽奈米柱之觸媒，以化學氣相沉積系統，在氧化矽基板上合成矽奈米線，並調變成長溫度由 550°C 到 700°C。此研究結果發現，在成長溫度 550°C 時，觸媒粒徑大小沒有發生改變。650°C 時觸媒粒徑由 50nm 縮減至約 20nm，675°C 時縮減至約 10nm，700°C 時縮減至約 5nm，認為錐狀的形貌因觸媒縮減所造成。

A. Lugstein et al.[8] 利用金/鎳合金做為合成矽奈米柱之觸媒，以化學氣相沉積系統，在單晶矽(111)基板上合成矽奈米線，並調變成長溫度由 500°C 到 650°C。觀察的結果為所合成的矽奈米線具有六角錐狀形貌，研究結果表示，金/鎳合金觸媒提高了矽在晶面(112)的沉積

速率，且溫度越高此現象越明顯。

Joonho Bae et al.[9] 利用鎵及鋁分別做為合成矽奈米柱之觸媒，以常壓化學氣相沉積系統，高溫製程下，在單晶矽(111)基板上合成矽奈米線。研究結果表示，造成錐狀的主因為反應氣體(SiCl_4 , H_2)的生成物(HCl)對觸媒具有蝕刻性，使得觸媒在矽奈米線成長過程中粒徑縮減所導致。

I Zardo et al.[10] 以電漿輔助化學氣相沉積系統，利用鎵做為觸媒，在砷化鎵(001)基板上合成矽奈米線。以電子能量損失能譜分析奈米線表面，觀察到不連續的鎵元素訊號，因此認為在奈米線成長過程中觸媒遺留於其表面，而粒徑縮減的觸媒造成了錐狀的形貌。

1-3 錐狀奈米柱成長機制

由文獻的整理中可得知，錐狀奈米線/柱的成長機制可分為二個類型：

一、觸媒粒徑大小隨著奈米柱合成的過程當中漸漸縮減，導致奈米柱的直徑隨著觸媒粒徑縮減而減少。而觸媒縮減的情形又分為兩個可能的原因，一為觸媒隨奈米柱成長過程中遺留於奈米柱表面；二為觸媒隨奈米柱成長過程分散於氣體氛圍，如熱蒸發、氣體分子腐蝕..等因素。

二、奈米柱成長過程中，反應氣體沉積於奈米柱表面，沉積速度

越快則錐狀程度越明顯。

1-4 研究動機與目的

錐狀的幾何結構有較高的機械強度以及穩定性，可提高元件的使用壽命。玻璃基板是常被使用的非晶基板種類之一，其缺點是無法被使用在高溫製程，因此我們希望找出單晶錐狀矽奈米柱在中低溫製程的成長條件。同時，我們不希望矽奈米柱表面有非晶或微晶的包覆層影響其特性。

本論文目的為在非晶基板上，開發大面積均勻且為單晶結構的錐狀矽奈米柱，並對成長機制進行了解與探討其特性。

表 1-1、錐狀矽奈米線合成方法與成長機制

研究團隊	基板種類	催化觸媒	合成溫度	錐狀奈米柱 成長機制
Linyou Cao et al.	Oxide wafer	Au	650°C	觸媒縮減
I Zardo et al.	GaAs(001)	Ga	600°C	觸媒縮減
S. Sharma et al.	Si(100)	Ti	630°C	徑向沉積
Joonho Bae et al.	Si(111)	Ga & Al	850°C/950°C	觸媒縮減
A. Lugstein et al.	Si(111)	Ga/Au alloy	600°C	徑向沉積

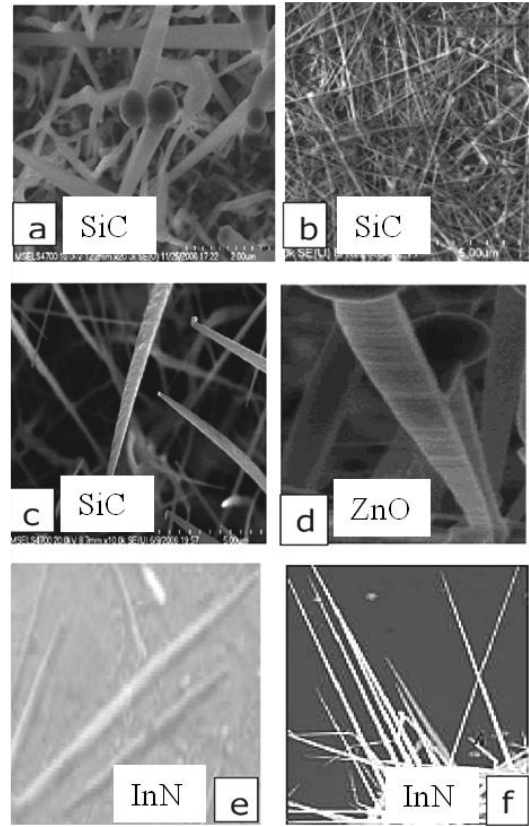
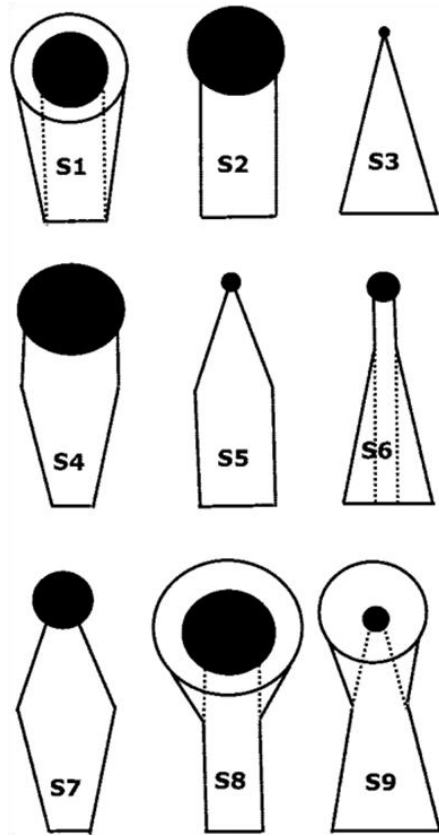


圖 1-1、奈米線/柱之各種形貌

第二章 研究方法

本實驗將使用化學氣相沉積(chemical vapor deposition)技術，在非晶基板上製作出具有單晶結構的錐狀矽奈米柱，調配不同的實驗配置與金/鎳觸媒比例，研究對矽奈米柱形貌與結構之影響，並透過不同成長時間觀察矽奈米柱形貌研究其成長機制，本章節介紹實驗流程與量測方法。圖 2-1 為錐狀矽奈米柱合成與特性研究的實驗架構流程圖。

在此我們將錐狀程度做定量標準如圖 2-2 所示，

單位直徑變化率：

$$a = (d_B - d_T)/l$$

其中 d_T 為奈米柱頂邊直徑， d_B 為底邊直徑， l 為奈米柱長度。也

可將式子轉換成下式表示頂角角度。

$$\theta = 2 \times \tan^{-1}\left(\frac{a}{2}\right)$$

2-1 錐狀矽奈米柱合成

本實驗利用金/鎳/金堆疊的結構做為合成錐狀矽奈米柱之觸媒，以化學氣相沉積系統做為製程設備，在氧化矽基板及 Corning Eagle 2000 玻璃上，用金屬催化成長的方式合成錐狀矽奈米柱。

2-2 製程設備

本論文實驗以 JEOL 日本電子出廠 JFC-1600 型自動精細濺射鍍膜儀 (Auto Fine Coater) 沉積金觸媒；以電子束蒸鍍機蒸鍍鎳觸媒；以化學氣相沉積系統合成錐狀矽奈米柱，石英管長 140cm，外徑 68mm，內徑 64mm。

2-3 基板清洗方式

- (1) 丙酮超音波震洗 10 分鐘
- (2) 異丙醇超音波震洗 10 分鐘
- (3) 去離子水超音波震洗 10 分鐘
- (4) 氮氣吹乾

2-4 實驗參數設計

2-4-1 金鎳金觸媒沉積

使用 DC 濺鍍技術與電子束蒸鍍技術分別沉積金與鎳作為合成錐狀矽奈米柱的觸媒，結構如圖 2-4 表示之，其中第一層 10nm 的金主要作用在於穩固後二層的觸媒，避免鎳在製程升溫後因融化而容易凝聚造成觸媒分布不均，第三層 2.5nm 的金其作用在於避免鎳在升溫時蒸發掉而影響整體觸媒比例。

2-4-2 相對位置與氣流控制對錐狀矽奈米柱形貌之影響

藉由調變樣品平躺於系統中的相對位置與氣流，觀察對錐狀矽奈米柱合成所造成之影響。

2-4-3 樣品與水平夾角對錐狀矽奈米柱均勻度之影響

在比較相對位置與氣流控制的實驗中，我們發現樣品產生長度不均勻的情況，故調變樣品與水平之夾角，比較所合成的矽奈米柱之差異性。

2-4-4 鍍厚度對錐狀矽奈米柱均勻度與形貌之影響

在比較相對位置與氣流控制的實驗中，我們同時也發現樣品產生局部性矽奈米柱被觸媒抑制成長的情況，因此我們調變鍍的厚度並觀察其影響。

2-4-5 調整成長時間觀察錐狀矽奈米柱成長機制

為了了解我們所合成的錐狀矽奈米柱之成長機制，在此實驗中，我們調整錐狀矽奈米柱成長時間，並觀察在不同成長時間之矽奈米柱形貌。

2-4-6 改變基板觀察光性與導電特性

以章節 2-4-4 相同條件，改變基板重複合成錐狀矽奈米柱，量測其光反射率，穿透率以及電流電壓特性。

2-5 錐狀矽奈米柱結構特性量測

以型號 JEOL JSM-6500F 的熱場發掃描式電子顯微鏡 (Field Emission Scanning Electron Microscope) 量測矽奈米柱之形貌。

以型號 JEOL JEM-2100 的高解析穿透式電子顯微鏡 (High Resolution Transmission Electron Microscope) 量測矽奈柱之微結構，利用選區繞射分析矽奈米柱之晶體結構與成長方向。

使用 NT-MTD NTEGRA SPECTRA 的拉曼光譜儀 (Raman spectroscopy)，進行拉曼散射量測，分析錐狀矽奈米柱之結晶比例，其光源為 He-Ne Laser (632.8nm) 。

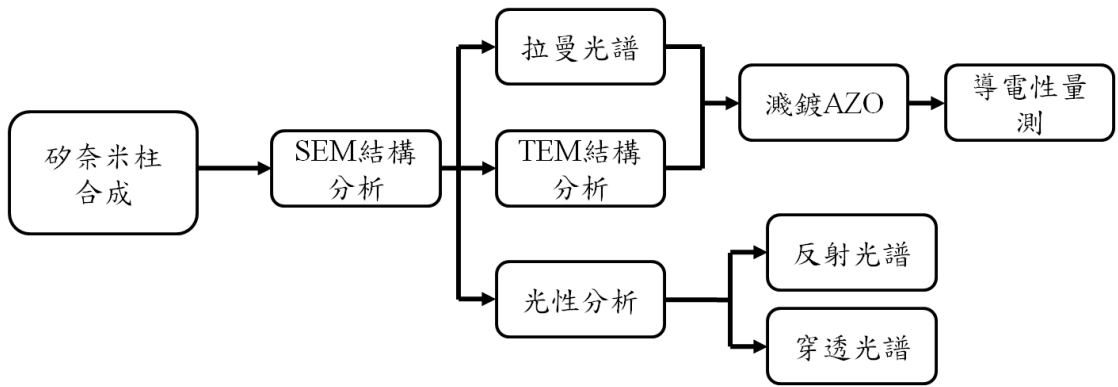


圖 2-1、錐狀矽奈米柱合成與特性研究之架構流程圖

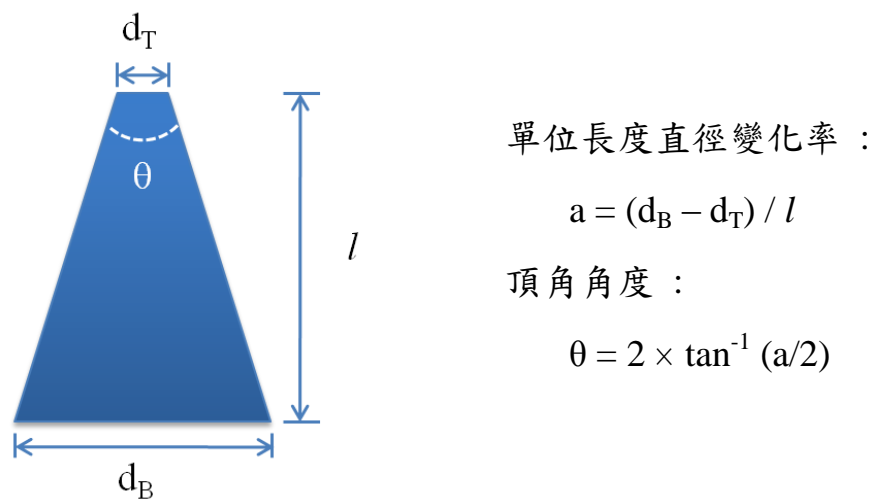


圖 2-2、錐度定量標準

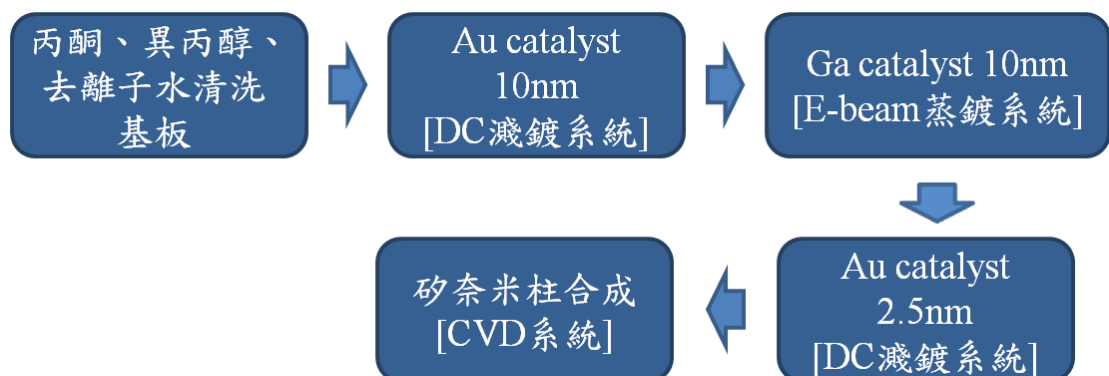


圖 2-3、錐狀矽奈米柱合成實驗流程圖

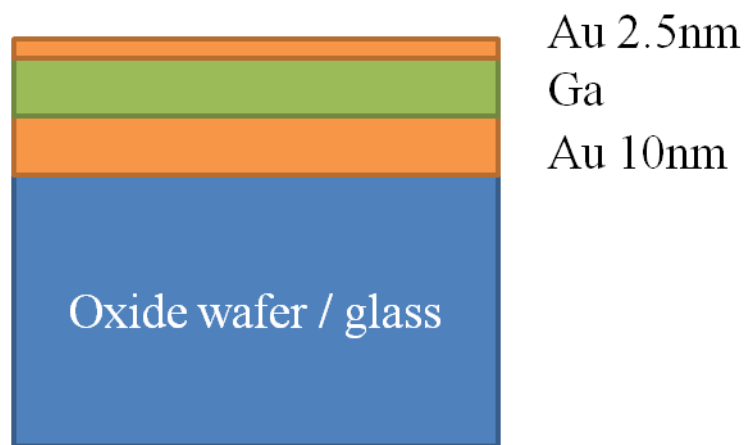


圖 2-4、金/鎳/金觸媒結構沉積於基板上

第三章 研究成果與討論

3-1 相對位置與氣流對錐狀矽奈米柱形貌之影響

此階段的實驗配置如圖 3-1 所表示，其中 b 組的樣品在最前端放置一直立擋片做為控制氣流的作用，表 1-1 為實驗條件。

由 SEM 觀察之結果，如圖 3-2 所示，a 組的樣品其矽奈米柱的平均長度依前後擺放位置由 $6.6\mu\text{m}$ 減少至 $2.0\mu\text{m}$ ；矽奈米柱之直徑 d_T 隨樣品前後擺放位置由 29nm 增加至 111nm ，直徑 d_B 則由 152nm 增加至 350nm ；前面有擋片的樣品(b 組)，長度遠小於沒有擋片的樣品(a 組)，如圖 3-3。

造成以上現象的可能因素有：一、反應氣體的濃度會隨擺放位置越後面而減少；二、因熱傳導的關係，擺放位置越後面的樣品其溫度較高；三、矽奈米柱的長度與反應氣體的濃度有關。

另外，同時也觀察到兩個問題：

1. 同一片樣品的長度均勻性差異很大，如圖 3-4 所示。
2. 矽奈米柱局部性不成長，如圖 3-5 所示。

此條件下所合成的矽奈米柱長度分布差異甚大，為了確認上述的假設及減少往後統計與分析奈米柱結構的誤差，因此將樣品配置修正與水平夾 10° 的夾角，並觀察與 0° 角的差異。

而矽奈米柱在樣品中局部性不成長的問題，現階段的觀測結果並無證據可對此結果有適當的解釋。

表 3-1、錐狀矽奈米柱合成條件 1

觸媒種類	成長溫度 (°C)	壓力 (torr)	成長時間 (min)	氣體流量 (sccm)
金/鎳/金	x-600-600	2.8	30	Ar 200 H ₂ 100 SiH ₄ 20
Au/Ga/Au : 10/10/2.5 nm				

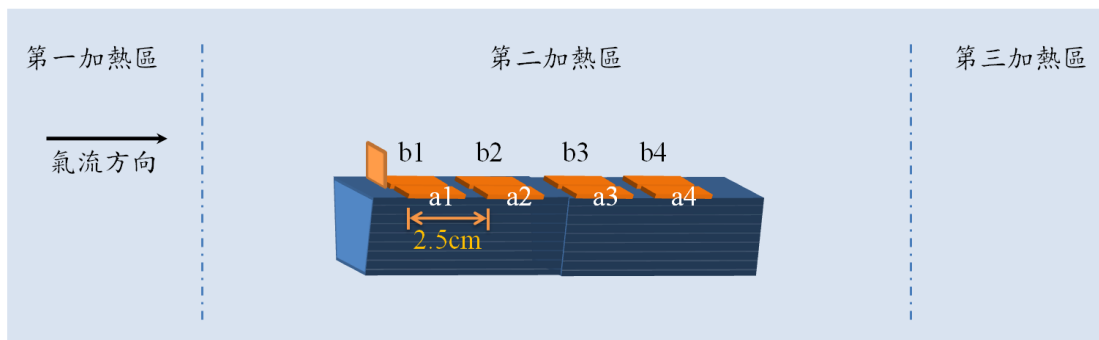


圖 3-1、錐狀矽奈米柱合成實驗配置 1

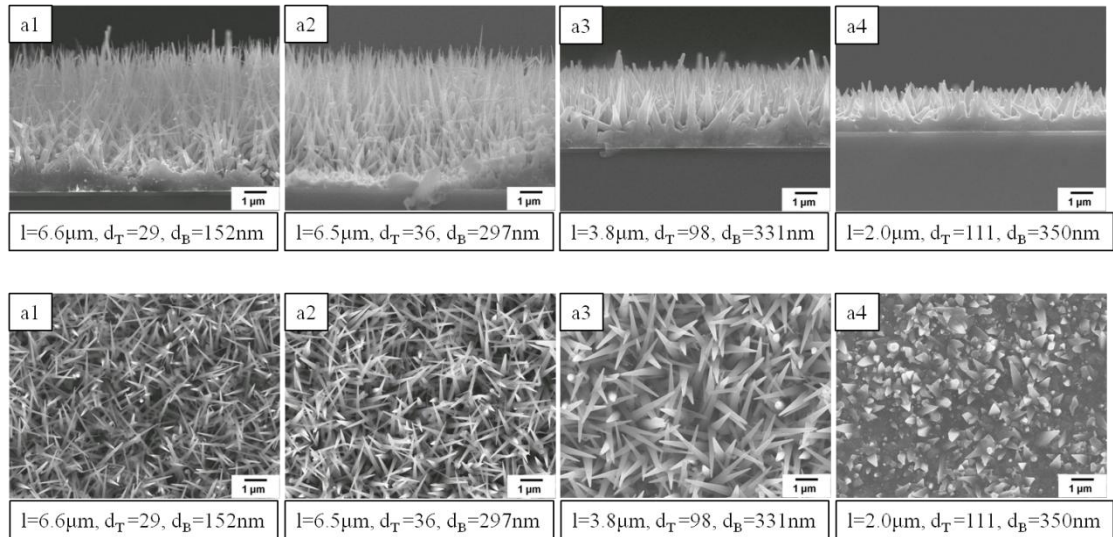


圖 3-2、樣品 a 相對位置之形貌比較

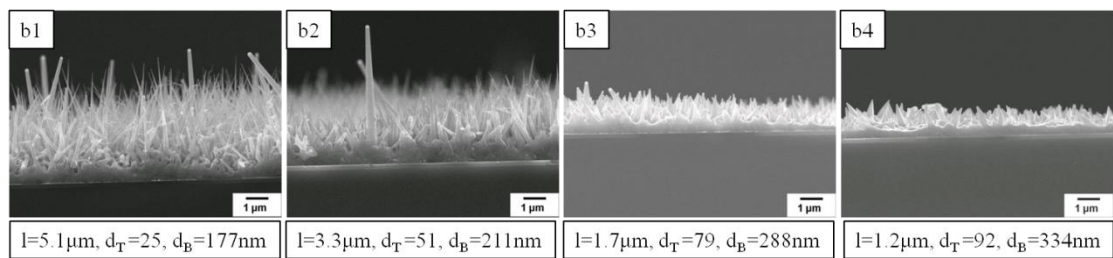


圖 3-3、樣品 b 相對位置之形貌比較

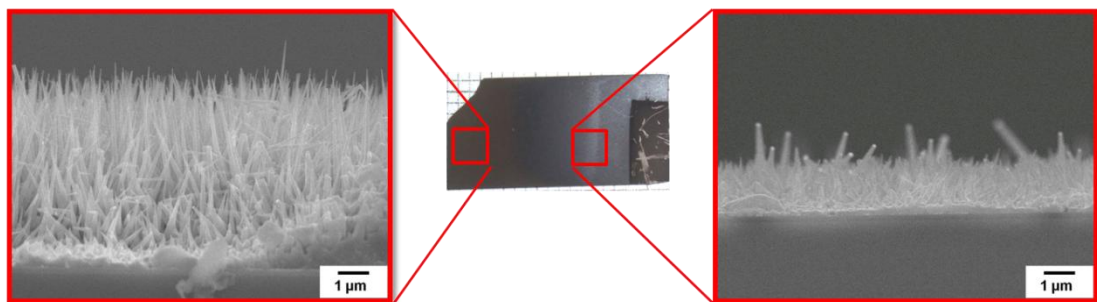


圖 3-4、矽奈米柱在同一樣品上長度分布不均

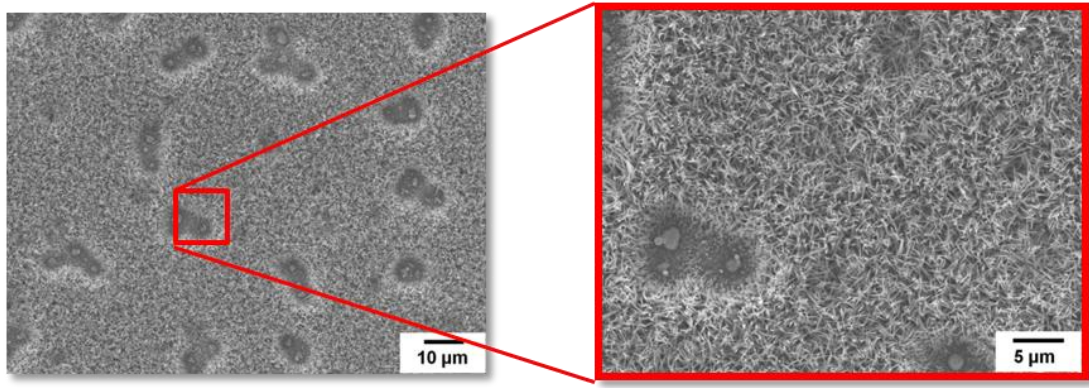


圖 3-5、矽奈米柱局部性不成長

3-2 樣品與水平夾角對錐狀矽奈米柱均勻度之影響

此階段的實驗將配置修正成如圖 3-6 所表示，並以表 3-1 的條件合成矽奈米柱。

利用 SEM 觀察結果，圖 3-7 與圖 3-8 均清楚的看到將樣品以 10° 角擺放，矽奈米柱長度分布有良好的均勻性。由此次實驗結果與章節 3-1 的結果我們可以確定，反應氣體濃度與錐狀矽奈米柱的長度有明顯的相對關係。

另外，在章節 3-1 中所觀察到局部不成長的區域，在這一次實驗中也觀察到有相同的結果，但也觀察到大範圍均勻成長且仍具有錐狀幾何結構的矽奈米柱之區域，如圖 3-9 所示。而此區域正是當樣品一開始蒸鍍鎳觸媒時，被夾具所遮蔽的區域，同圖 3-10 表示。因此我們判斷這些奈米柱被抑制成長的區域，可能是第二層的鎳過量而導致的結果。

因此我們預期可以調變鎳的厚度來改善樣品的均勻性。

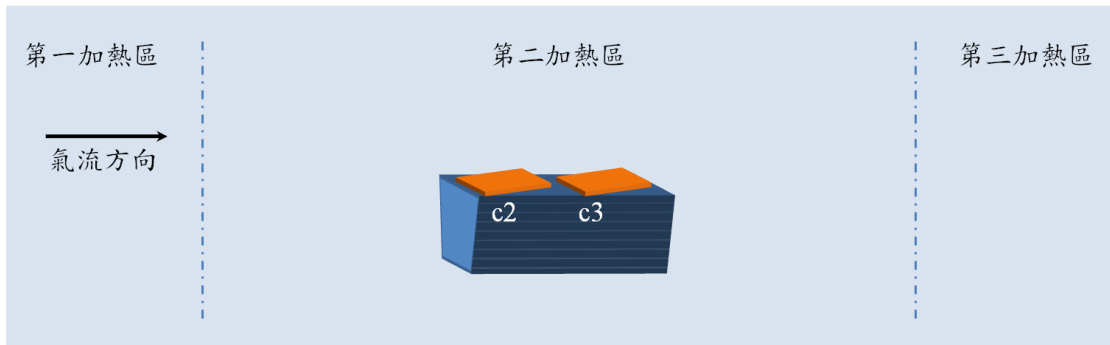


圖 3-6、錐狀矽奈米柱合成實驗配置 2

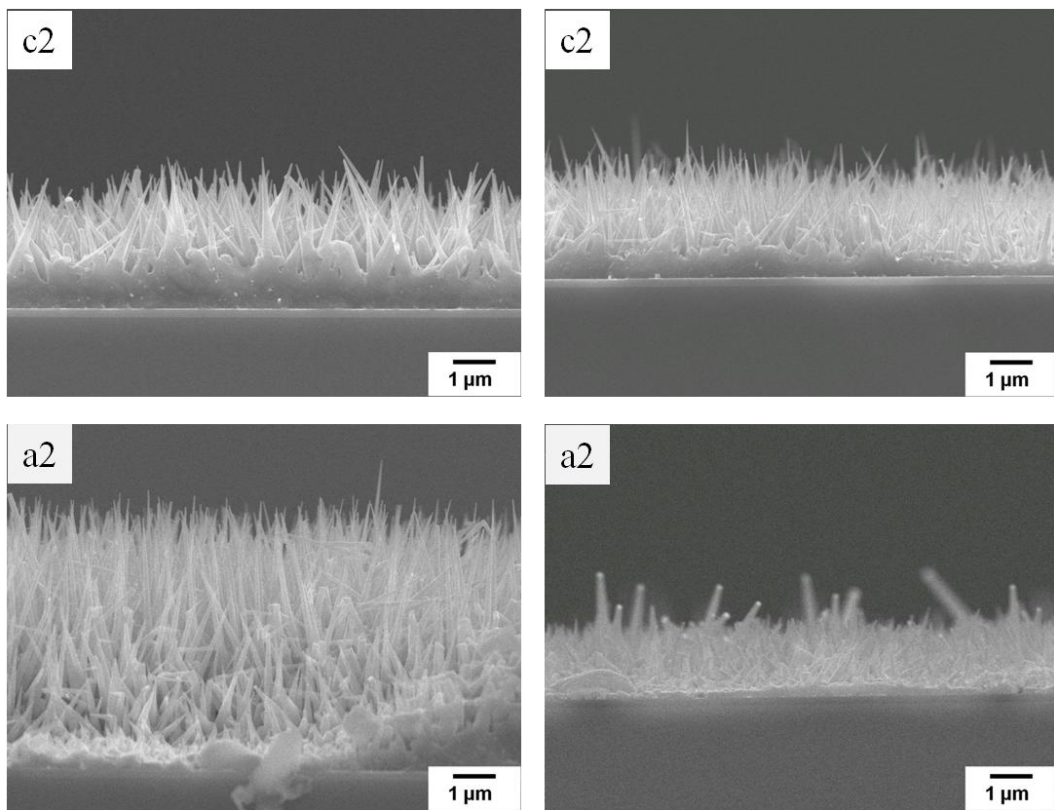


圖 3-7、樣品與水平的夾角 10° (c2)與 0° (a2)之比較

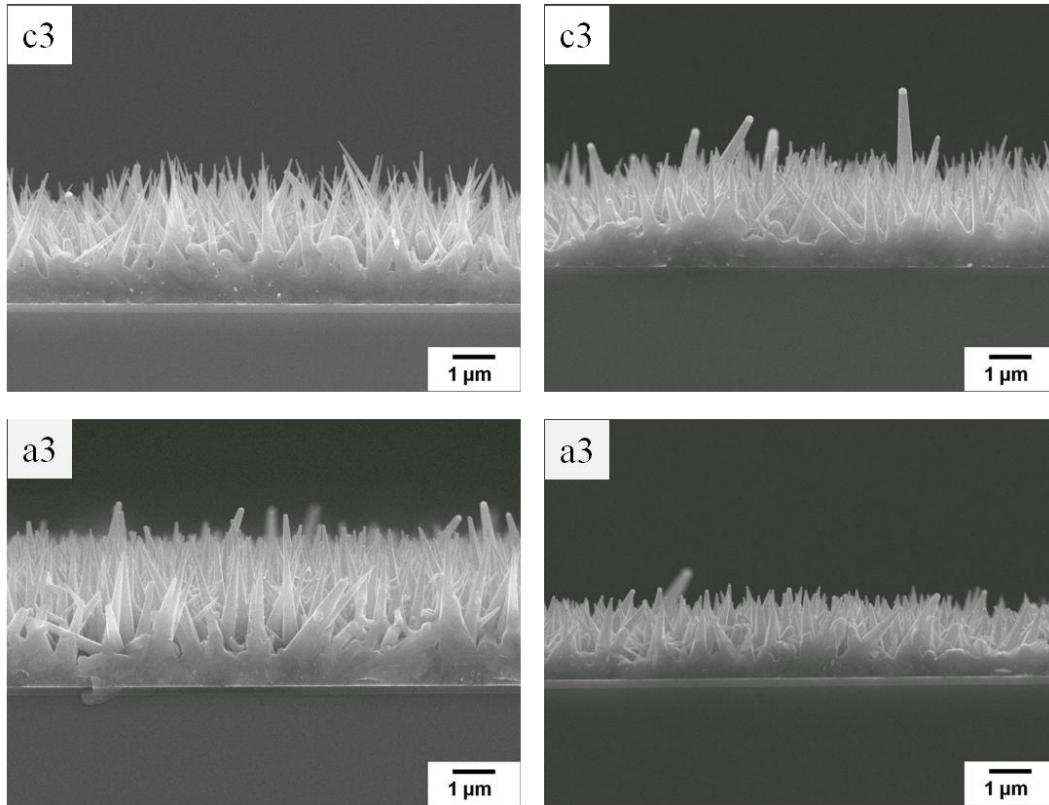


圖 3-8、樣品與水平的夾角 10° (c3)與 0° (a3)之比較

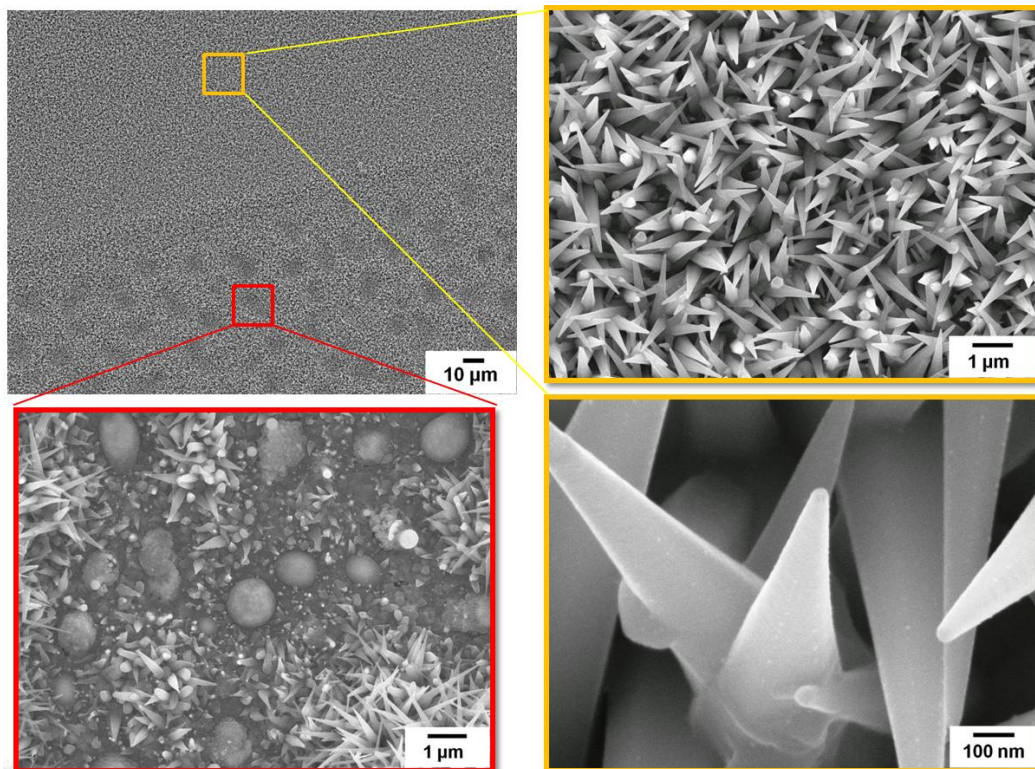


圖 3-9、錐狀矽奈米柱無被抑制成長之區域

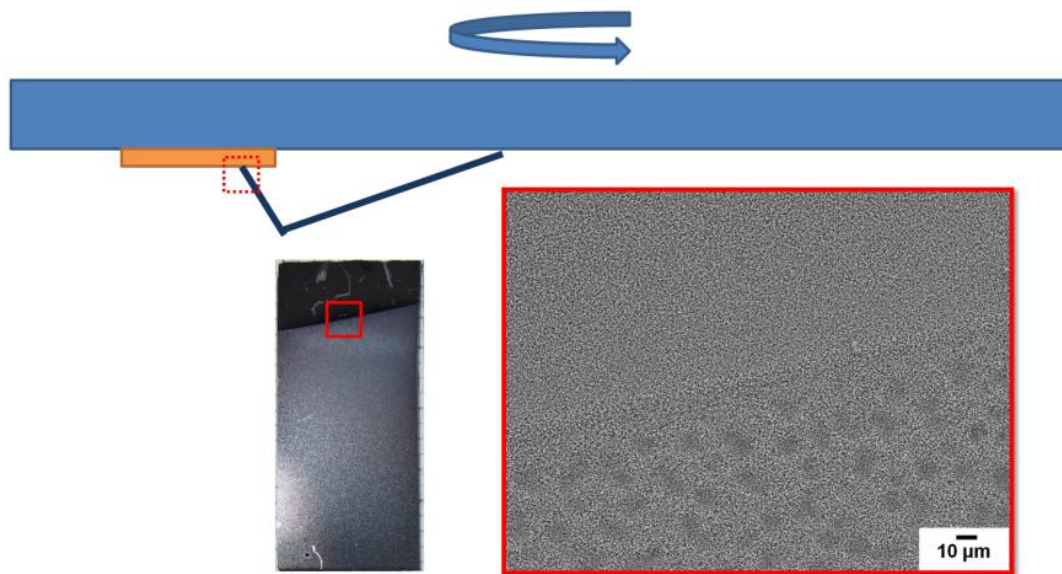


圖 3-10、被夾具所遮蔽的區域

3-3 鎔厚度對錐狀矽奈米柱均勻度與形貌之影響

鎔厚度對於錐狀矽奈米柱的結構與均勻度之影響是本節實驗所要研究之重點。詳細實驗配置與條件如圖 3-11 與表 3-2 所表示。

圖 3-12 為 SEM 觀測之結果，鎔的厚度為 7.5nm 與 5.0nm 所合成的矽奈米柱仍存在局部性不成長的情況，鎔的厚度調整至 2.5nm 後，才改善了矽奈米柱局部性抑制成長之問題。

圖 3-14 中 g4、g5、g6 為金觸媒所合成之矽奈米柱，f4、f5、f6 鎔厚度為 2.5 nm 的金/鎔合金觸媒所合成之矽奈米柱 SEM 影像，在長度分布上有明顯的差異，g4、g5、g6 的樣品平均長度分布為 $9\mu\text{m}$ ，f4、f5、f6 的樣品平均長度分布為 $6\mu\text{m}$ 。g4、g5、g6 的樣品無觀察到具有錐狀結構的矽奈米柱，f4、f5、f6 的樣品明顯具有錐狀之結構。

在 SEM 與 TEM 的觀察結果中發現，多數觸媒粒徑遠小於錐狀矽奈米柱的尖端直徑 d_T 如圖 3-16，也有許多的錐狀矽奈米柱無觸媒保留如圖 3-15、圖 3-17 所示，如果觸媒無保留的結果乃因觸媒在矽奈米柱成長過程中不斷縮減，則此結果與文獻[8]所得到的結論並不一致，且觸媒粒徑遠小於矽奈米柱尖端直徑的現象，在相關文獻裡並沒有記載，因此我們希望透過不同成長時間的實驗來觀察此現象的成因，與了解錐狀矽奈米柱的成長機制。

表 3-2、錐狀矽奈米柱合成條件 2

觸媒種類	成長溫度 (°C)	壓力 (torr)	成長時間 (min)	氣體流量 (sccm)
金/鎳/金	x-600-600	2.8	30	Ar 200 H ₂ 100 SiH ₄ 20
Au/Ga/Au : 10/7.5, 5.0, 2.5, 0.0/2.5 nm				
樣品編號	d1~d6	e1~e6	f1~f6	g1~g6
鎳厚度(nm)	7.5	5.0	2.5	0.0

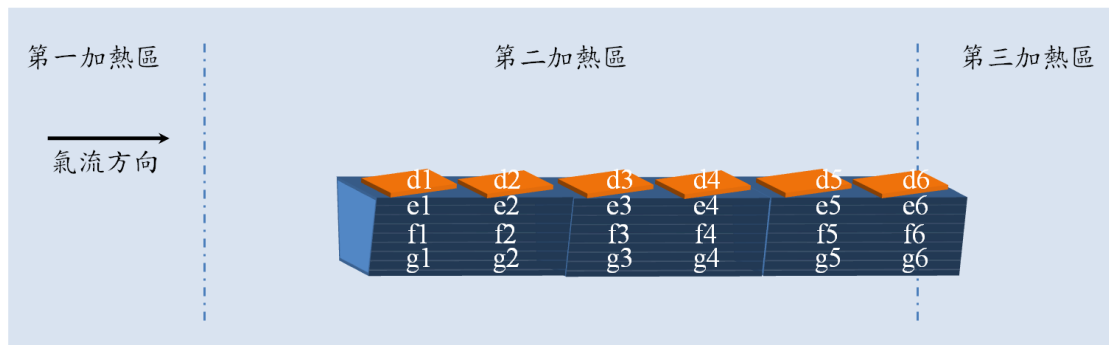


圖 3-11、錐狀矽奈米柱合成實驗配置 3

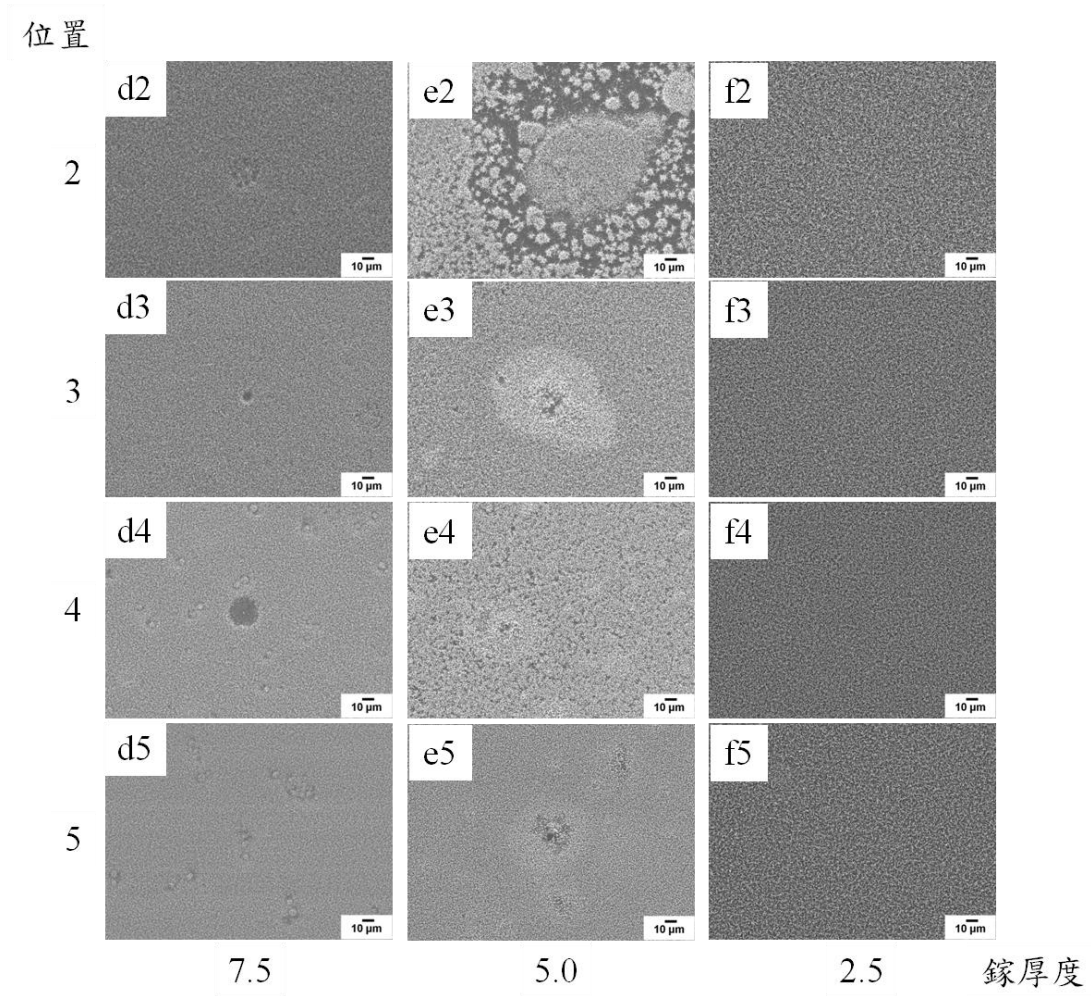


圖 3-12、鎳厚度對樣品均勻性影響之比較

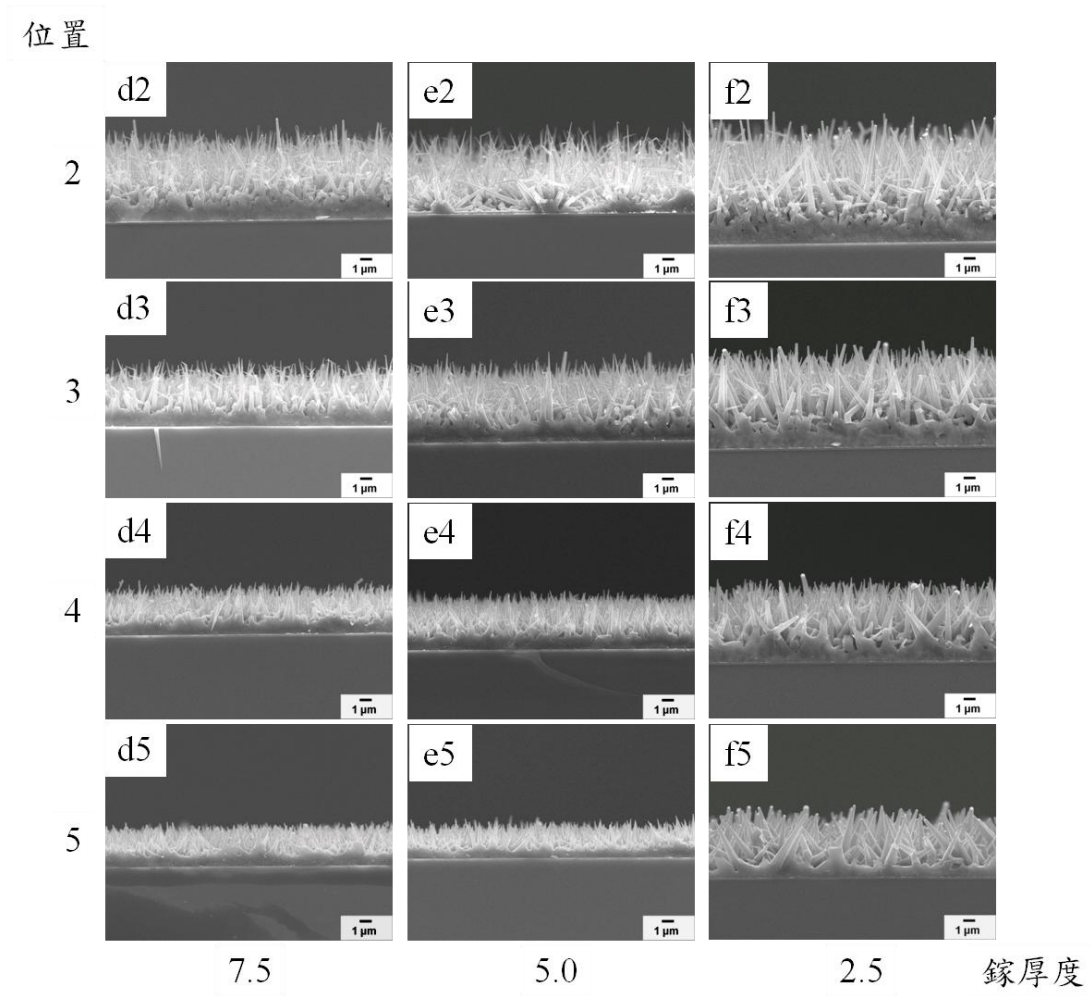


圖 3-13、鍍厚度對錐狀矽奈米柱形貌影響之比較

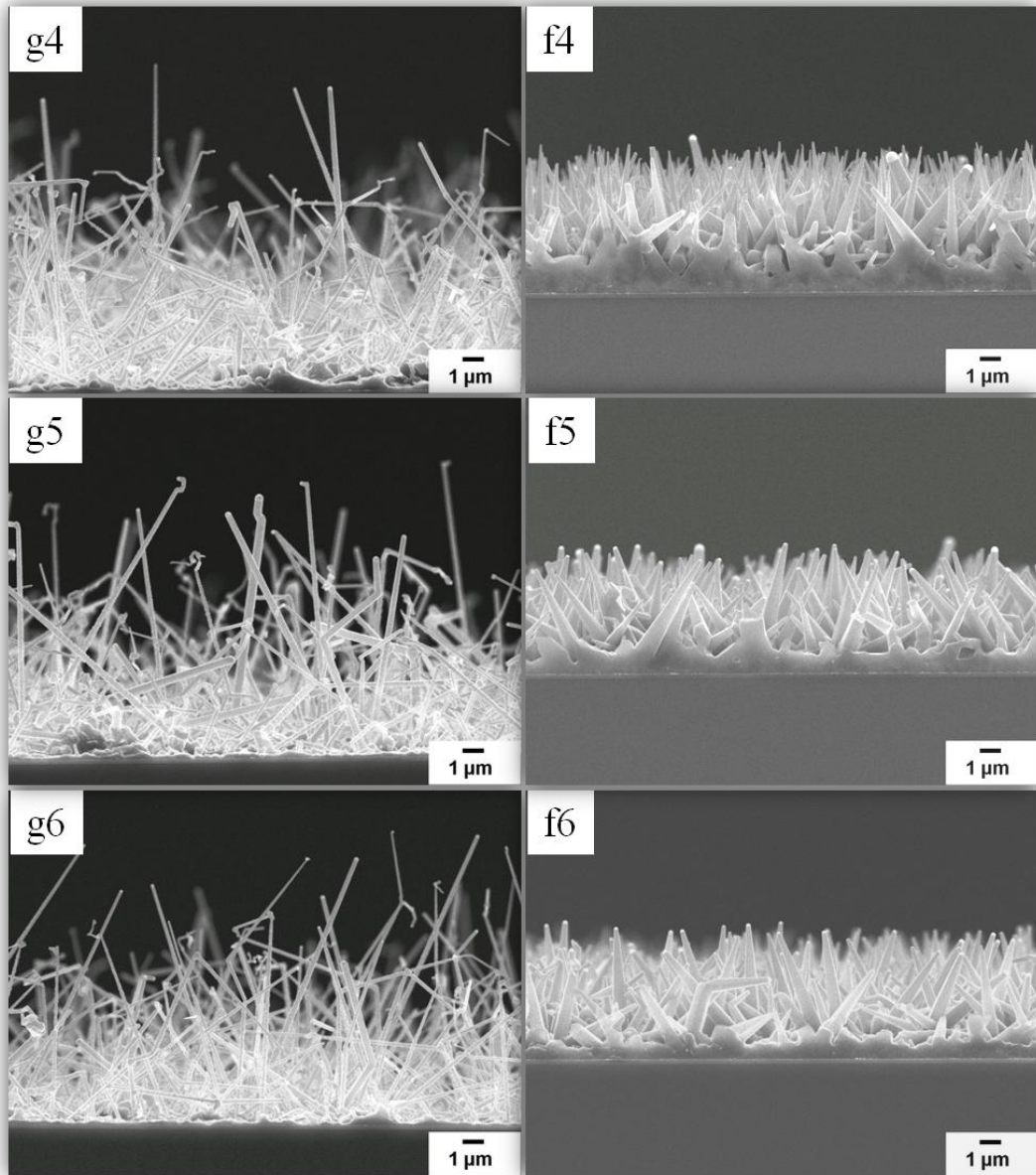


圖 3-14、金觸媒與金鎳合金觸媒合成之矽奈米柱

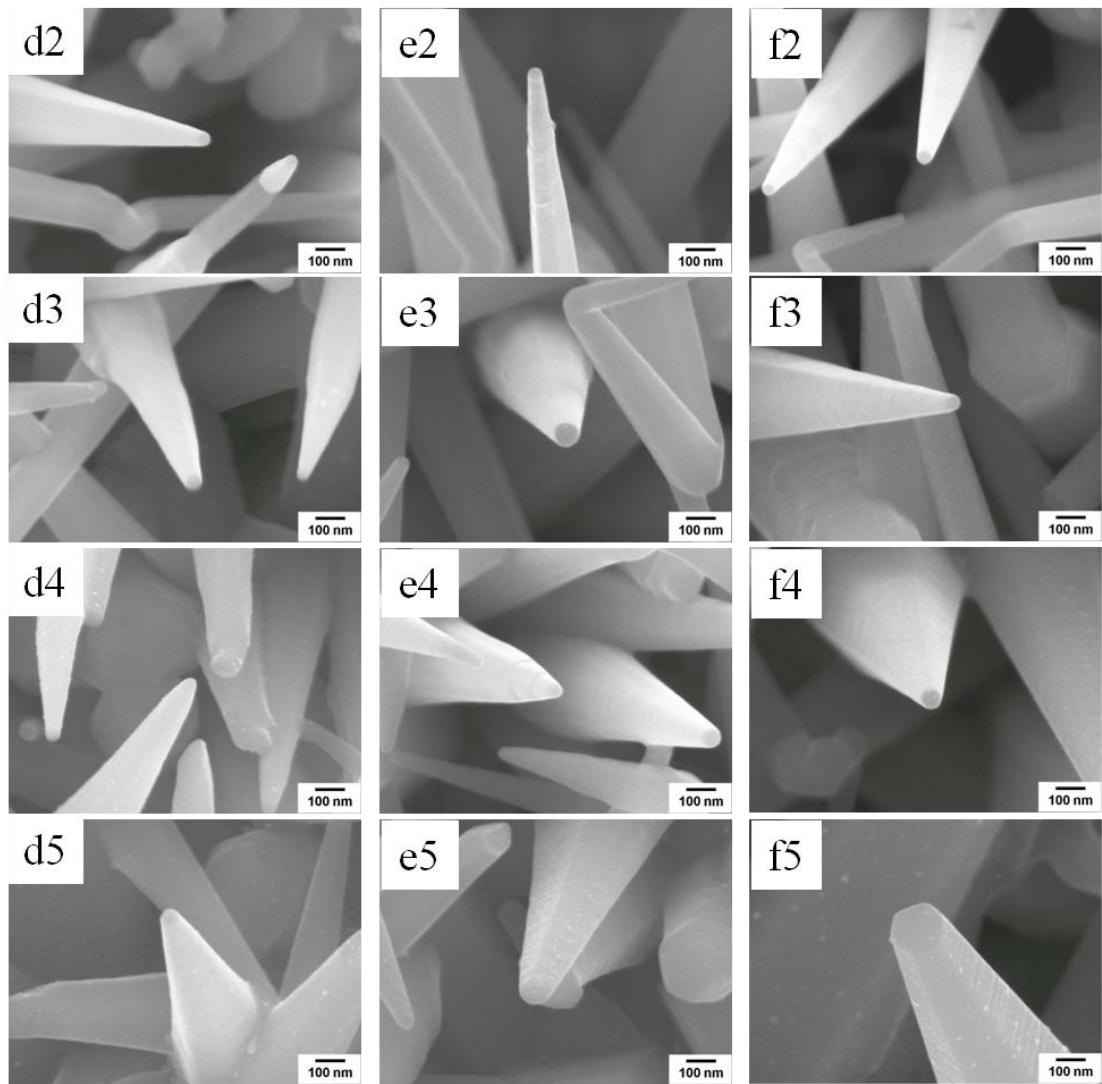


圖 3-15、多數錐狀矽奈米柱頂端無觸媒保留

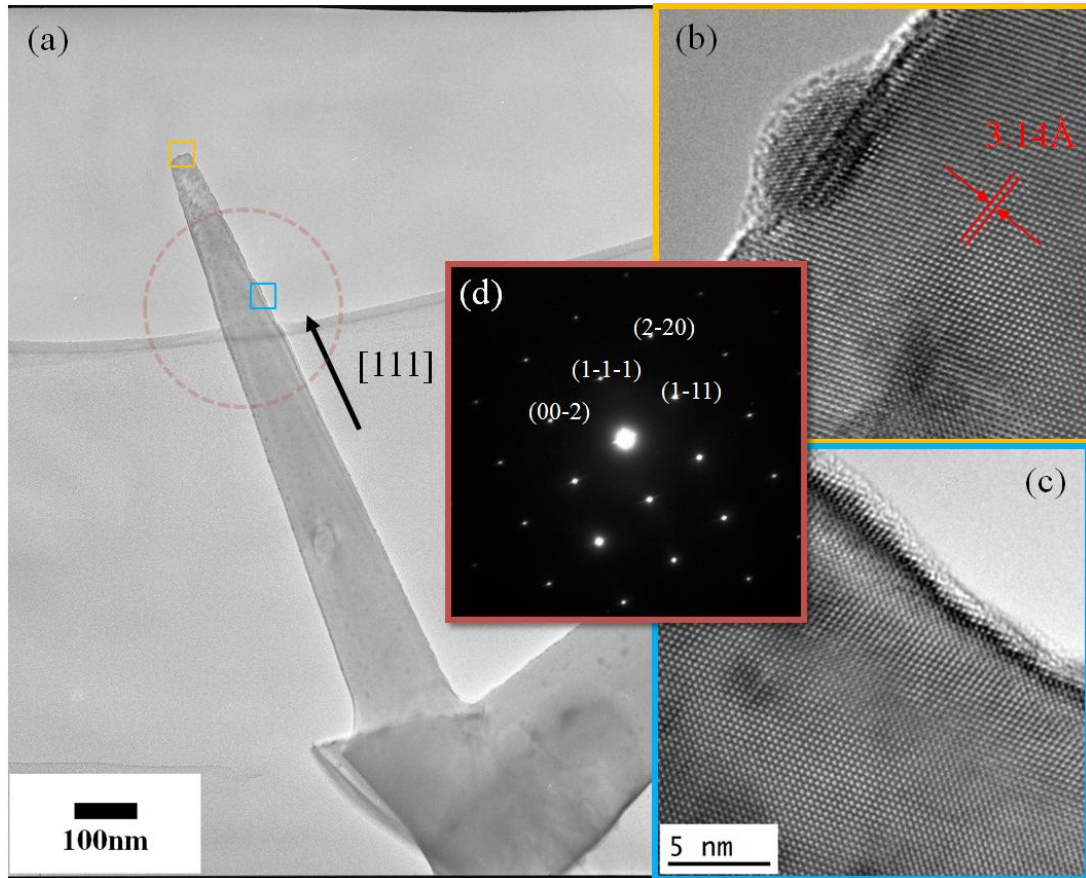


圖 3-16、f4 樣品的 TEM 量測

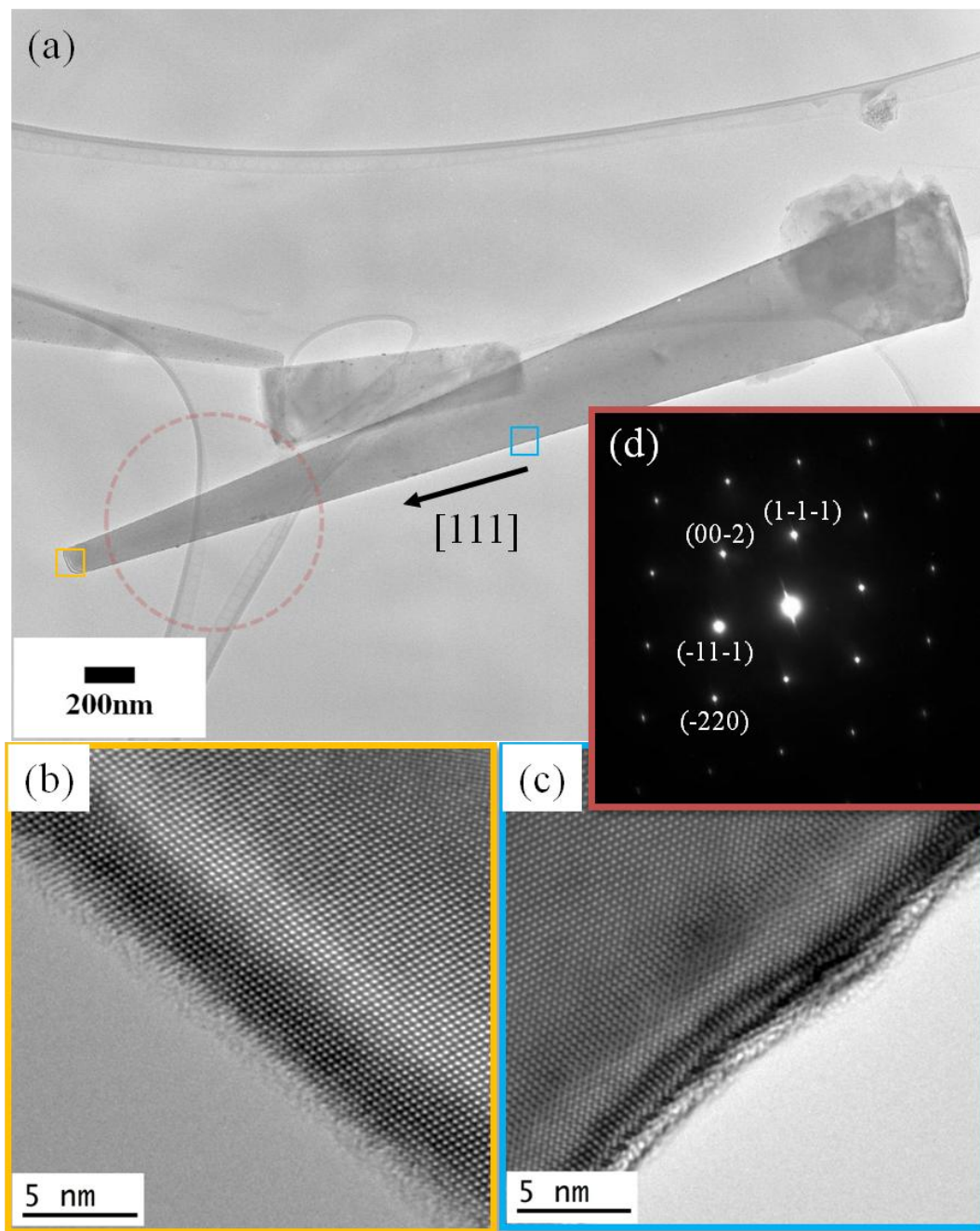


圖 3-17、f4 樣品的 TEM 量測

3-4 調整成長時間觀察錐狀矽奈米柱成長機制

此階段實驗分為兩部分：一、觸媒在矽奈米柱成長前的狀態，實驗條件如圖 3-18 與表 3-3。二、不同成長時間的觸媒狀態與錐狀矽奈米柱形貌，實驗條件圖 3-19 與表 3-4。

圖 3-20 為不同鎘厚度的觸媒在成長 0 分鐘時的狀態，結果顯示，鎘的厚度在 2.5nm 時，觸媒粒徑均勻分布，約在 10nm 到 20nm 之間，鎘的厚度在超過 5.0 nm 時，觸媒粒徑開始產生不均勻的情況。與章節 3-3 的結果比對，鎘的厚度在 5.0nm 以上，容易產生局部性不成長的情況，應為一開始的觸媒分布不均所造成的影響。

圖 3-31 與圖 3-32 為對成長時間 10 分鐘至 30 分鐘，矽奈米柱直徑 d_T 與 d_B 的統計圖，結果顯示，錐狀矽奈米柱尖端直徑 d_T ，隨著成長時間有稍微減少的趨勢；錐狀矽奈米柱底端直徑 d_B ，隨著成長時間有明顯增大的趨勢。由此結果看來，觸媒縮減的機制與側向沉積的機制同時存在於我們的系統，而因直徑 d_T 的變化程度遠小於 d_B ，所以錐狀的形貌應該是由側向沉積所主導。

由表 3-5 的統計結果可知，成長時間 20 分鐘的樣品，6 號位置樣品有最大的單位長度直徑變化率 $a = 0.12$ ，成長時間 30 分鐘的樣品，5 號位置樣品有最大的單位長度直徑變化率 $a = 0.1$ 。

在不同成長時間的觀察，許多矽奈米柱尖端仍然是沒有觀察到觸媒保留，對於此現象我們提出 3 個假設：

1. 觸媒於底部催化，矽奈米柱向上成長。
2. 觸媒在成長過程之中消耗殆盡。
3. 觸媒在停止供給反應氣體後開始縮減或瓦解。

表 3-3、錐狀矽奈米柱合成條件 3

觸媒種類	成長溫度 (°C)	壓力 (torr)	成長時間 (min)	氣體流量 (sccm)
金/鎳/金	x-600-600	2.8	0	Ar 200 H ₂ 100 SiH ₄ 20
Au/Ga/Au : 10/0, 2.5, 5.0, 7.5/2.5 nm				
樣品編號	h1	i1	j1	k1
鎳厚度(nm)	0	2.5	5.0	7.5

註：0 分鐘指製程步驟進行到通入氫氣與矽甲烷前便開始降溫

表 3-4、錐狀矽奈米柱合成條件 4

觸媒種類	成長溫度 (°C)	壓力 (torr)	成長時間 (min)	氣體流量 (sccm)
金/鎳/金	x-600-600	2.8	10	Ar 200 H ₂ 100 SiH ₄ 20
			20	
Au/Ga/Au : 10/2.5/2.5 nm				
樣品編號	11~16	m1~m6		
成長時間 (min)	10	20		

表 3-5、不同成長時間的錐狀矽奈米柱錐度統計表

	#3	#4	#5	#6
10min	0.09 (5.2°)	0.08 (4.6°)	0.12 (6.9°)	0.07 (3.8°)
20min	0.05 (2.8°)	0.06 (3.6°)	0.08 (4.9°)	0.12 (6.8°)
30min	0.05 (3.0°)	0.07 (4.1°)	0.10 (5.9°)	0.09 (5.3°)

單位長度直徑變化率： $a = (d_B - d_T) / l$, $() = \theta$

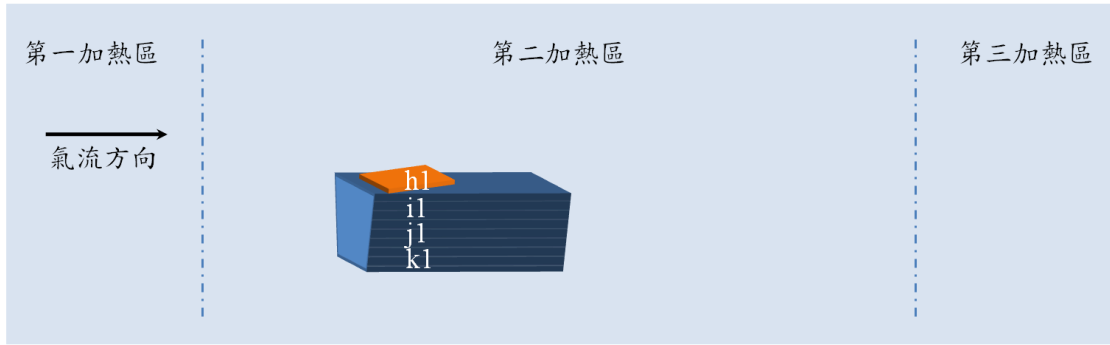


圖 3-18、錐狀矽奈米柱合成實驗配置 4

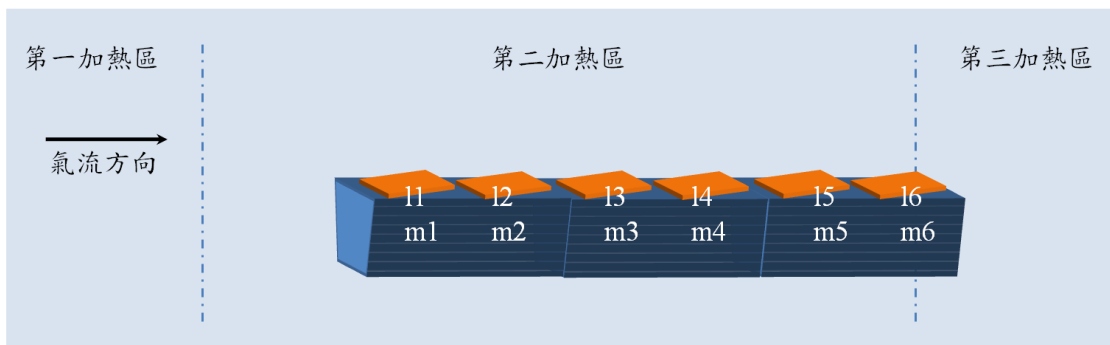


圖 3-19、錐狀矽奈米柱合成實驗配置 5

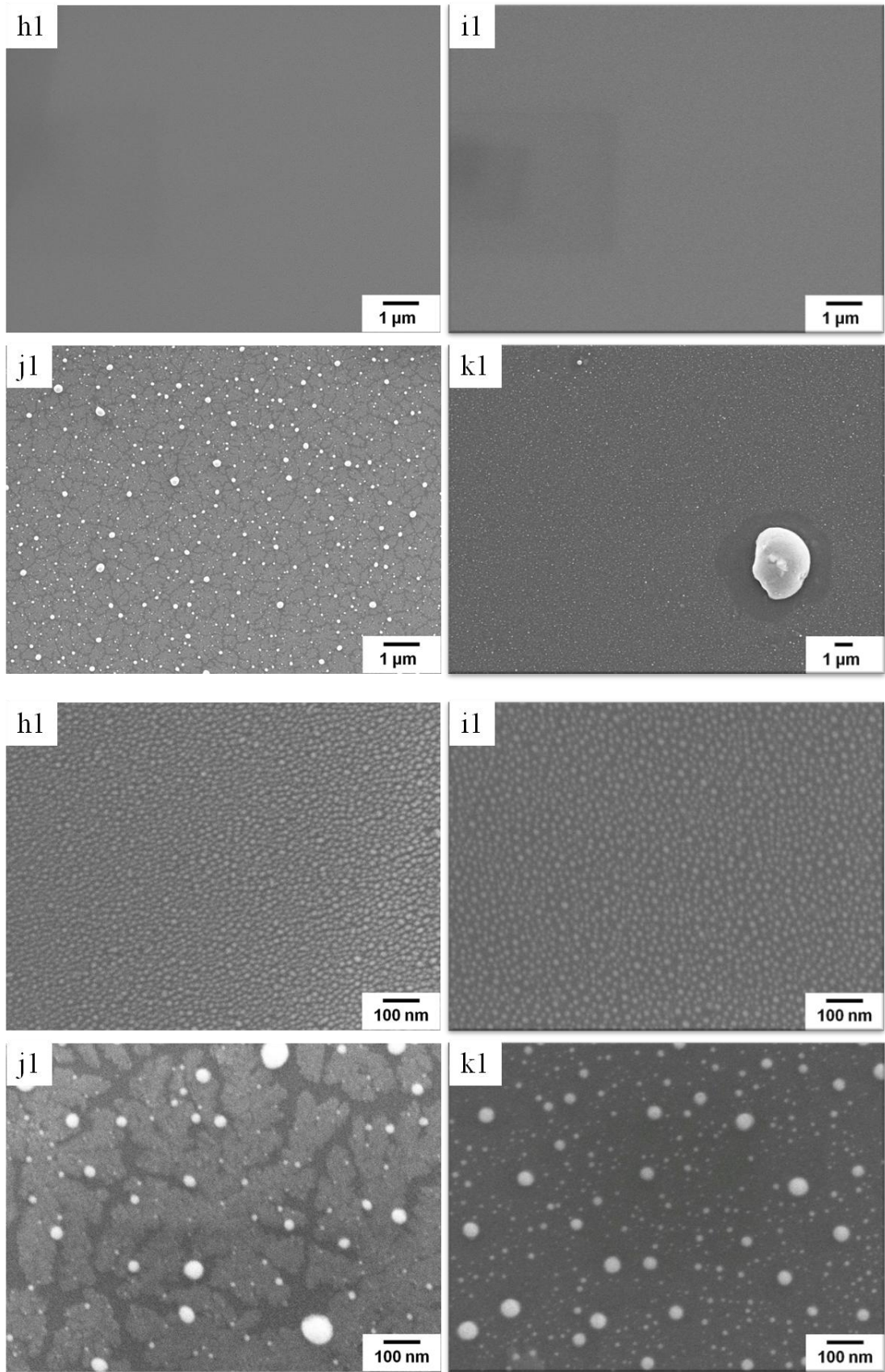


圖 3-20、觸媒在成長 0 分鐘時的狀態

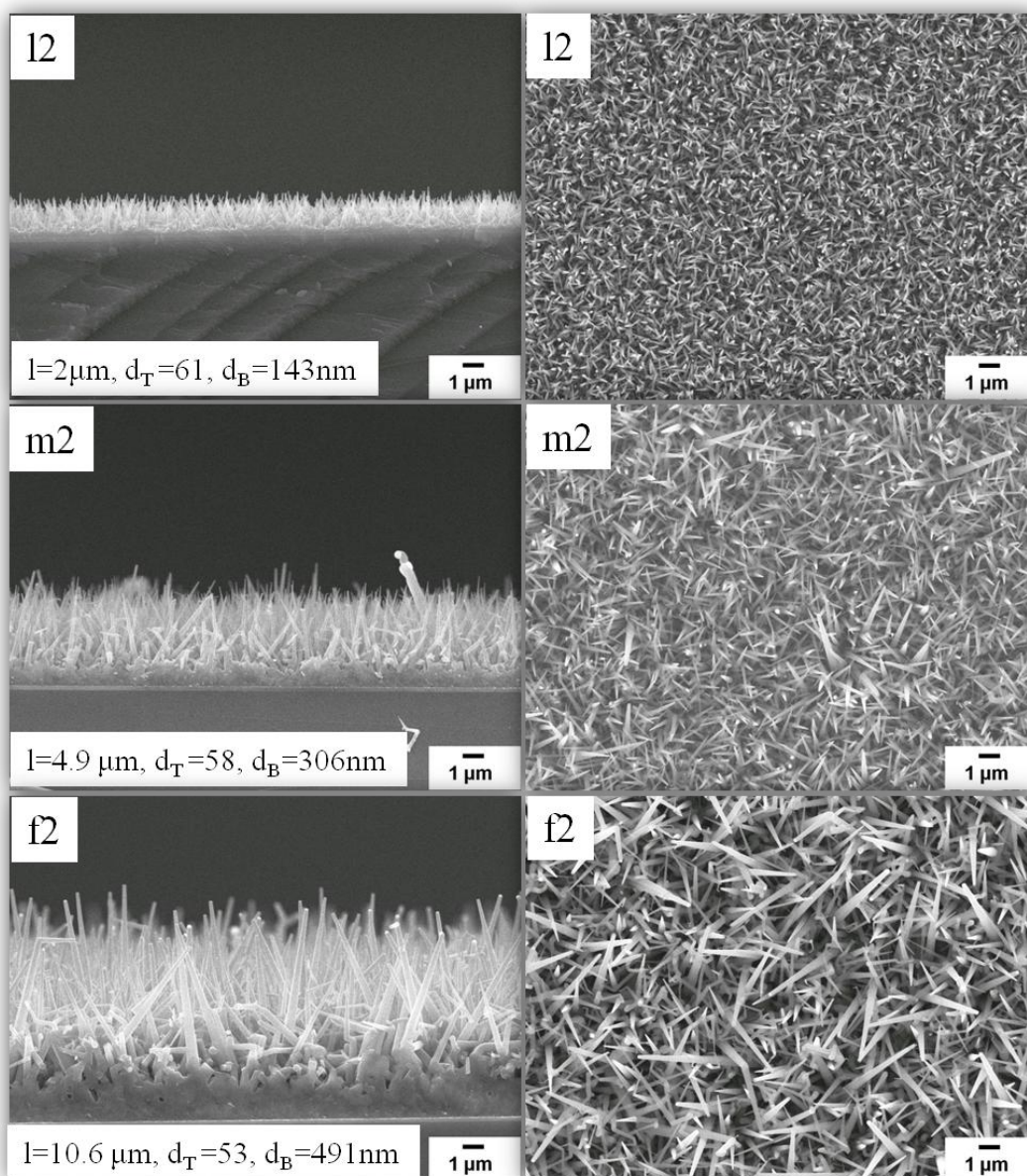


圖 3-21、2 號位置樣品不同成長時間的表面形貌

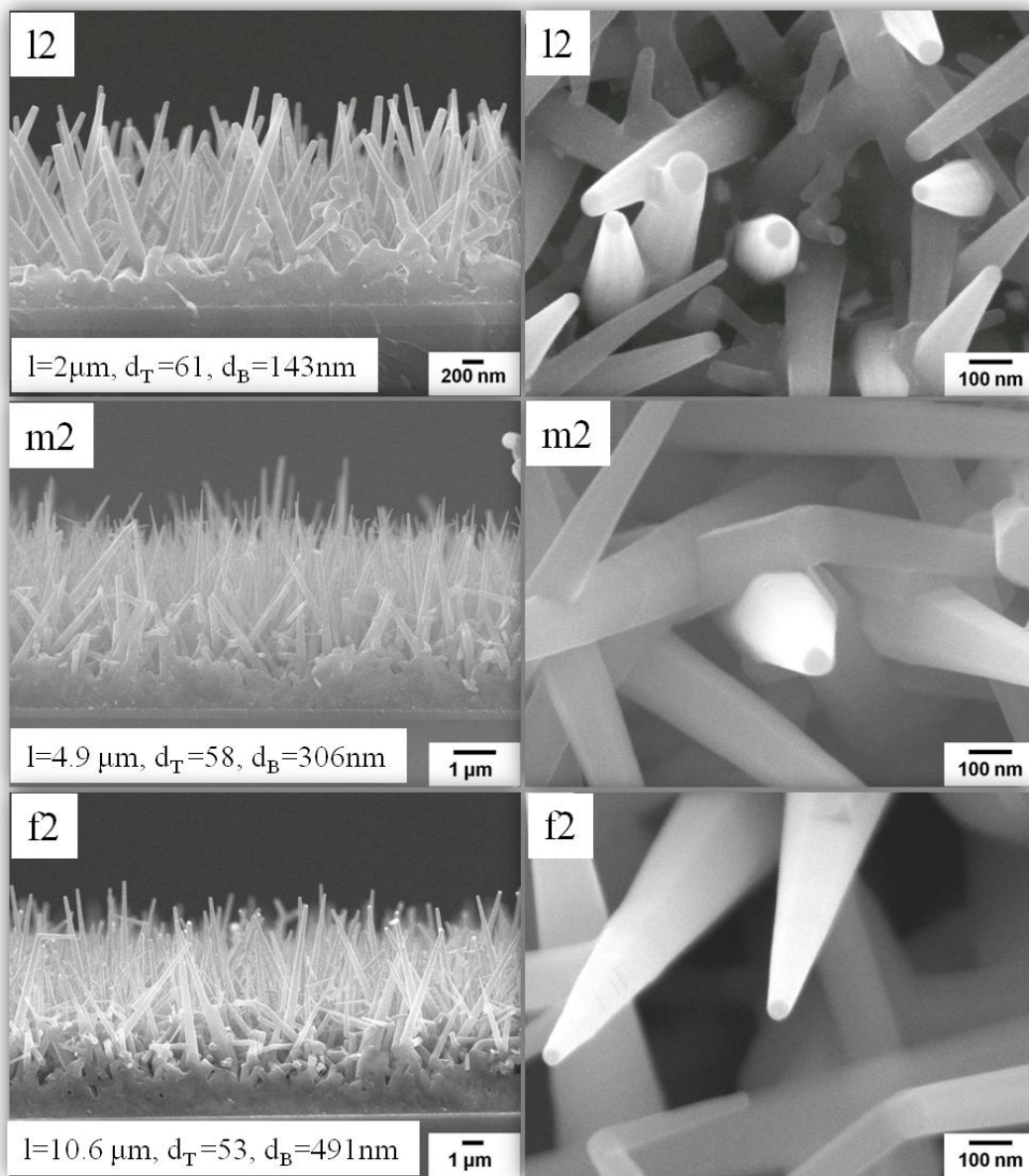


圖 3-22、2 號位置樣品不同成長時間的表面形貌

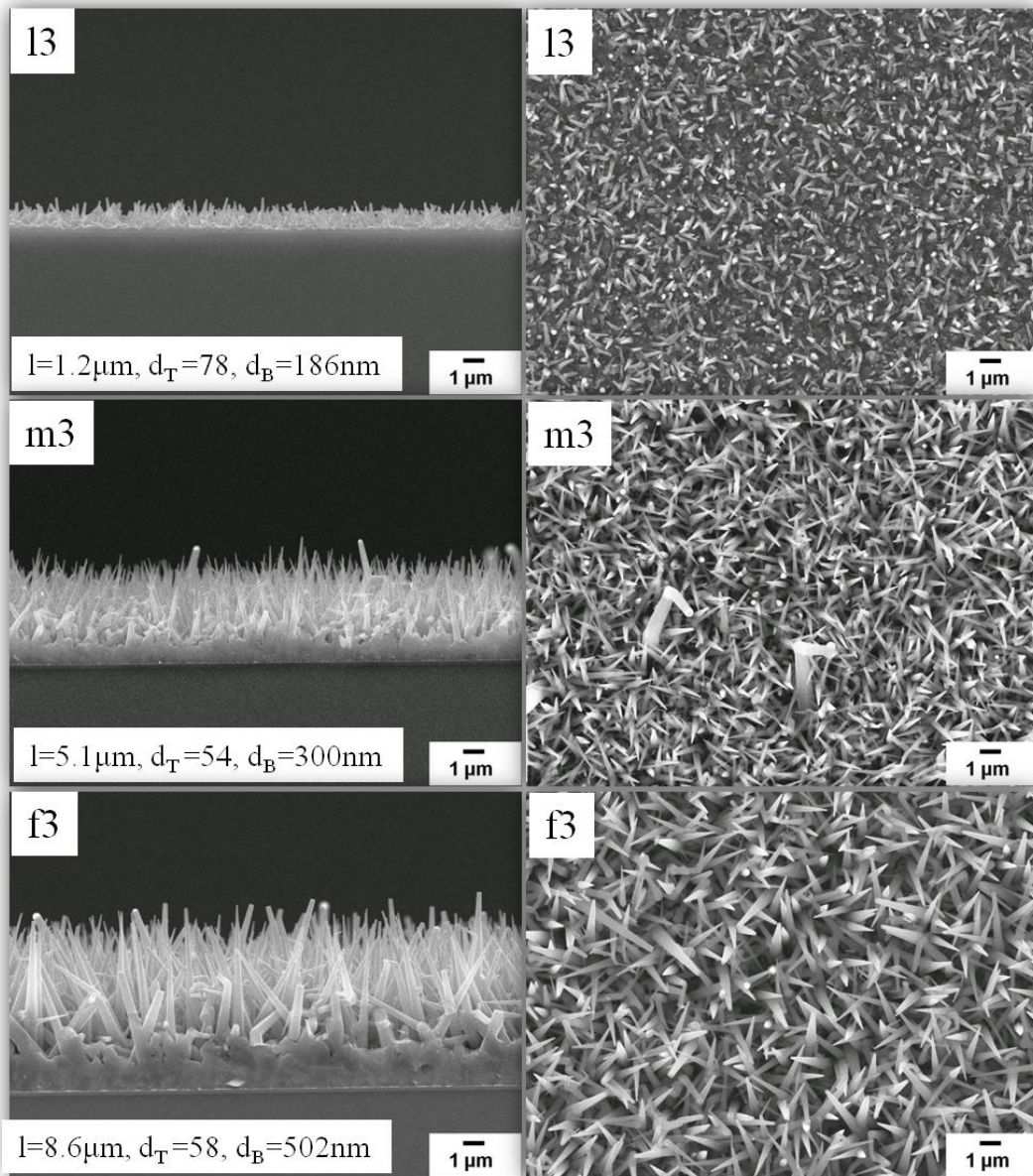


圖 3-23、3 號位置樣品不同成長時間的表面形貌

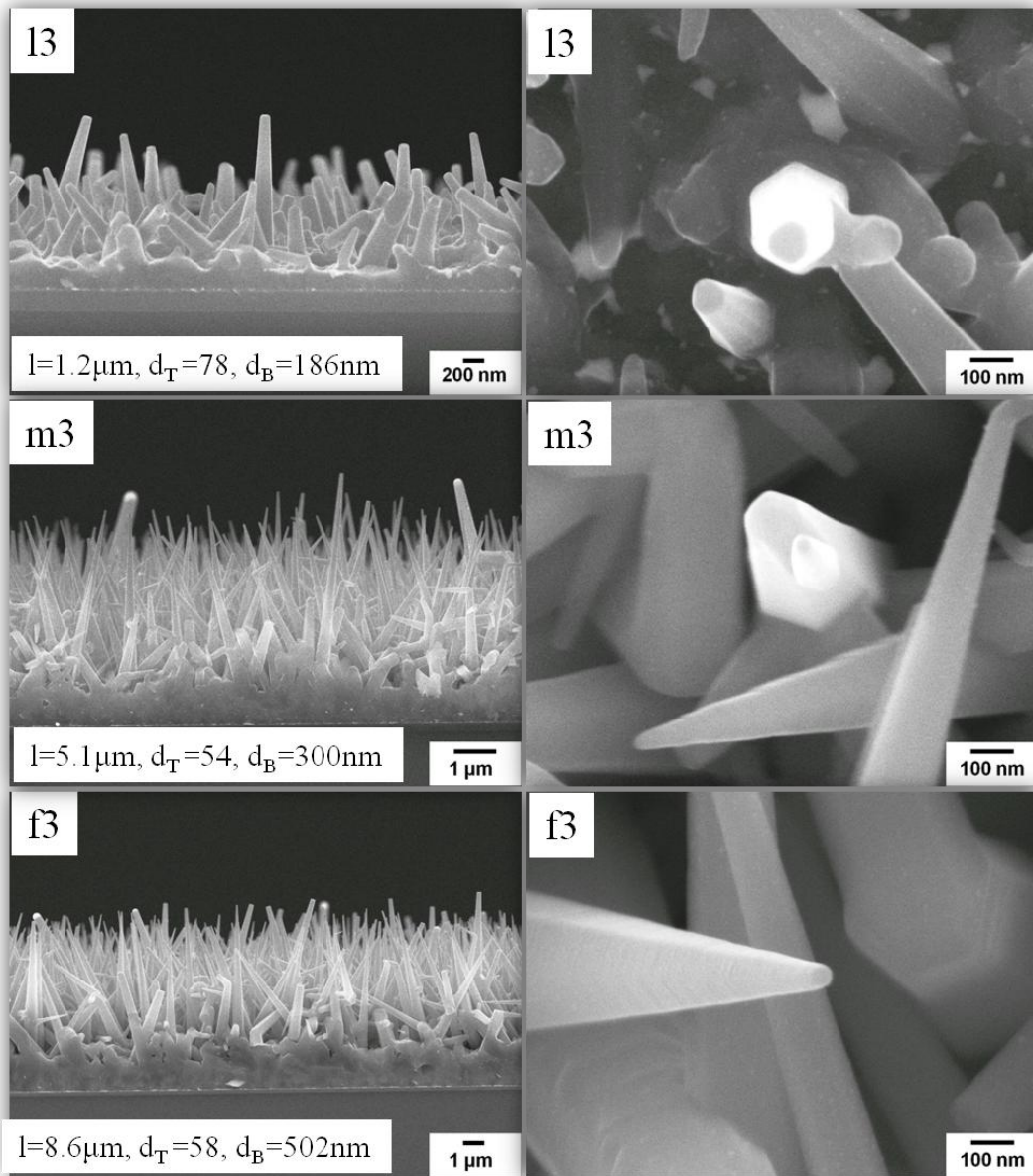


圖 3-24、3 號位置樣品不同成長時間的表面形貌

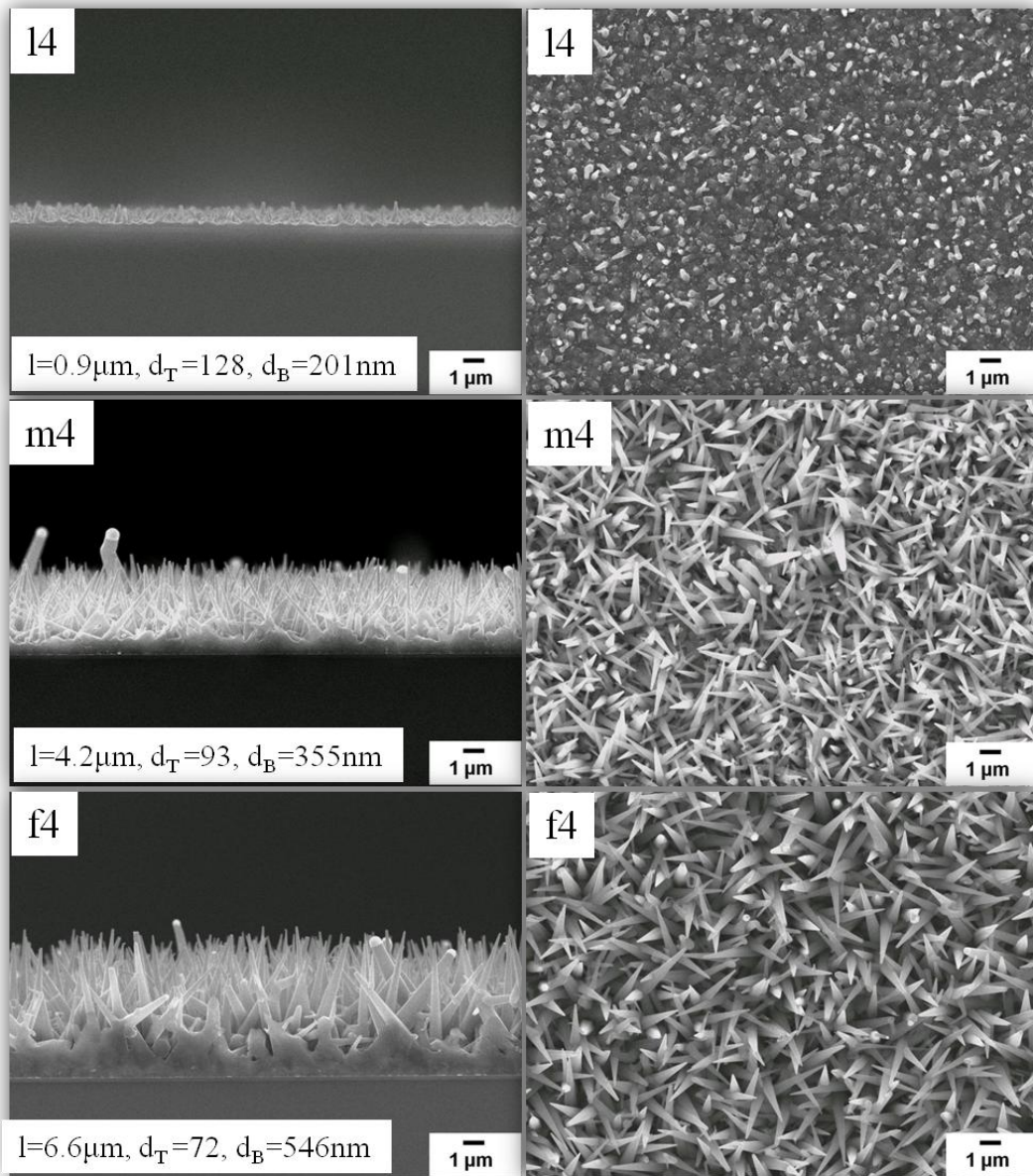


圖 3-25、4 號位置樣品不同成長時間的表面形貌

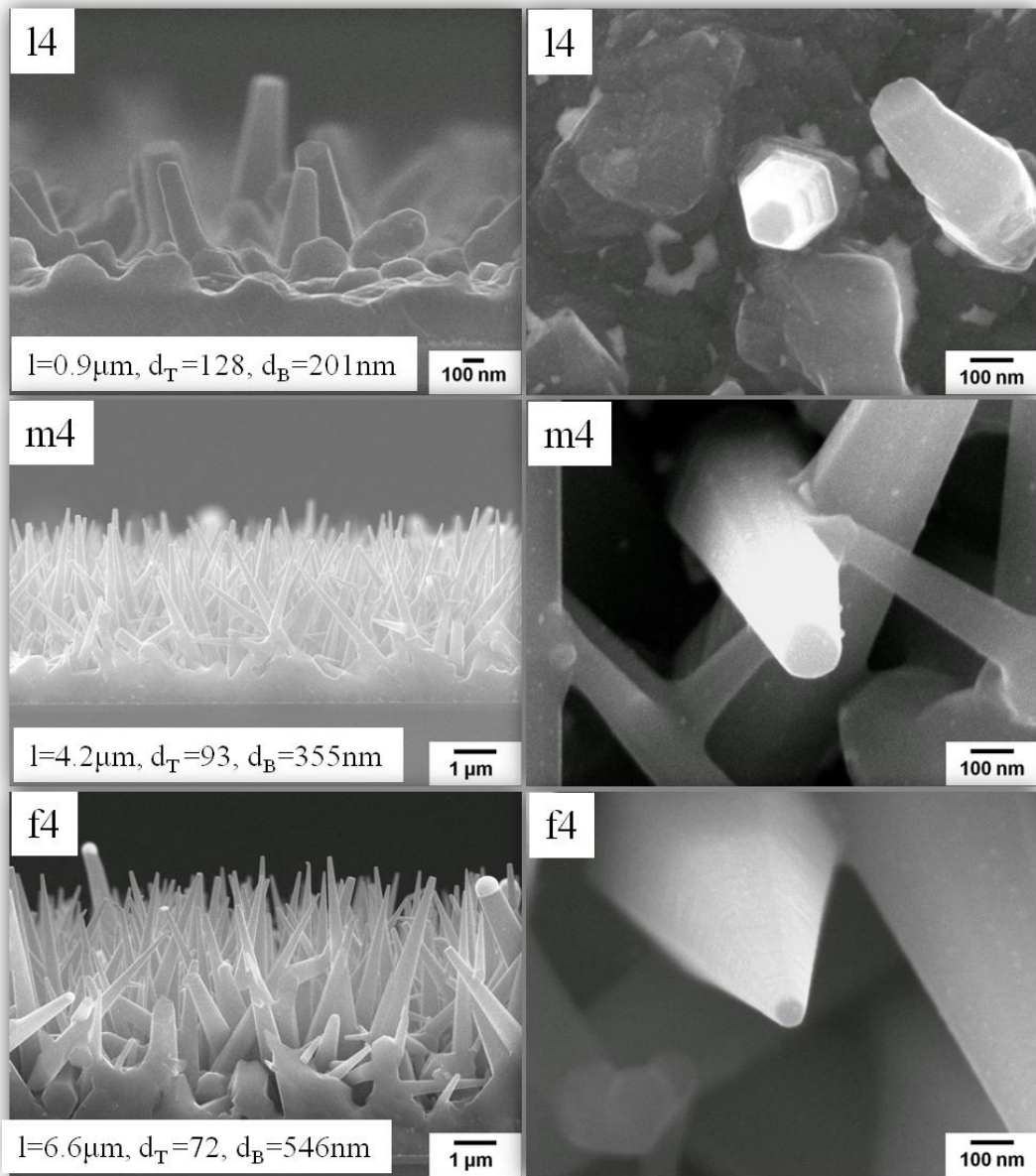


圖 3-26、4 號位置樣品不同成長時間的表面形貌

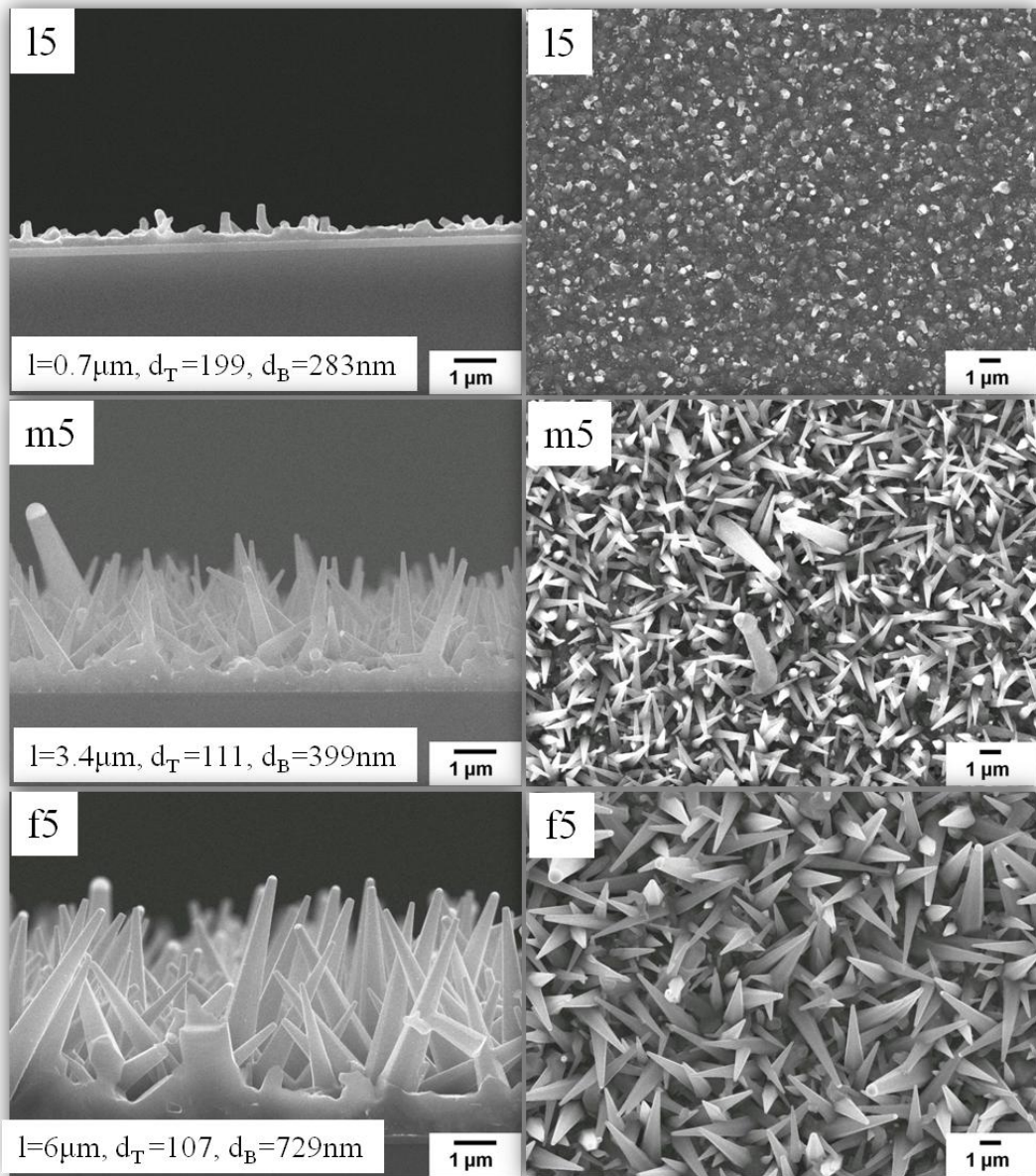


圖 3-27、5 號位置樣品不同成長時間的表面形貌

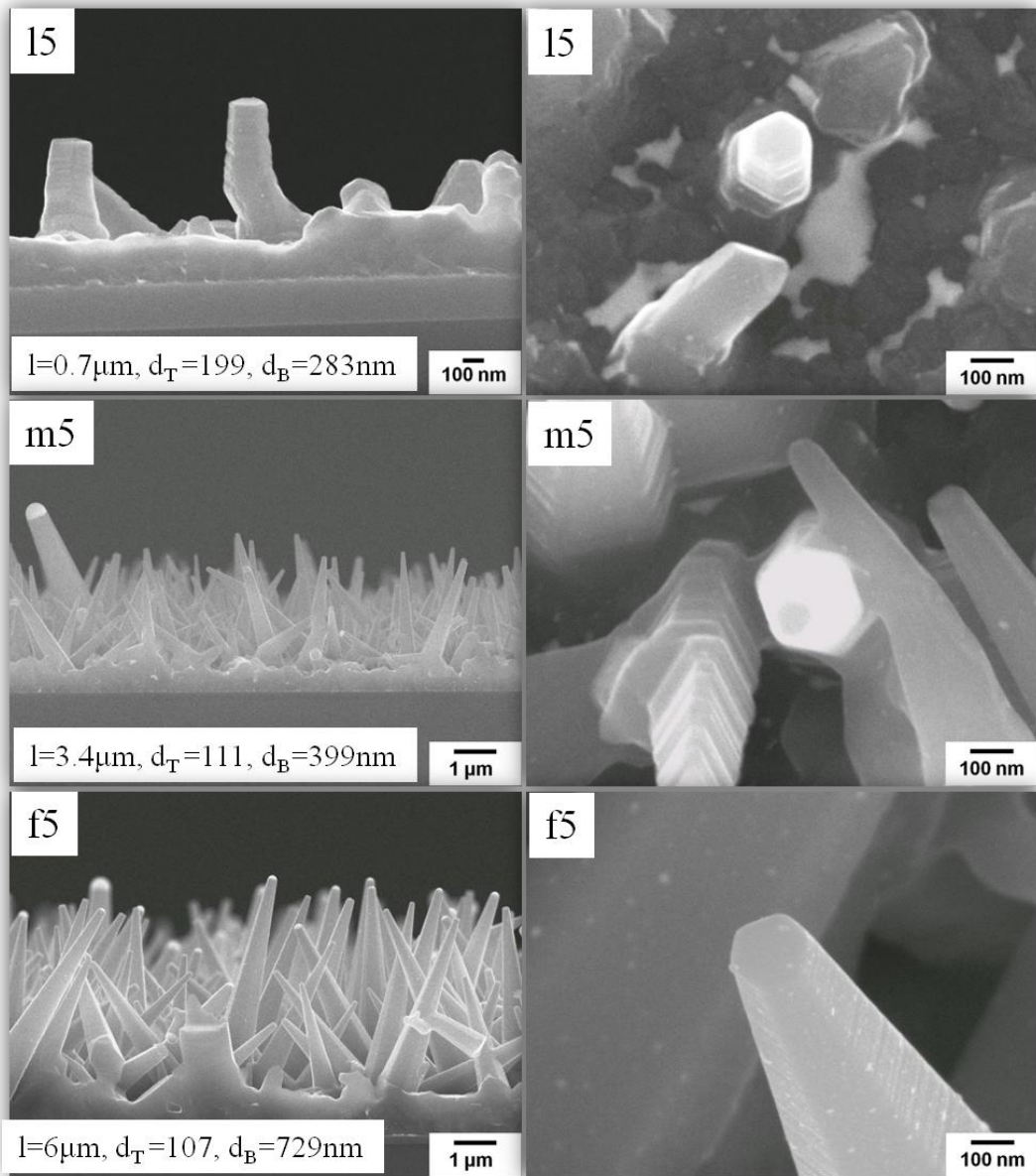


圖 3-28、5 號位置樣品不同成長時間的表面形貌

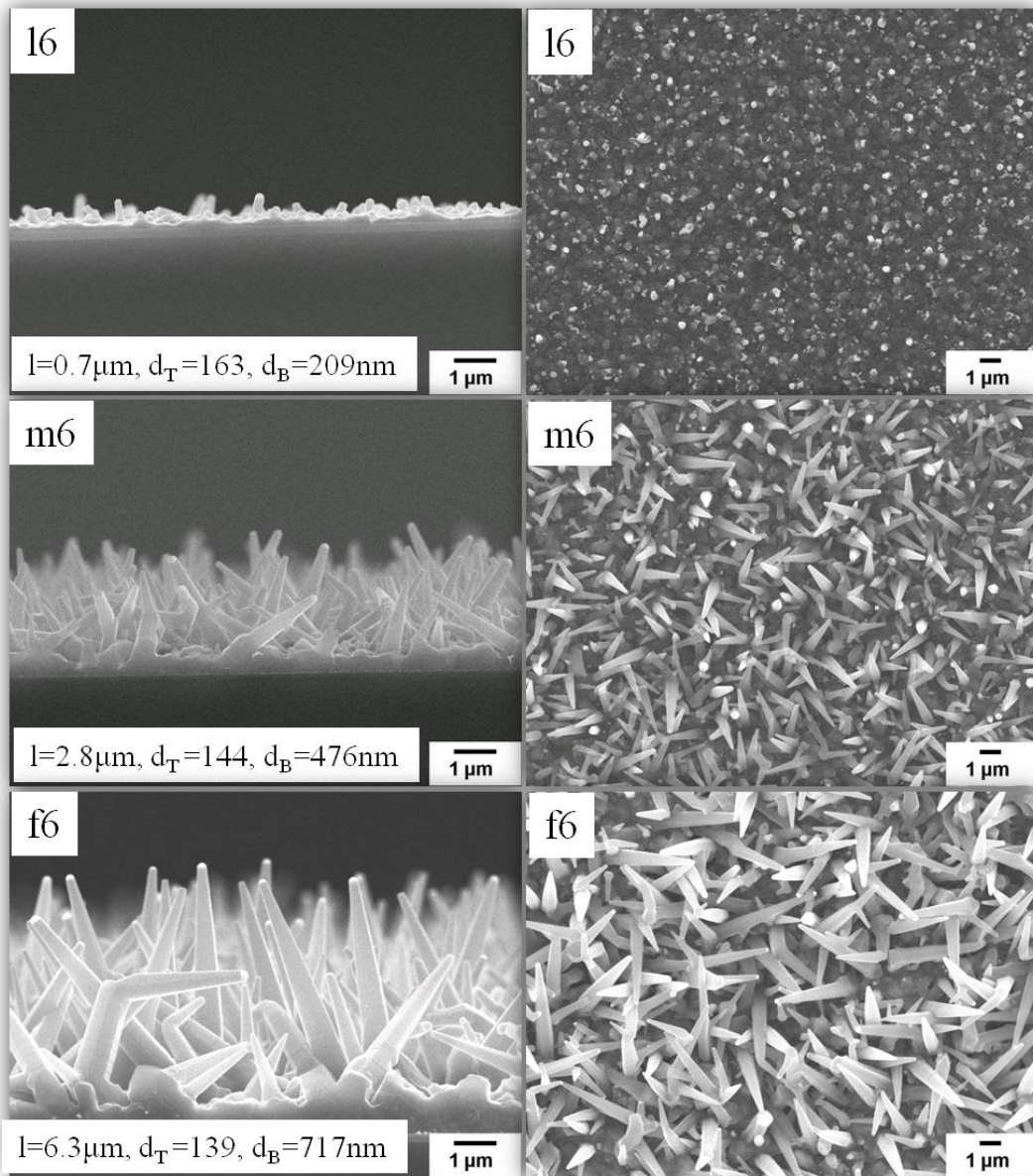


圖 3-29、6 號位置樣品不同成長時間的表面形貌

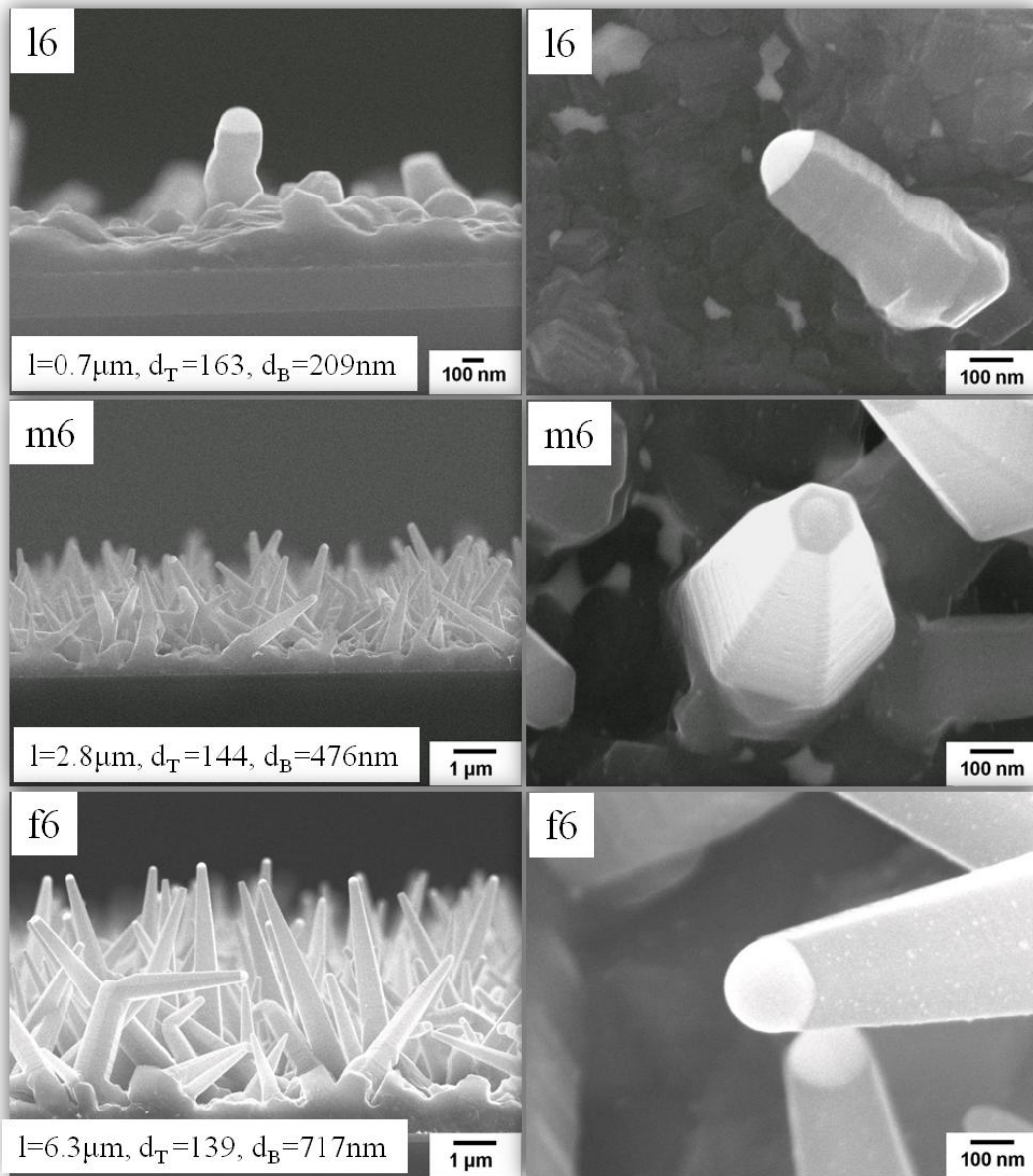


圖 3-30、6 號位置樣品不同成長時間的表面形貌

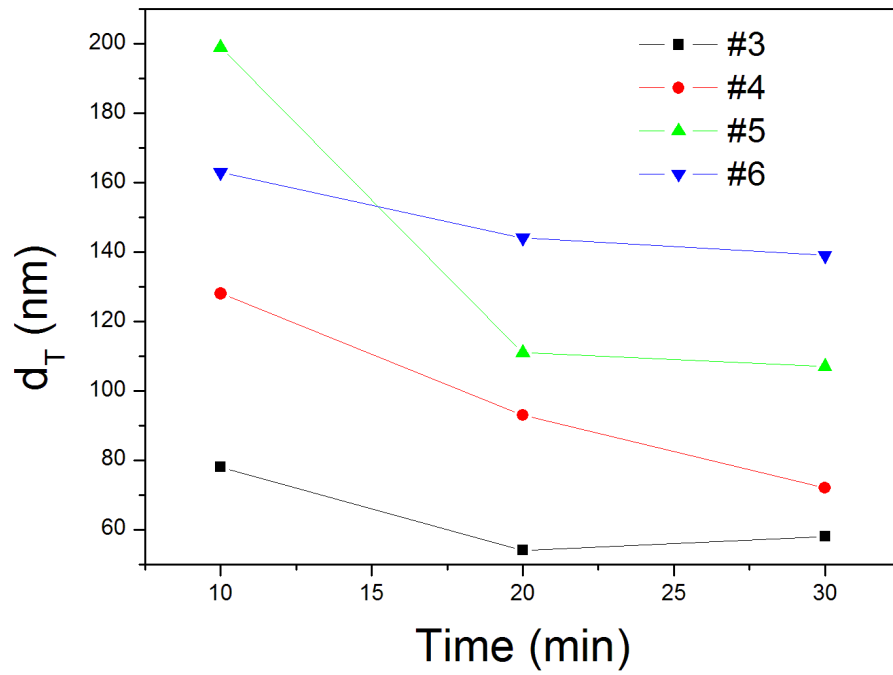


圖 3-31、不同成長時間的錐狀矽奈米柱尖端直徑 d_T 統計圖

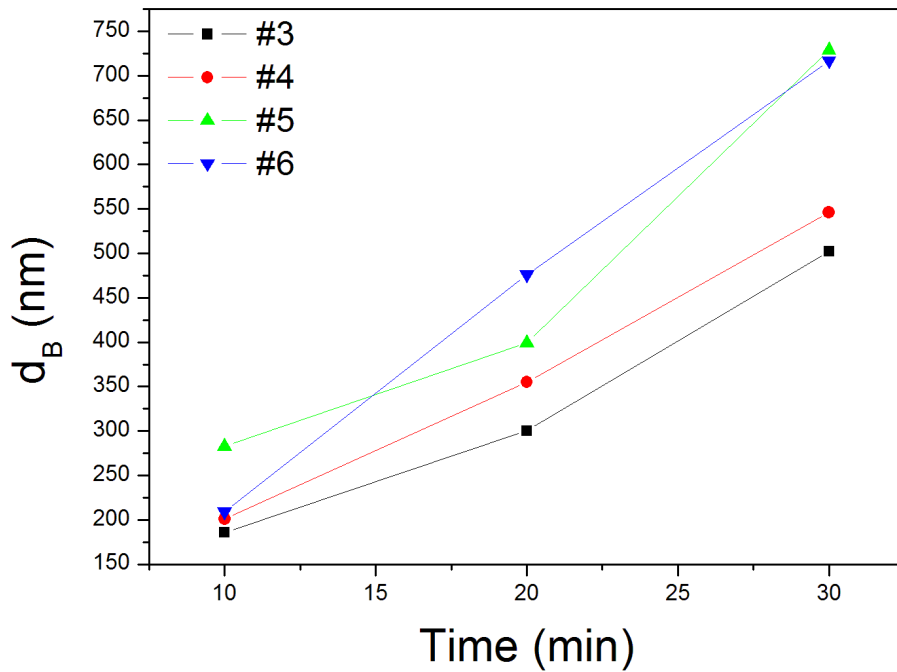


圖 3-32、不同成長時間的錐狀矽奈米柱底端直徑 d_B 統計圖

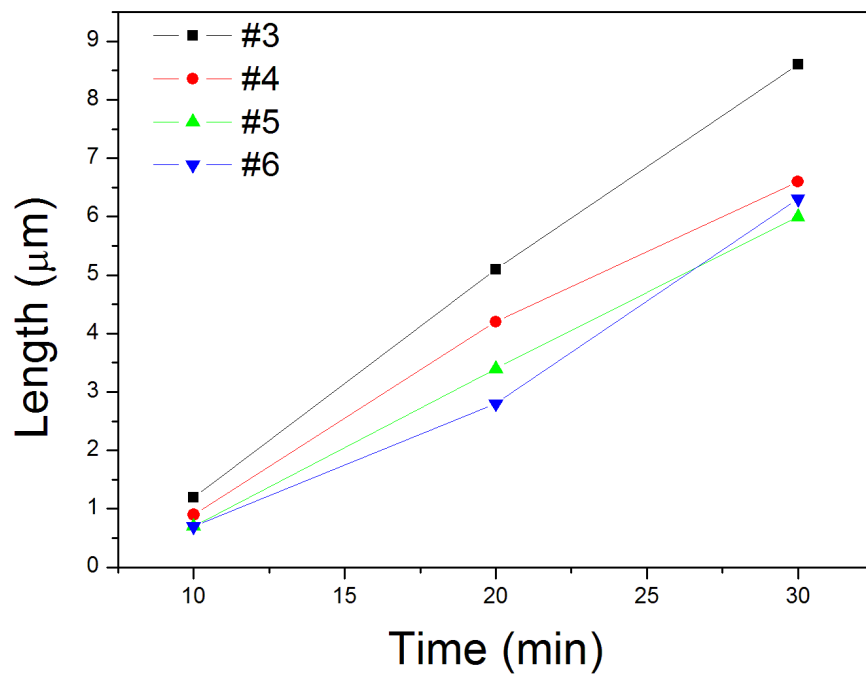


圖 3-33、不同成長時間的錐狀矽奈米柱長度統計圖

3-5 2 階段合成錐狀矽奈米柱

此階段我們設計 2 階段成長的方式來驗證我們上個章節的假設。

詳細實驗配置與條件如圖 3-34 與表 3-6。

圖 3-35 的結果顯示，經過 2 階段合成的錐狀矽奈米柱，已經沒有明顯的錐狀形貌。經由拉曼光譜量測之結果如圖 3-36，位置越後端的樣品，非晶相訊號的比例越低；利用 TEM 對樣品 n5 進行微結構的量測如圖 3-37，由選區繞射之結果顯示，第 2 階段所合成的包覆層結構仍屬於單晶結構。

比較 2 階段合成與成長 20 分鐘的矽奈米柱，以樣品 n4 與 m4 為例如圖 3-38，奈米柱長度由 $4.2\ \mu\text{m}$ 增加至 $4.7\ \mu\text{m}$ ，奈米柱尖端直徑 d_T 由 93nm 增加至 499nm，奈米柱底端直徑 d_B 由 355nm 增加至 748nm。再比較 2 階段合成與成長 30 分鐘的矽奈米柱，以樣品 n4 與 f4 為例如圖 3-39，成長 30 分鐘的奈米柱長度 $6.6\ \mu\text{m}$ ，直徑 d_T 72nm，直徑 d_B 546nm；2 階段合成奈米柱長度 $4.7\ \mu\text{m}$ ，直徑 d_T 499nm，直徑 d_B 748nm。

此結果符合我們在章節 3-4 所做的第 3 個假設，觸媒在停止供應反應氣體之後開始縮減，產生了觸媒不存在於矽奈米柱尖端的現象。理由如下，總成長 40 分鐘的 2 階段合成矽奈米柱長度 $4.7\ \mu\text{m}$ ，比成長 20 分鐘的矽奈米柱長度只多了 $0.5\ \mu\text{m}$ ，而成長 30 分鐘的矽奈米

柱長度為 $6.6 \mu\text{m}$ ，由此可知，在第 1 階段與第 2 階段的過程之間，觸媒產生了縮減或瓦解，導致第 2 階段的成長只進行無觸媒的沉積，故直徑 d_T 也明顯的增加許多。

經過以上的結果分析，我們可以擬出錐狀矽奈米柱的成長機制如圖 3-40，(a)金/鎳合金觸媒經升溫過程之後凝聚成約 20nm 大小的液滴，(b)反應氣體通入後開始形成金/鎳/矽合金，(c) (d)由 VLS 機制擴散、飽和、析出、成核，形成矽奈米柱，同時矽奈米柱表面也透過 VS 機制進行沉積形成錐狀結構，(e)停止供應反應氣體之後，觸媒狀態由金/鎳/矽合金轉變為金/鎳合金，金/鎳合金熔點低，可能因熔化或蒸發使得觸媒縮減。

表 3-6、錐狀矽奈米柱合成條件 5

觸媒種類	成長溫度 ($^{\circ}\text{C}$)	壓力 (torr)	成長時間 (min)	氣體流量 (sccm)
金/鎳/金	x-600-600	2.8	20-20	Ar 200 H ₂ 100 SiH ₄ 20
Au/Ga/Au : 10/2.5/2.5 nm				

註：2 個階段間隔 30 分鐘，不改變溫度，只停止供應氣體。

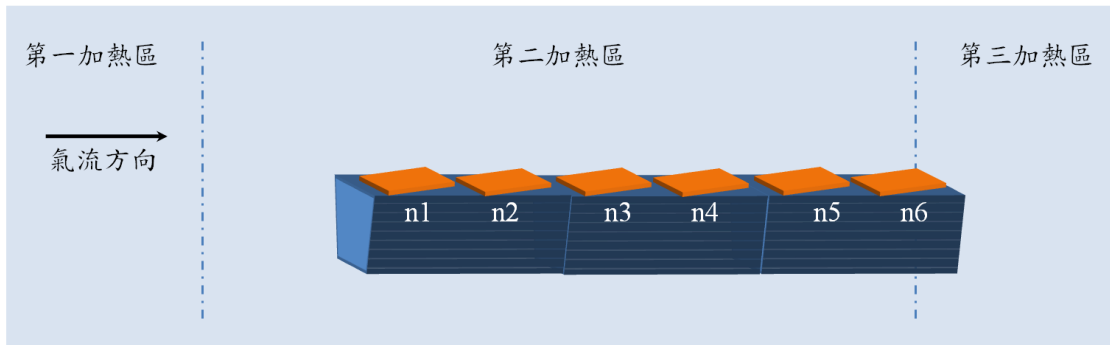


圖 3-34、錐狀矽奈米柱合成實驗配置 6

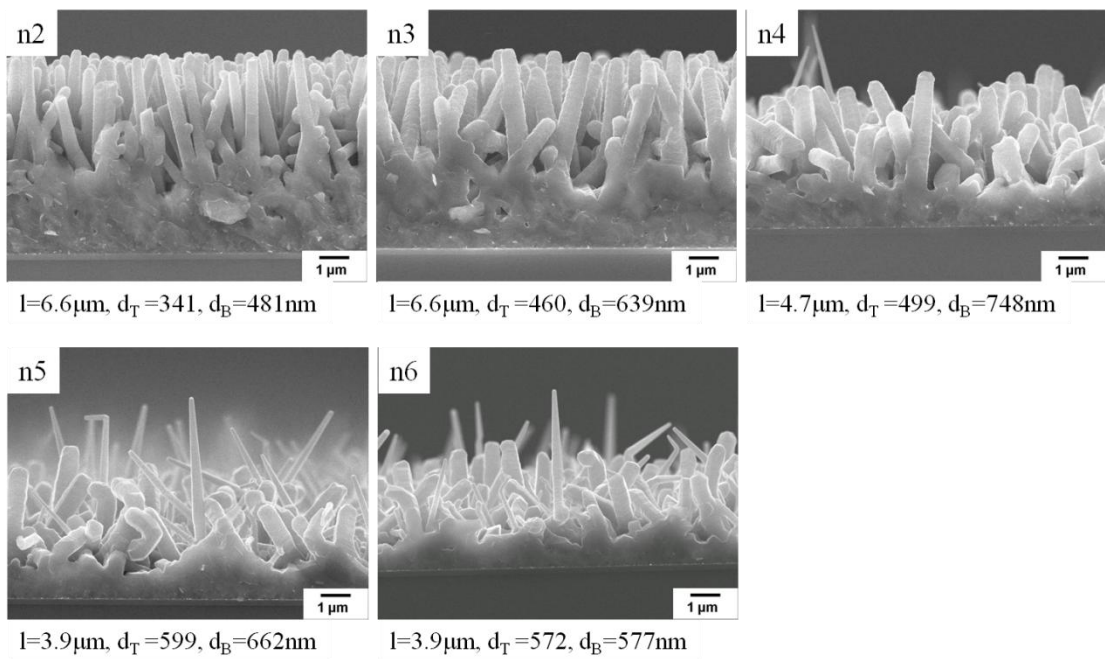


圖 3-35、2 階段合成錐狀矽奈米柱之表面形貌

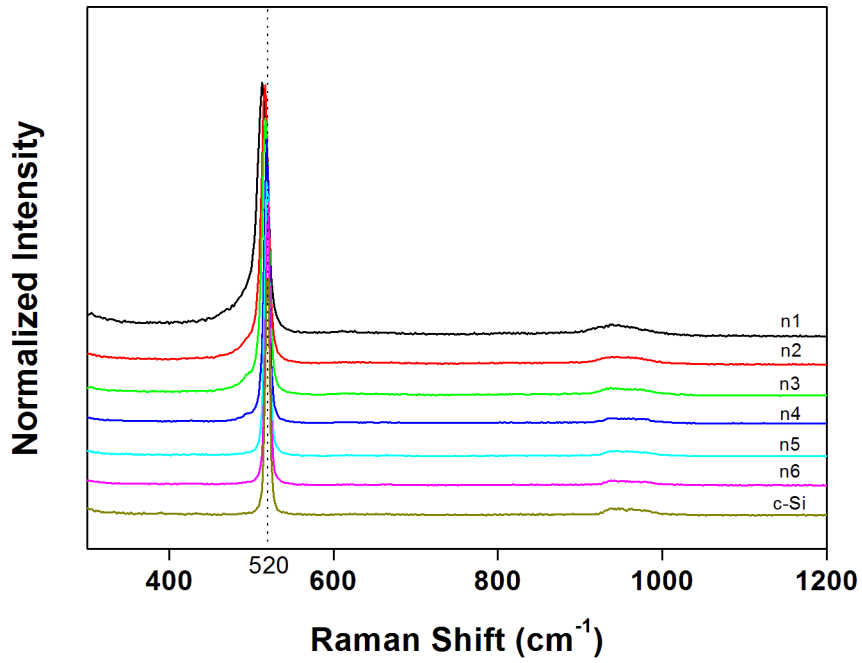


圖 3-36、2 階段合成錐狀矽奈米柱之拉曼光譜

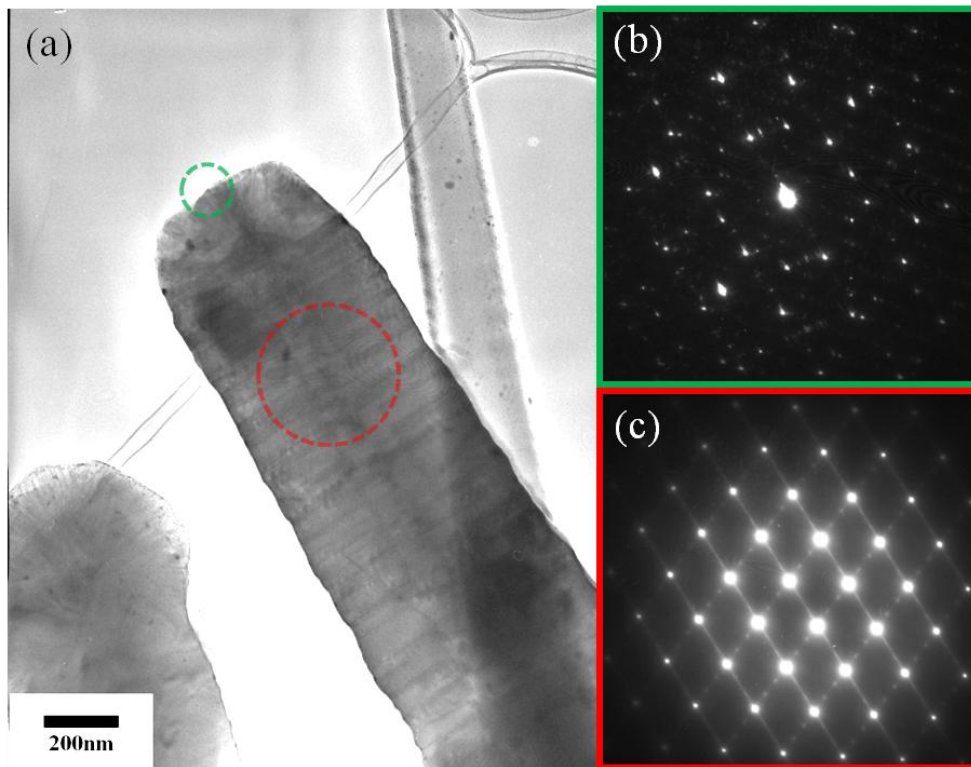


圖 3-37、2 階段合成錐狀矽奈米柱之 TEM 量測。(b)為頂端的選區繞射影像，(c)為矽奈米柱中段的選區繞射影像。

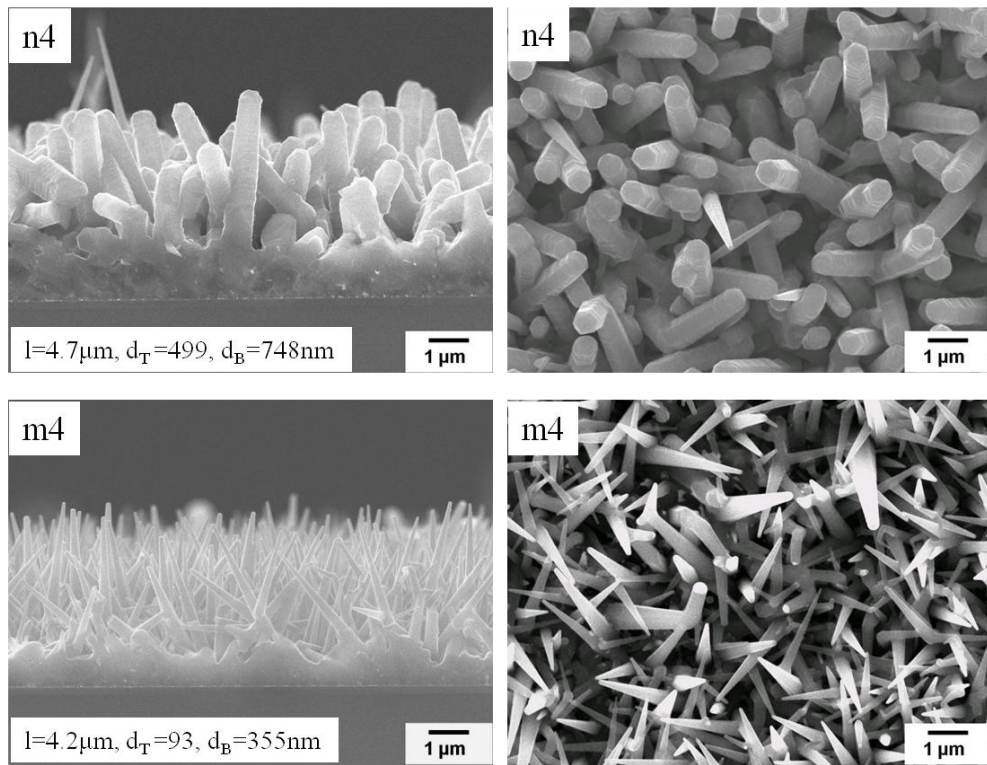


圖 3-38、2 階段合成矽奈米柱與成長 20 分鐘的矽奈米柱比較。

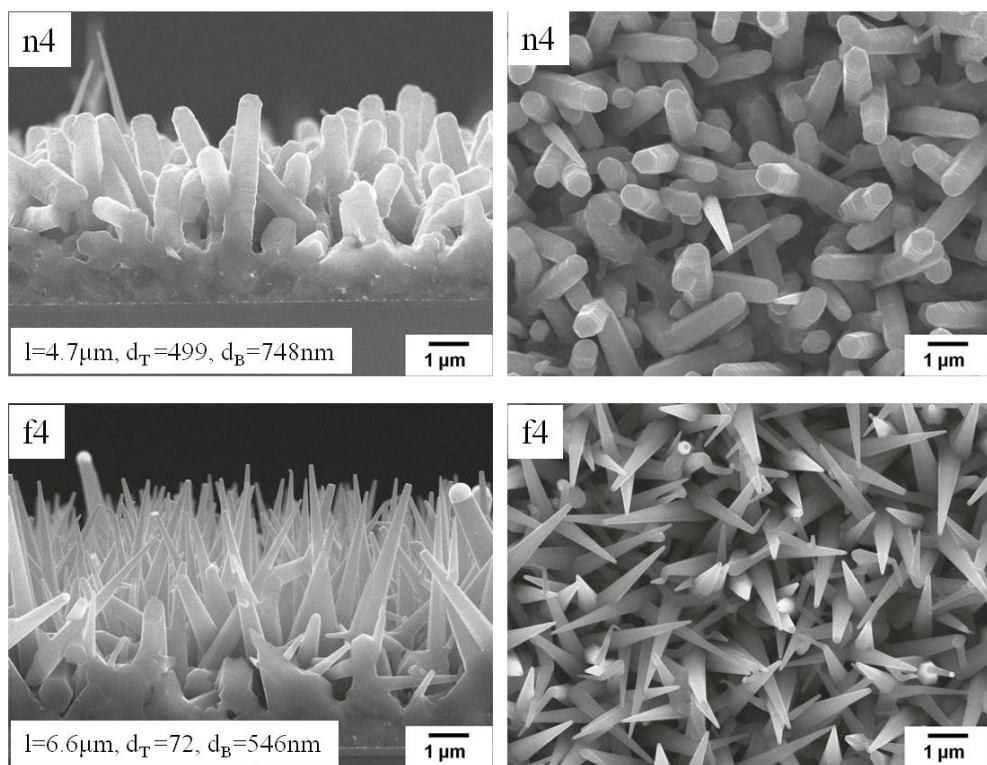


圖 3-39、2 階段合成矽奈米柱與成長 30 分鐘的矽奈米柱之比較。

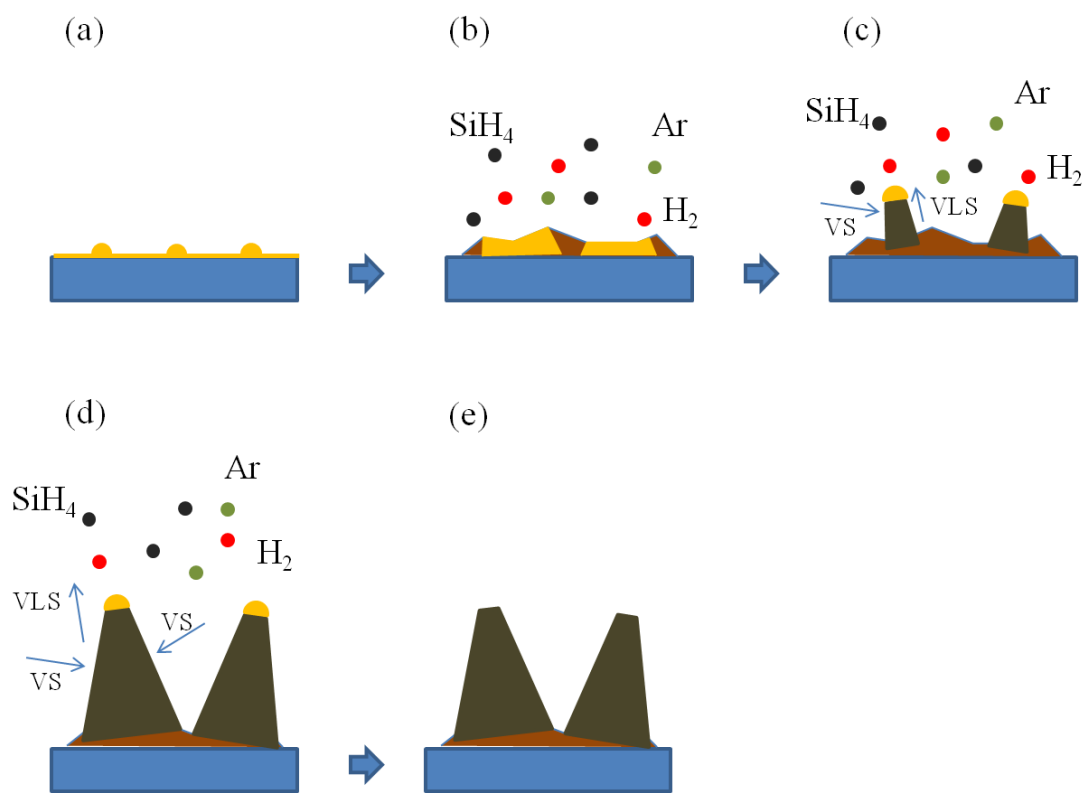


圖 3-40、錐狀矽奈米柱成長機制示意圖

3-6 改變基板觀察光性與電流電壓特性

本實驗改變基板以圖 3-41 與表 3-7 的條件合成錐狀矽奈米柱，玻璃基板的樣品進行拉曼光譜量測，鑑定錐狀矽奈米柱之結晶性；以及量測錐狀矽奈米柱之光反射率與穿透率。在 p-type 單晶矽基板上合成錐狀矽奈米柱，並以射頻濺鍍系統濺鍍摻鋁氧化鋅做為上電極，進行導電性量測。摻鋁氧化鋅濺鍍條件如表 3-8，此條件下所得到的摻鋁氧化鋅其電阻率為 $3.25\text{E-}3 \Omega \cdot \text{cm}$ 。

圖 3-42 到圖 3-45 結果可知，氧化矽基板與單晶矽基板上所合成的錐狀矽奈米柱形貌差異不大，而此次實驗的結果與章節 3-3 的結果相比，此次實驗所合成的錐狀矽奈米柱在密度分布上顯得稀疏，造成此結果的主因，可能是實驗系統在此次實驗前有進行過 p-type 矽奈米線合成的實驗。根據以前趙家宏學長[9]的經驗，摻雜的乙硼烷量越多，矽奈米柱的密度越稀疏，因此我們判斷殘留於系統之中的硼影響了此次錐狀矽奈米柱的合成。

以玻璃基板所合成的錐狀矽奈米柱進行拉曼光譜量測，結果如圖 3-46，在 520cm^{-1} 看到一明顯且峰形尖銳的典型單晶矽峰值，與做為對照組的單晶矽基板拉曼訊號一致，可以確定在此條件下合成的錐狀矽奈米柱其結構為完整的單晶。

圖 3-47 為錐狀矽奈米柱量測反射光譜之結果，樣品 n4、n5 在波長 350nm ~ 800nm 的波段反射率均為 0% ，n6 的反射率為 0.1%。根據此結果，n6 比 n4、n5 有較高的反射率，可歸咎於樣品 n6 表面的錐狀矽奈米柱密度相較於 n4、n5 稀疏所致。圖 3-48 為量測穿透光譜的結果，所有樣品穿透率皆為 0%。

圖 3-49 與圖 3-50 為摻鋁氧化鋅濺鍍前後的錐狀矽奈米柱形貌比較，所有樣品底部的薄膜均有鍍到摻鋁氧化鋅的跡象，隨著矽奈米柱的密度越稀疏，底層的摻鋁氧化鋅厚度也越厚。

錐狀矽奈米柱的導電性量測結果如圖 3-51 到圖 3-56 所示，樣品 r2 到 r6 均有量測到二極體電流電壓特徵曲線的結果。產生此結果的原因，我們的推測是，由於摻鋁氧化鋅的半導體特性表現屬於 n 型，錐狀矽奈米柱與底層的薄膜可能是本質或金/鎳/矽合金，做為下電極的矽基板為 p 型，整體結構而言可能存在 p-n 接面或 p-i-n 接面，而使得所量測的電流電壓特性有二極體電流電壓特徵曲線的結果。圖 3-57 為 p 型單晶矽直接接觸摻鋁氧化鋅所量測的對照組。

表 3-7、錐狀矽奈米柱合成條件 6

觸媒種類	成長溫度 (°C)	壓力 (torr)	成長時間 (min)	氣體流量 (sccm)
金/鎵/金	x-600-600	2.8	30	Ar 200 H ₂ 100 SiH ₄ 20
Au/Ga/Au : 10/2.5/2.5 nm				
樣品編號	o1~o6	p1~p6	q1~q6	
基板種類	p-type Si(100)	glass	Oxide wafer	

表 3-8、摻鋁氧化鋅濺鍍條件

rf 功率 (W)	溫度 (°C)	壓力 (torr)	氣體流量 (sccm)	工作距離 (cm)	沉積時間 (min)
150	500	5E-3	Ar 50	6	120

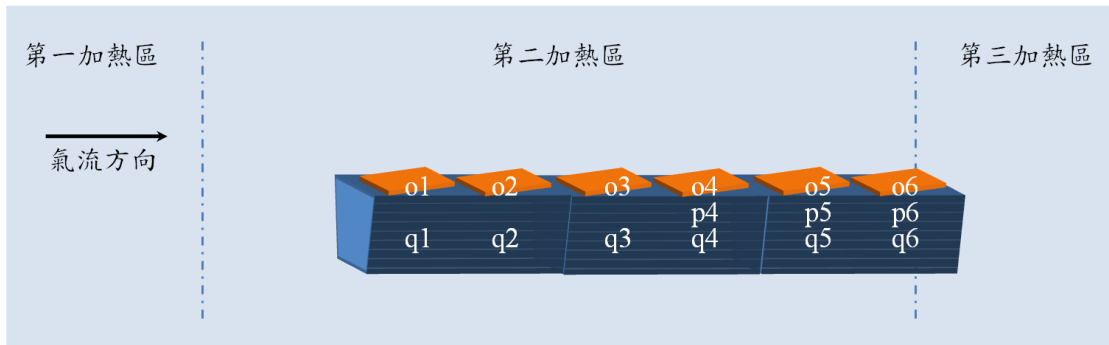


圖 3-41、錐狀矽奈米柱合成實驗配置 7

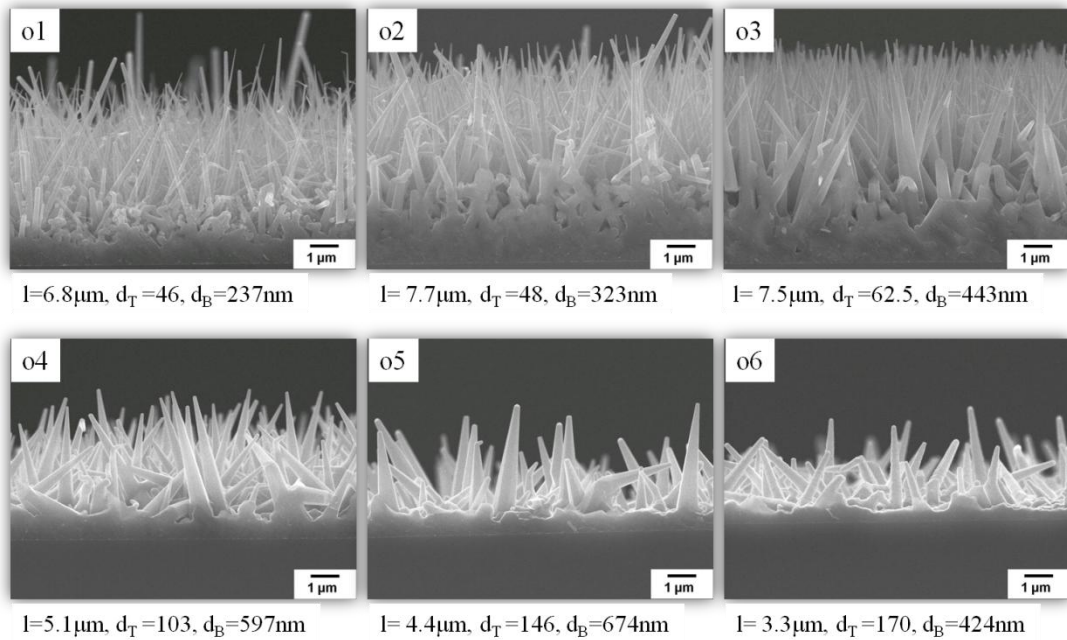


圖 3-42、單晶矽基板上合成的錐狀矽奈米柱形貌

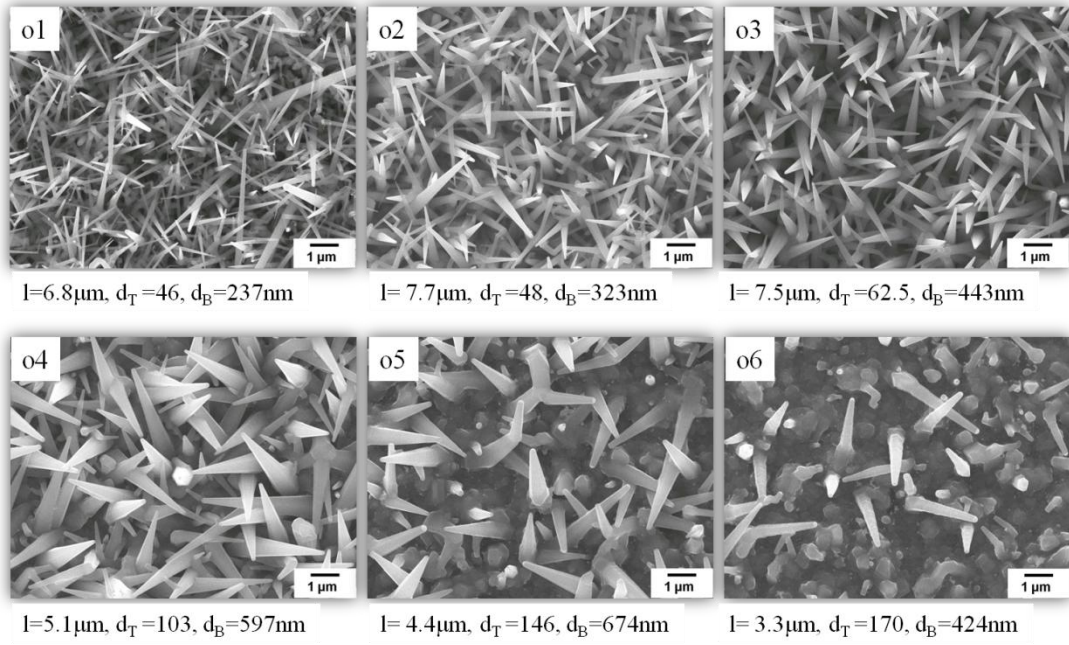


圖 3-43、單晶矽基板上合成的錐狀矽奈米柱形貌

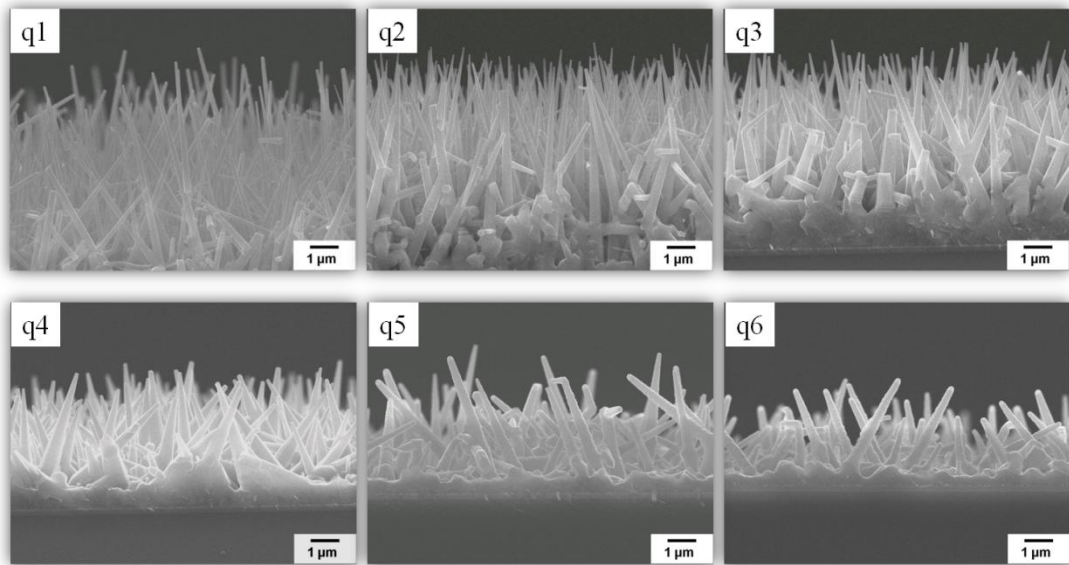


圖 3-44、氧化矽基板上合成的錐狀矽奈米柱形貌

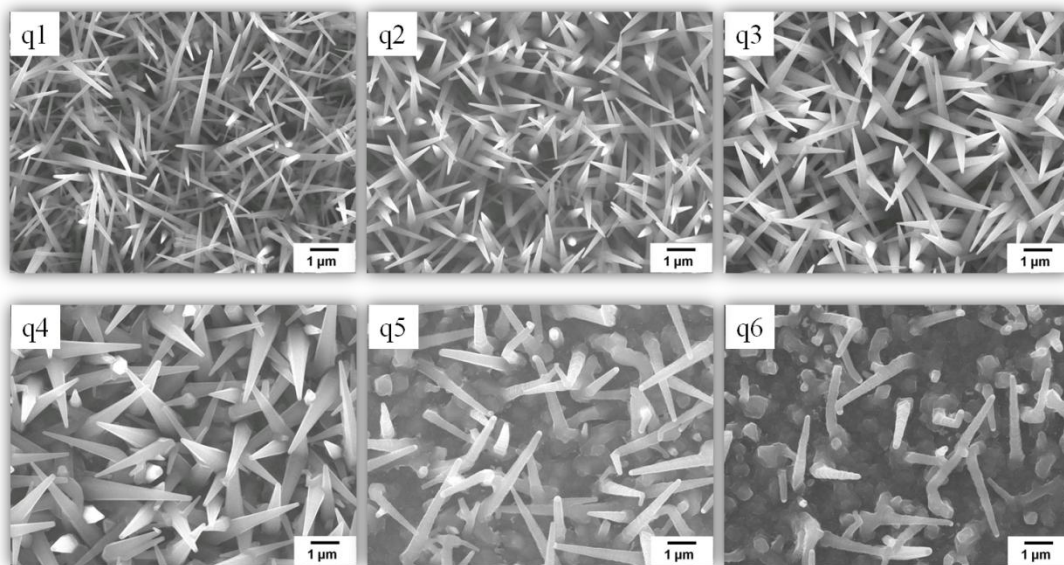


圖 3-45、氧化矽基板上合成的錐狀矽奈米柱形貌

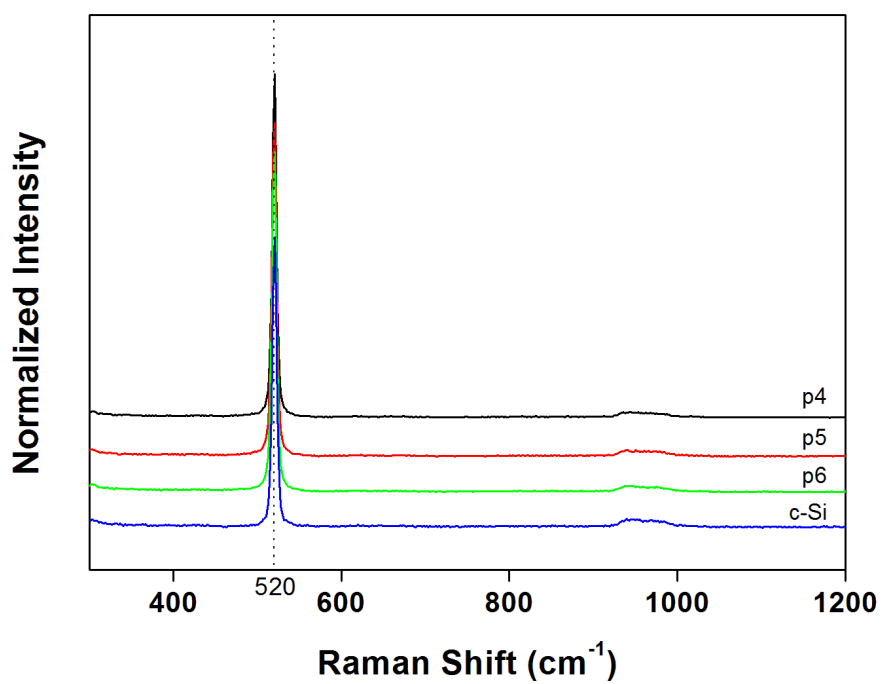


圖 3-46、錐狀矽奈米柱拉曼光譜量測

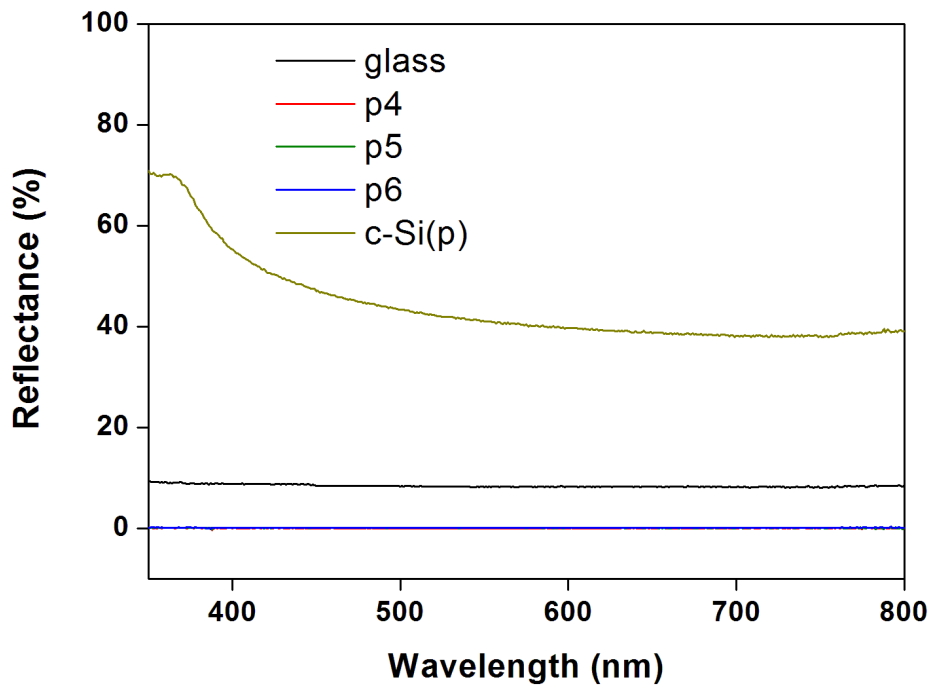


圖 3-47、錐狀矽奈米柱反射光譜量測

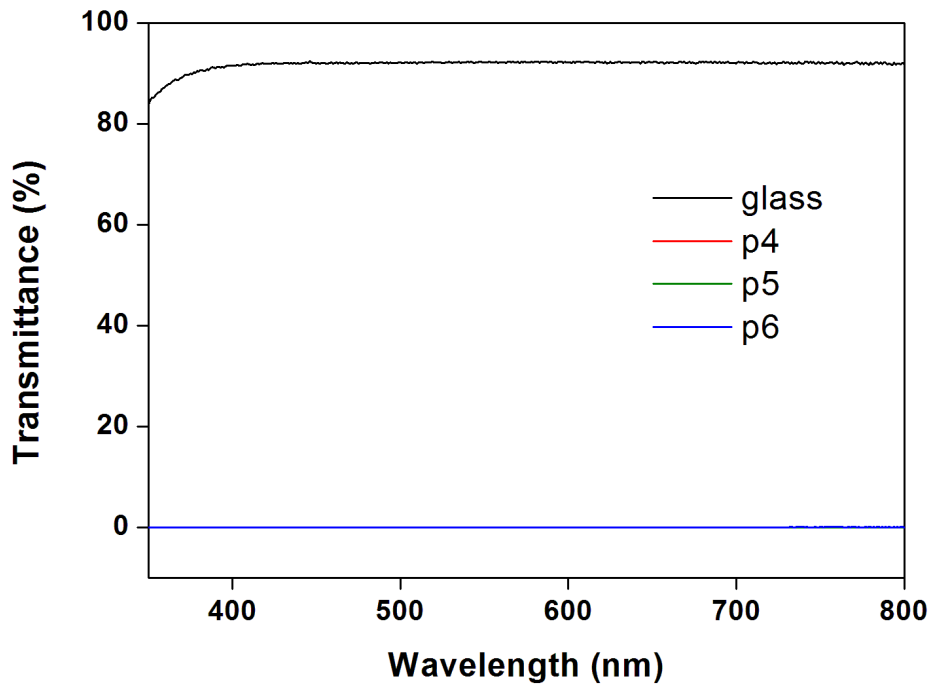


圖 3-48、錐狀矽奈米柱穿透光譜量測

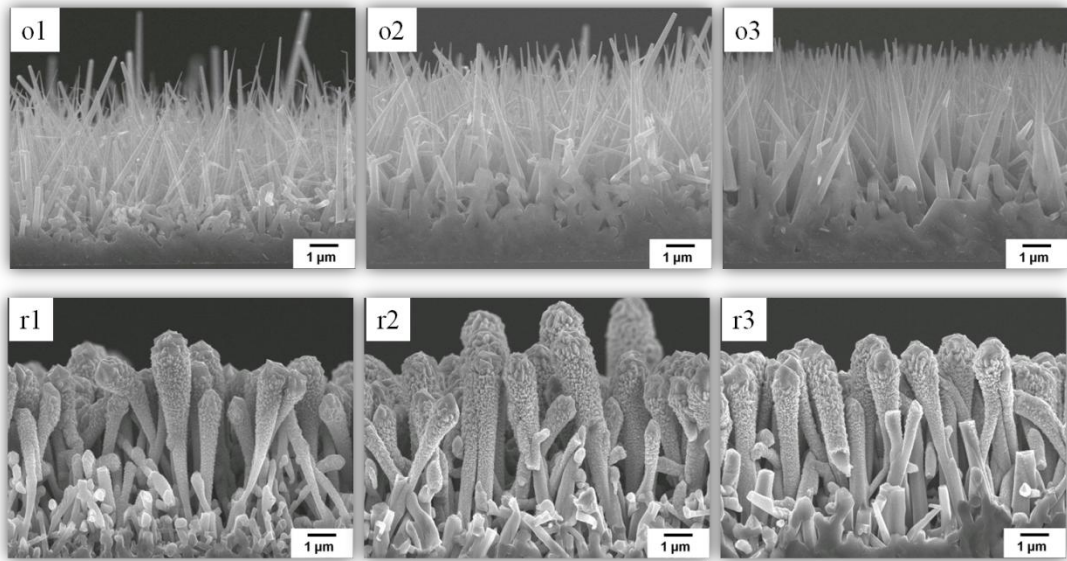


圖 3-49、摻鋁氧化鋅濺鍍前後矽奈米柱形貌之比較 1

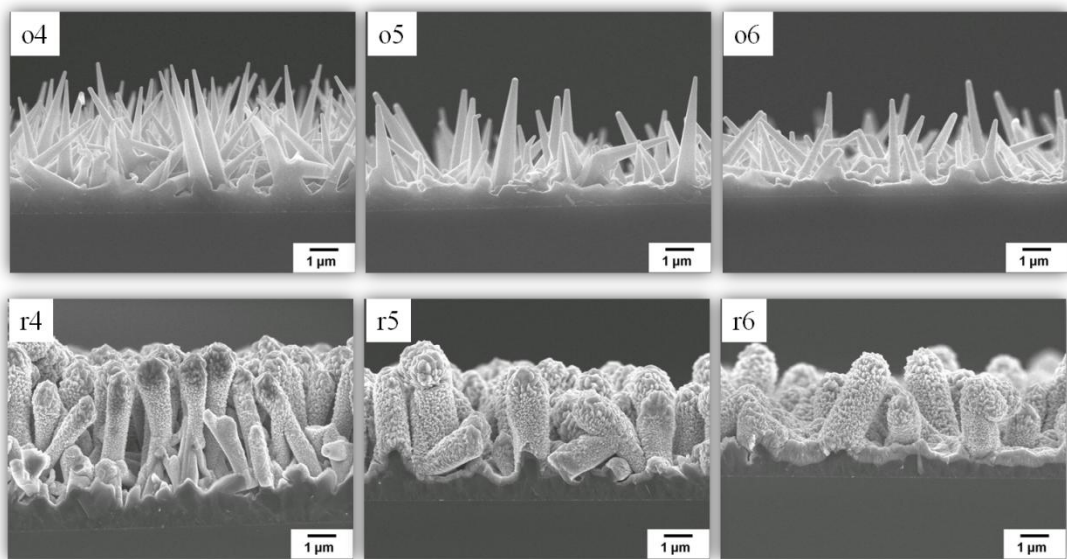


圖 3-50、摻鋁氧化鋅濺鍍前後矽奈米柱形貌之比較 2

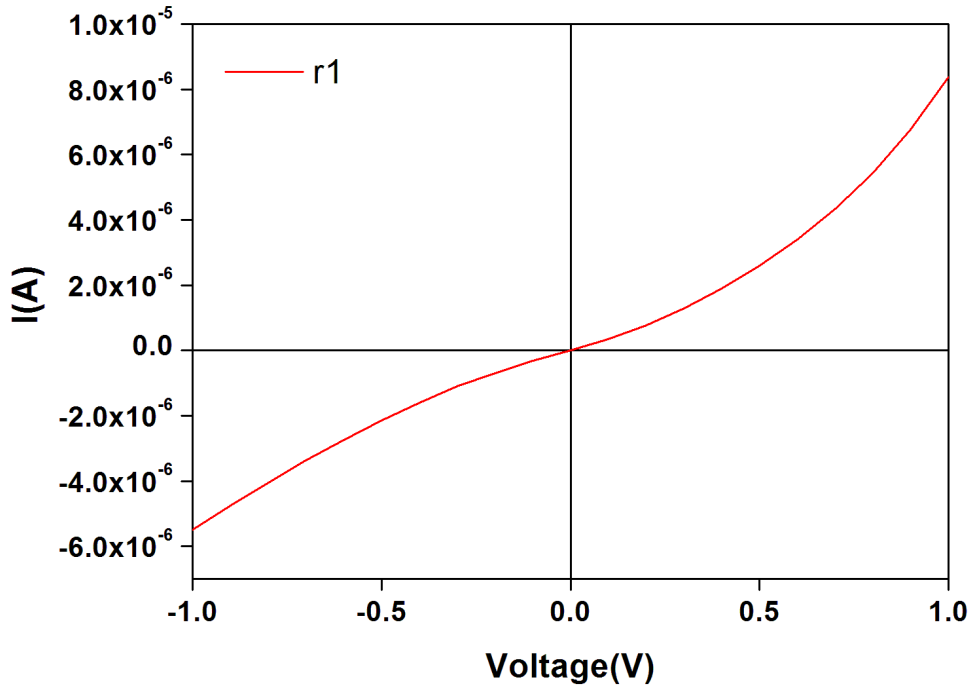


圖 3-51、樣品 r1 電流電壓曲線

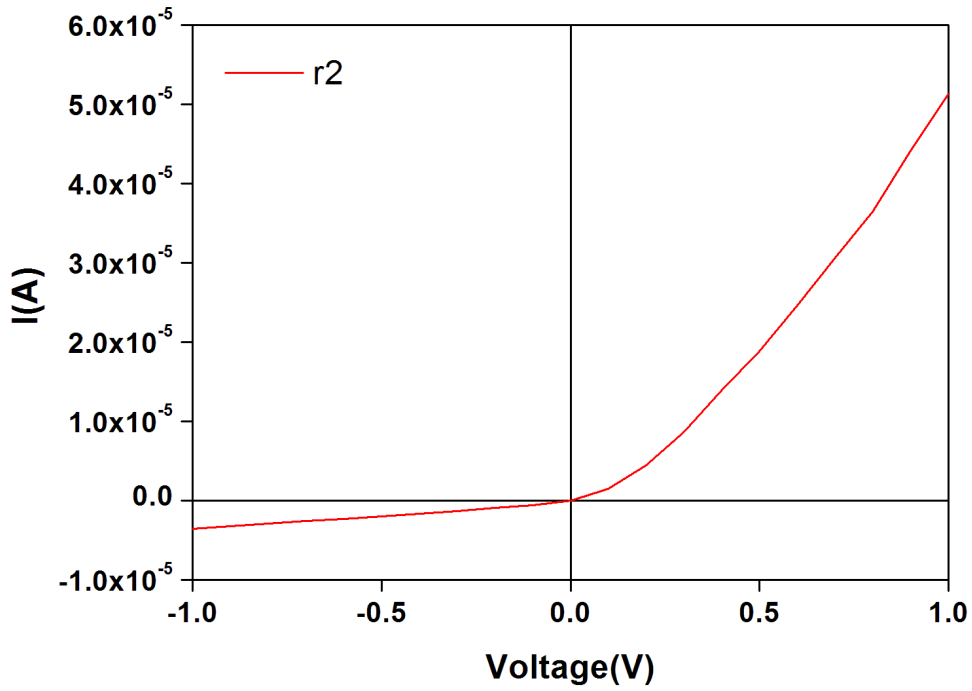


圖 3-52、樣品 r2 電流電壓曲線

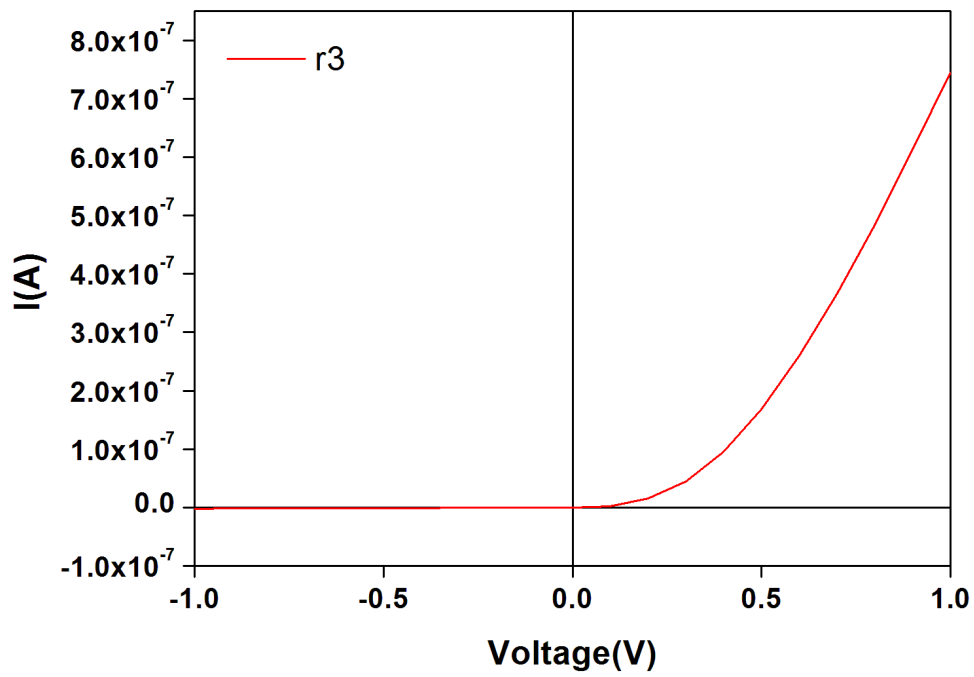


圖 3-53、樣品 r3 電流電壓曲線

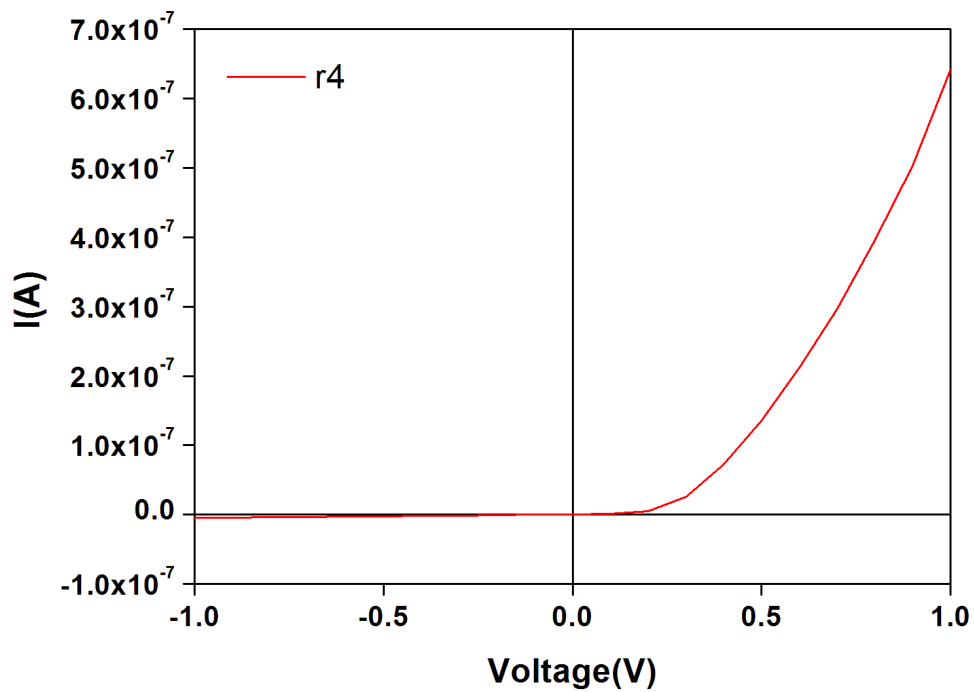


圖 3-54、樣品 r4 電流電壓曲線

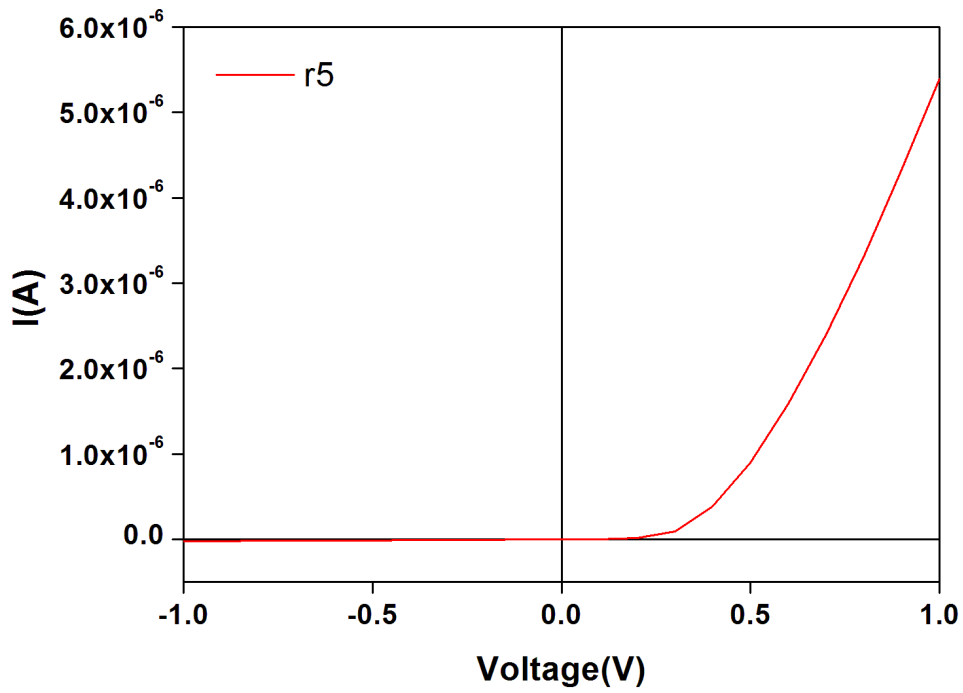


圖 3-55、樣品 r5 電流電壓曲線

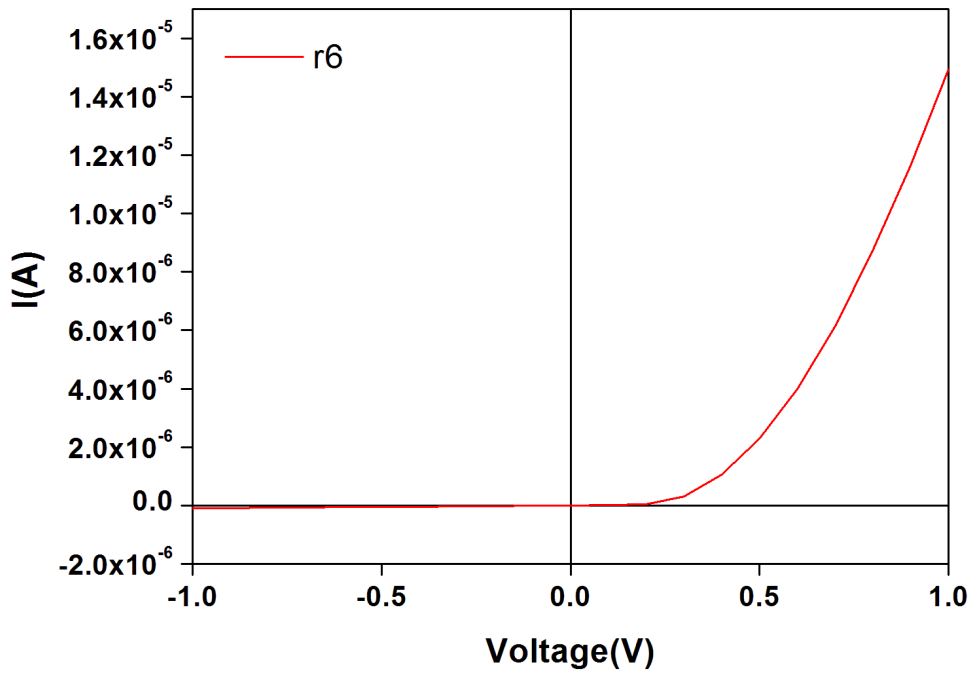


圖 3-56、樣品 r6 電流電壓曲線

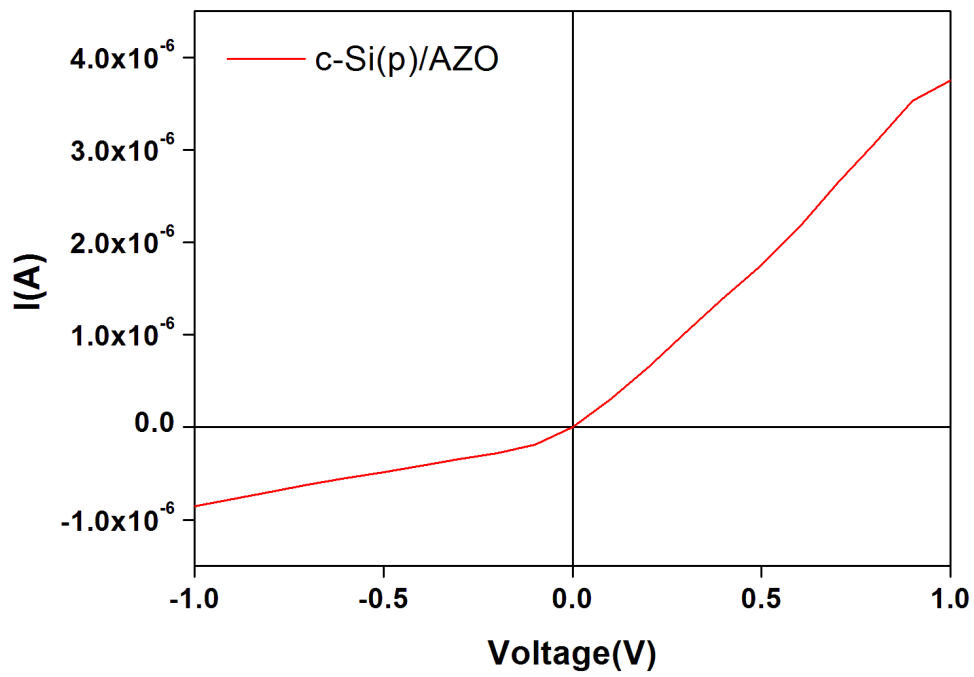


圖 3-57、p 型單晶矽直接接觸摻鋁氧化鋅的電流電壓曲線

第四章 結論

利用金/鎳合金觸媒合成錐狀矽奈米柱，比較氣流控制的結果，發現其長度分布由氣體濃度主導。

比較鎳的厚度由 0nm 至 10nm，發現鎳的厚度在 5nm 以上時容易發生凝聚的現象，此結果會導致矽奈米柱被抑制而不成長的情況。而在形貌的差異上，單純使用金做為觸媒的矽奈米線，沒有觀察到具有錐狀的形貌，金/鎳/金為 2.5nm/2.5nm/10nm 的觸媒結構，以成長時間 30 分鐘的矽奈米柱而言，5 號位置的樣品有最大的深寬比以及最大的錐度 $a=0.10$ ($\theta=5.9^\circ$)。

經過不同成長時間的觀察，利用金/鎳合金觸媒合成之矽奈米柱，其尖端直徑 d_T 有隨時間略減的趨勢，底端直徑 d_B 則有隨時間明顯增加的趨勢，由此看來，觸媒縮減的機制與徑向沉積的機制同時存在於我們的系統當中，但矽奈米線的錐狀形貌是由作用較明顯的徑向沉積機制所主導。鎳在金屬催化合成過程之中扮演類似表面活化劑的角色，使得通入的矽甲烷氣體能夠在錐狀矽奈米柱的表面磊晶成長。當停止供應反應氣體之後，加快了觸媒縮減及瓦解的情形，推測因矽的濃度降低之後，金/鎳/矽合金開始轉變成金/鎳合金相，金/鎳合金熔點低，約 348.9°C ，容易因熱作用而熔化或蒸發。

參考文獻

1. Barth, S., et al., Synthesis and applications of one-dimensional semiconductors. *Progress in Materials Science*, 2010. **55**(6): p. 563-627.
2. Mohammad, S.N., Analysis of the vapor-liquid-solid mechanism for nanowire growth and a model for this mechanism. *Nano Letters*, 2008. **8**(5): p. 1532-1538.
3. Chen, X.F., et al., Si field emitter arrays coated with thin ferroelectric films. *Ceramics International*, 2008. **34**(4): p. 971-977.
4. Zhu, J., et al., Optical Absorption Enhancement in Amorphous Silicon Nanowire and Nanocone Arrays. *Nano Letters*, 2009. **9**(1): p. 279-282.
5. Jung, J.Y., et al., A strong antireflective solar cell prepared by tapering silicon nanowires. *Optics Express*, 2010. **18**(19): p. A286-A292.
6. Sharma, S., T.I. Kamins, and R.S. Williams, Diameter control of Ti-catalyzed silicon nanowires. *Journal of Crystal Growth*, 2004. **267**(3-4): p. 613-618.
7. Cao, L.Y., et al., Instability and transport of metal catalyst in the growth of tapered silicon nanowires. *Nano Letters*, 2006. **6**(9): p. 1852-1857.
8. Lugstein, A., et al., Ga/Au alloy catalyst for single crystal silicon-nanowire epitaxy. *Applied Physics Letters*, 2007. **90**(2).
9. Bae, J., et al., VLS growth of Si nanocones using Ga and Al catalysts. *Journal of Crystal Growth*, 2008. **310**(20): p. 4407-4411.
10. Zardo, I., et al., Gallium assisted plasma enhanced chemical vapor deposition of silicon nanowires. *Nanotechnology*, 2009. **20**(15).
11. 趙家宏, 錐狀矽/鍍奈米柱之合成研究, 東海大學物理學系碩士論文, 2008