# 東海大學高階經營管理碩士在職專班(研究所) 碩士學位論文

精實六標準差改善製程之實證研究 —以S公司為例

**Use Lean Six Sigma to Improve Process Study** 

- A Case Study of S Enterprise

指導教授:王本正 博士

研究生:謝智偉撰

中華民國 102 年 07 月

論文名稱:精實六標準差改善製程之實證研究-以S公司為例

校所名稱:東海大學高階經營管理碩士在職專班 (研究所)

畢業時間:2013年七月

研究生:謝智偉 指導教授:王本正

## 論文摘要:

隨著企業全球化的趨勢日益普及,企業整體經營環境愈形激烈競爭,正如目前許多台灣高科技產業代工大廠都面臨著代工利潤降無可降的窘境。台灣半導體封測產業在全世界占有舉足輕重的角色,隨著電子化產品的創新與進步,應用範圍也日趨廣泛,對於半導體的需求也就大幅成長。OEM代工產業所追求的生產目標不外乎是低成本、高產出率、短生產週期、高良率及準時交貨等,而半導體的產品種類繁多,變異性大,造成封裝產業需面臨多樣產品的生產,對封裝業來說生產週期的縮短改善已經是第一要務。

本文研究的主要目的是因應台灣半導體封測產業,在面臨全球化的競爭環境下,如何結合精實生產及六標準差,改善某一產品生產週期的時間,以符合客戶的需求。個案S公司某客戶的生產週期約為3.5~3.6 天,不符合客戶的期待在3 天以內,故本研究使用精實六標準差改善手法,並依精實六標準差思考模式逐步進行改善,最後達成客戶的期待,這個模式它可以改善縮短整體代工廠的生產週期,也可以提供管理者未來在解決其他問題的參考,使管理者在面臨全球化的競爭時更具有競爭優勢。

關鍵字:短生產週期、精實生產、精實六標準差

Title of Thesis: Use Lean Six Sigma to Improve Process Study

-A Case Study of S Enterprise

Name of Institute: Tunghai University

Executive Master of Business Administration

Graduation Time : (07/2013)

Student Name: Chi-Wei Hsieh Advisor Name: Ben Wang

#### Abstract:

Facing the severe competitive environment in the global market, almost every manufacturer tries to find the way to sustain its competitive edge. It plays the critical role of Taiwan Semiconductor industry in the world. While the application goes wide-spreading accompanies the revolution and innovation of electrical appliance and the demand of semiconductor is growing substantially. The production targets for the OEM company include low cost throughput `short cycle time `high yield and on time delivery, etc. All these targets are related with cycle time. Precise and quick estimating of product's cycle time are very important. With more and more kinds of semiconductor products, it's a first priority for semiconductor packaging (Assemble and Testing) to reduce the production cycle time of multi-production.

The main purpose of this study focuses on Taiwan Assemble and Testing OEM industry which is facing a severe competitive environment under the globalization. How to use the lean production and LSS improve method for reduce cycle time and meet the hope for customer. The cycle time period was 3.5~3.6 days which did not meet the hope for customer under 3 days. So we use the LSS improve method and follow the DMAIC flow to improve in this study. It's can reduce the production cycle time in whole OEM factory and provide the reference to manager for solve the other problem in the future. It can make firms to have competition on the global competitive market.

# 目次

第一章	緒論	1
第一節	研究背景與動機	1
第二節	研究範圍與目的	2
第三節	研究步驟	3
第二章	文獻探討	4
第一節	精實生產系統	4
第二節	六標準差品質系統	8
第三節	IC 封裝製程1	0
第四節	覆晶製程封裝1	4
第五節	IC 封裝代工產業 2	8
第三章	精實六標準差3	32
第一節	精實六標準差3	12
第二節	精實生產與六標準差之異同比較3	13
第三節	精實六標準差問題解決思考模式3	5
第四章	個案公司導入需求說明與實證分析探討3	37
第一節	個案公司背景3	7
第二節	個案公司需求說明3	8
第三節	實證分析探討3	9
第五章 ;	結論與建議5	4
第一節	案例公司導入精實六標準差之成效5	4
第二節	管理意涵5	6
第三節	結論5	7
第四節	建議5	8
參考文獻		59
中文文》	默:	9
茁 寸 寸 1	<u> </u>	:n

# 圖目錄

昌	_	精實生產架構圖	5
昌	=	導線架產品封裝側視圖	1
昌	三	球柵陣列產品封裝側視圖	2
昌	四	覆晶產品封裝側視圖]	3
邑	五	覆晶產品封裝流程圖]	5
啚	六	晶圓/晶粒實物示意圖]	6
昌	セ	晶圓貼片站作業示意圖]	7
昌	入	鐳射切割站作業示意圖	7
昌	九	晶圓切割站作業示意圖	8
昌	+	元件表面黏著站作業示意圖]	9
昌	+-	- 上片站作業示意圖2	20
昌	+-	二 電漿清洗站作業示意圖2	21
邑	+3	三 點膠站作業示意圖2	22
邑	+1	四 散熱片作業示意圖2	23
邑	+3	五 印字站作業示意圖2	24
昌	十,	六植球站作業示意圖2	25
昌	+-	七 電性測試站作業示意圖2	26
昌	十人	八 腳平面度及最終外觀檢驗站作業示意圖2	27
昌	+,	九 精實六標準差問題解決之思考模式	36
昌	二-	十 封裝製程 C/T 範圍定義 3	38
昌	二-	十一 專案推行組織圖	39
昌	二-	十二 SIPOC 流程圖	10
昌	二-	十三 資料收集計劃	11
昌	二-	十四 By 站别時間分析	11
昌	二-	十五 PT & WT 柏拉圖分析	12
昌	二-	十六 Waiting Time 柏拉圖分析	13
昌	二-	十七 ICOS PVI 檢驗機台 5	52
呂		4.7. 改善實績	53

# 表目錄

表	一 構裝型態分類與應用	11
表	二 傳統封裝製程與 Flip Chip 製程差別	13
表	三 IQC 站檢查項目及頻度	16
表	四 晶圓貼片站檢查項目及頻度	17
表	五 鐳射切割站檢查項目及頻度	18
表	六 晶圓切割站檢查項目及頻度	18
表	七 元件表面黏著站檢查項目及頻度	19
表	八 上片站檢查項目及頻度	20
表	九 電漿清洗站檢查項目及頻度	21
	十 點膠站檢查項目及頻度	
	十一 散熱片站檢查項目及頻度	
	十二 印字站檢查項目及頻度	
表	十三 植球站檢查項目及頻度	
表	十四 電性測試站檢查項目及頻度	
表	十五 腳平面度及最終外觀檢驗站檢查項目及頻度	
	十六 精實生產與六標準差的些微差異	
	十七 比較精實生產與六標準差的改善計畫	
	十八 IQC 站別 4M 分析表	
	十九 IQC Why-Why 分析表	
	二十 BP 站 4M 分析表	
	二十一 BP Why-Why 分析表	
	二十二 FV 站 4M 分析表	
	二十三 FV Why-Why 分析表	
	二十四 合檢站檢驗項目	51
£	ー L _ ing (中 新上学)	h '

# 第一章 緒論

# 第一節 研究背景與動機

隨著企業全球化的趨勢,企業整體的環境經營愈來愈激烈,國際企業陸續將亞洲 地區的生產基地及營運中心,移往中國大陸。在台灣少數的企業如何發揮台灣企 業的特性,提升競爭力。正如目前許多台灣高科技產業代工大廠,面臨著代工利 潤愈來愈低的窘境。在這樣微利時代,企業不僅要生產出在價格方面具有競爭力 的產品,另外高品質、低成本、短交期亦是基本必備條件。

精實生產講求「去除每一個流程步驟中的浪費,以縮短前置時間、降低成本、提升品質、創造價值、改善安全性及提升員工士氣」。各國製造業施行情況的調查結果顯示,精實生產的導入的確能達到改善存貨、提高品質、以及降低成本的效益 (李健成,2003)。

### 本研究認為半導體封測廠需要導入精實六標準差主要原因有:

- 市場競爭壓力大,利潤逐漸縮小情況下,能降低成本、縮短生產週期達到
   客戶滿意並可取得更多的訂單。
- 企業提升和轉型需要建立良好的企業文化來幫助企業向上提升的動力,和 六標準差及精實生產的精神不謀而合。

# 第二節 研究範圍與目的

本研究是以在全球以半導體封裝測試產業中前三大企業為對象,主要為代工 IC 封裝測試業務,屬半導體產業後端製程,雖為「高科技精密產業」,但因人力密集,製程複雜,其生產模式已接近傳統產業。

### 本研究的目的有下列三項:

- 1. 探討實施「精實生產」制度的背景、導入程序、七大浪費定義。
- 2. 運用六標準差品質系統精神降低企業組織的效率不佳。
- 本研究希望經由實務作法的研究,將運作方法加以分析整理,作為國內半導體 封裝測試產業引進實施「運用精實六標準差」制度的參考。

# 第三節 研究步驟

#### 本論文之研究步驟如下:

- 1. 針對六標準差及精實生產文獻探討歸納研究方向。
- 2. 精實六標準差解決思考模式探討。
- 3. 取得個案公司相關資料。
- 4. 了解個案公司的客戶需求定義研究方向。
- 5. 運用精實六標準差進行縮短生產週期。
- 6. 整理文獻及個案研究資訊,做出結論與建議。

# 第二章 文獻探討

# 第一節 精實生產系統

何謂「精實生產(Lean Production)」?英文"Lean"的意義為:「沒有贅肉且結實的」。「精實生產」,是將"Lean"意義,引用到企業的經營上。意指期望將一家公司企業經營成沒有任何資源浪費的現象;運作成精緻結實的樣子,使能創造更多利潤,永續成長生存。「精實生產」,是由美國麻省理工學院的「日本專案計劃」的研究教授 J. P Womack 及 D. T Jones,在研究日本豐田汽車的卓越生產方式之後,於 1990 年出版之一本書"The machine That Changed the World"(中譯本「改變世界的企業經營體制:臨界生產方式」,中華管理)中首先提出。其後,又於 1996年作者又出版另一本書"Lean Thinking"(中譯本「精實生產」,鍾漢清譯)中,又再進一步詳述更完整的概念,而使更多的國際知名大企業競相導入實施。簡而言之,「精實生產」,就是要徹底消除企業體內的任何投入資源的浪費,以創造出更多的利益產出,使企業賺取更多的錢。

二次世界大戰後,豐田汽車的豐田英二及大野耐一倡導了精實生產的觀念,也造就了往後日本汽車業蓬勃發展,並且迎頭趕上歐美汽車業界。許多歐美企業也競相學習精實生產方式。

Womack(1990)對精實生產之定義為:「從生產製造管理延伸到產品開發、供應鏈管理、顧客服務的價值鏈。精實不只是改善的工具,更是一套完整的企業管理思維, 是企業思考如何追求以最小的投資,為顧客創造最大價值的方式。」。

所謂"Lean"這個單字,其解釋為「瘦的、沒有贅肉且結實的」,對應到生產上即解釋為有效率的、不浪費的。關根憲一(1981)認為精實生產主要目的在徹底排除浪費,其兩大支柱即為「JIT(Just in Time),剛好即時」與「Jidoka,加入人員決策的自動化」,由此展開成為精實生產方式的基礎。而平準化生產,同期化概念與目視管理看板制度,為生產改善的主要根源。精實生產架構圖如下圖一所示。

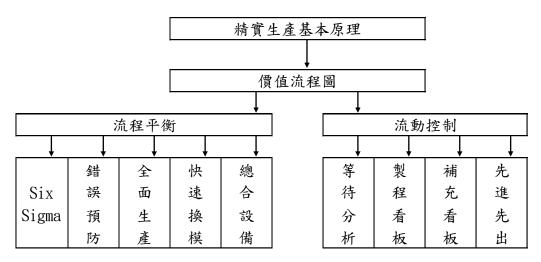


圖 一 精實生產架構圖

大野耐一提出把大規模製造方法的浪費劃分成七個主要類別:

#### 1. 等待的浪費:

- •生產線的品種切換。
- •工作量少時,便無所事事。
- •時常缺料,設備閒置。
- •上工序延誤,下游無事可做。
- •設備發生故障。
- •生產線工序不平衡。
- •有勞逸不均的現象。
- •製造通知或設計圖未送達。

#### 2. 搬運的浪費:

- •大部份人皆認同搬運是一種無效的動作,也有人認為搬運是必須的。
- •用"輸送帶"的方式來克服。
- A. 取放浪費。
- B. 等待浪費。
- C. 在製品過多浪費。
- D. 空間浪費。

- 3. 不良品的浪費:
  - •任何的不良品產,皆造成材料、機器、人工等的浪費。
  - •及早發現不良品,容易確定不良來源,進而減少不良品的產生。
  - 關鍵是第一次要把事情做對。
- 4. 動作的浪費:兩手空閒、單手空閒、不連貫停頓、幅度太大、左右手交換、步行多、轉身角度大、移動中變換狀態、不明技巧、伸背動作、彎腰動作、重覆不必要動作。
- 5. 加工的浪費:
  - •定義:指的是與工程進度及加工精度無關的不必要的加工。
  - •有一些加工程式是可以省略、替代、重組或合併。
  - •很多時候會習慣並認為現在的做法較好。
- 6. 庫存的浪費:精實生產認為 "庫存是萬惡之源,所有改善行動皆會直接或間接地和消除庫存有關。
  - A. 產生不必要的搬運、堆積、放置、防護處理、找尋等浪費。
  - B. 使先進先出的作業困難。
  - C. 損失利息及管理費用。
  - D. 物品的價值會減低,變成呆滯品。
  - E. 占用廠房空間,造成多餘工廠、倉庫建設等。
  - F. 設備能力及人員需求的誤判。
- 7. 製造過多(早)的浪費:
  - •TPS 強調的是"適時生產"。
- ·多做能提高效率,提早做好能減少產能損失(不做白不做,機器還不是 一樣停著?)
  - A. 提早用掉了材料費、人工費而已,並不能得到什麼好處。
  - B. 把"等待浪費"隱藏,使管理人員漠視等待的發生和存在。

- C. 積壓在製品,使生產週期無形的變長,而且會使現場工作空間變大, 不知不覺中吞蝕我們的利潤。
- D. 產生搬運、堆積浪費、先進先出變得困難。

精實系統生產的思考方法,可提供一個邏輯化的方法,來確認其生產價值,消除 其浪費,使作業能大幅度地提高效率,並進一步提升滿足顧客需求。

Womack(1990)認為精實系統生產的關鍵有五個:

- 確定價值:最終顧客才能界定價值。就以某特定顧客的需求的事物,來滿 足顧客,才能表達其需求;正確確認價值,才不至於導致浪費。
- 確認價值流所在:價值流為特定產品或服務經過設計、生產、出貨的管理工作之特定流程集合,其流程也必須分辨有無附加價值,避免浪費。
- 3. 讓價值可以暢流無阻:重新界定職能、部門及公司,從而使其能對價值之 創造有所貢獻,並能使其與價值流的各層員工產生真正的共鳴,達成「暢 流化之價值觀」。
- 4. 後拉式:當顧客需求是什麼,就提供他所想要的。一旦顧客知道能得到他想要的,顧客需求也就平穩下來。
- 完善:採專職產品團隊方式,直接瞭解顧客需求,與顧客對話正確找出需求,以避免不必要浪費。

以上觀點,可以清楚得知精實系統生產的意義,以工廠各現場人員的改善活動為基礎,藉由現場改善系統的運作,不斷的思考如何將工作改善至最佳化,主動發掘問題追求零缺點與零浪費,在品質及效率的提升、成本的下降、時間與空間等各方面的運用,經常進行深入的分析,設定新目標,有系統地取得最佳效益,以得到顧客滿意。

# 第二節 六標準差品質系統

六標準差是一項革命性的企業流程再造,其目的是大幅降低企業組織的效率不佳,並化為最終的獲利。六標準差最早是由 Motorola 公司在 1980 年代時所推動,接著在 1990 年代奇異公司、聯合訊號(Allied Signal)與希捷科技(Seagate)等企業,皆陸續導入六標準差的計劃,六標準差因此成為當代最具代表性的企業改革方案。Motorola 公司自從開始 6S 改善管理歷程,其目的利用統計品管工具以及問題解決技巧,改進產品的品質,以達到一百萬個機會中出現的缺點數不多於 3.4 個之水準。Breyfole, Cupello, Meadows(2001)則定義「六標準差」是把基本統計與高級統計方法應用到企業的品質活動,並認為這實際上就是一種改良後的全面品質管理活,利用各種統計工具持續追求改善,以達到客戶滿意。

而推行六標準差其關鍵特性為(一)高層管理者的承諾、(二)以顧客為導向、(三)以過程為導向、(四)完整的教育訓練及推行組織、(五)明確的解決問題步驟DMAIC、(六)企業形成六標準差文化、(七)運用統計思考方式解決問題、(八)以專案方式進行持續改善、(九)電腦輔助工具運用。由於6Sigma是以專案方式進行改善,使產品及服務能達到顧客滿意,進而使企業增加獲利。6Sigma專案改善的實施過程步驟,為以下說明:

- 1. 界定(Define): DMAIC 流程的第一階段目的,就是要讓團隊及其支持者取得對專案的共識。
- 2. 衡量(Measure): 六標準差所以能做到其他方法做不到的,其核心就在於「衡量」。如果不收集資料,最後很可能只會產出一大堆只求快速,成果卻很短暫或消失無蹤的專案。
- 3. 分析(Analyze):分析階段的目的是要讓衡量階段收集到的資訊與資料變得有意義,並且運用這些資料來確認發生延遲、浪費與品質不良的原因為何。
- 4. 改善(Improve):改善階段的唯一目的,就是做出可除去不良率、浪費、成

本…等等的流程改變,這些改變必須連接到在界定階段中所點出的顧客需求。

5. 管制(Control):管制階段的目的是確保團隊所產出的成果能夠不斷的持續下來。

以上步驟也可稱為 DMAIC 的步驟,而這些步驟將為本研究為個案公司改善的步驟。也就是藉由六標準差的持續改善,使個案公司能達到較少的變異,縮短生產週期。而精實生產的本質其實與六標準差相同。劉仁傑(1987)提到「改善 Kaizen」是日本企業管理的精華,豐田汽車進行各類以改善為核心的製程合理化活動,逐漸形成獨樹一幟的精實生產方式。精實生產的實踐,是不斷進行改善,以達到完美的生產境界。而豐田汽車當年即是推動 TQC,朝著精實生產的目標邁進。事實上以上所述剛好與六標準差的精神不謀而合,皆是以顧客導向為需求,利用持續改善的方式,利用問題解決的技巧,確認出關鍵價值流,減少企業本身浪費,以達到降低不良、降低成本、提升品質、縮短週期,以確保顧客滿意,企業獲利提升。

### 第三節 IC 封裝製程

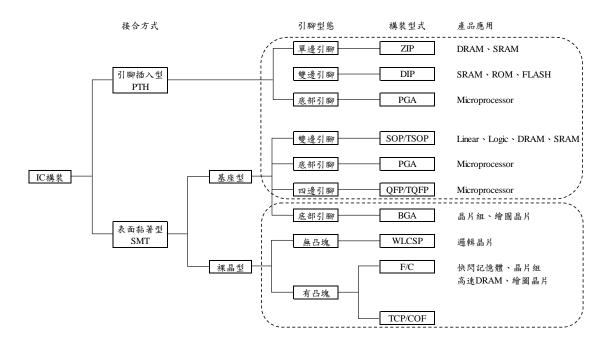
IC 封裝是將上游已加工完成之晶圓(Wafer),經切割製程(Die Saw Process)切割成單顆晶粒(Die),以塑膠、陶磁、金屬等材料封裝,對於易碎的晶粒提供了完整的保護及足夠的機械強度,且精密的積體電路免於受到污染的可能性及易於裝配應用。封裝後可讓IC 與電子元件間訊號傳遞,且藉由封裝材料(如液態膠、樹脂、銀膠),之導熱功能,將電子線路間傳遞產生之熱量去除,以避免IC 晶片因過熱而毀損。IC 封裝除了能提供上述之主要功能外,亦可使IC 產品具有美觀的外表並為消費者提供了安全的使用及簡便的操作步驟。封裝之目的主要有下列四種:

- 1. 提供機械強度以保護 IC 內部的晶片。
- 2. 隔離外在環境影響 (濕氣、電性干擾),確保 IC 功能。
- 3. 提供效率較高之散熱(散熱片)。
- 4. 提供可挾持之形體。

隨著電子產品特性與功能多元化,使得半導體製造技術需不斷的發展演進,並在 IC 晶片「輕、薄、短、小、多功能性、價廉及環保」的高標準要求下,亦對 IC 封 裝技術向上提昇,以符合電子產品之需求以充分發揮功能。依目前元件與電路板接合方式封裝型態可分為兩大類:

- 一、引腳插入型(Pin Through Hole,PHT): 引腳插入型元件引腳通常為細針狀或薄板狀金屬,以供插入腳座或電路板的貫孔進行焊接固定,主要的封裝型態為PDIP(Plastic Dual-In-Line Packaging,PDIP)。
- 二、表面黏著技術(Surface Mount Technology,SMT): 元件先黏貼於電路板上再以焊接固定,具有金屬引腳或電極凸塊引腳,主要的封裝型態為 SOJ(Small Outline J-leaded,SOJ)、SOP(Small Outline Package,SOP)、TSOP(Thin Profile Small Outline Package,TSOP)、QFP(Quad Flat Package,QFP)與 BGA(Ball Grid Array,BGA)。

#### 表 一 構裝型態分類與應用



資料來源:本研究整理

由於表面黏著技術能符合電子產品小型化、高功能、大容量化與降低成本的需求, 近年來應用已凌駕引腳插入式接合技術。依封裝方式可分為下列三種:

一、導線架封裝:係以打線接合的方式將晶片連接至外引腳上,而接腳(晶片與外界電路連通的通道)位置則位在晶片的側邊,這類型封裝包括單邊引腳的 ZIP、雙邊引腳的 DIP、SOP、TSOP 及 4 邊引腳的 QFP 等。

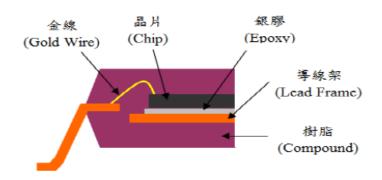


圖 二 導線架產品封裝側視圖

(一) 球柵陣列封裝(Ball Grid Array:BGA):隨著製程技術的進步,IC 內部的元件 越做越小,資料處理速度越來越快,即資料處理頻率越來越高,且對外傳 輸的資料量也越來越大,必須有更多的接腳才能負荷資料的傳輸量,因此, 僅能在晶片側邊接腳的導線架封裝已無法滿足新產品的需求,而能提供高 腳位、高頻的載板(也稱基板)封裝就應運而生。與導線架封裝不同,載 板封裝是以晶片的下方對外接腳(連通電路),因面積遠大於晶片的四個側 邊,因此,能安排的接腳數也遠大於導線架封裝。另外,對外電路的連通 也改用錫球。在載板封裝技術中,最早被大量應用的封裝方式是球柵陣列 封裝,目前也仍是載板封裝的主流。

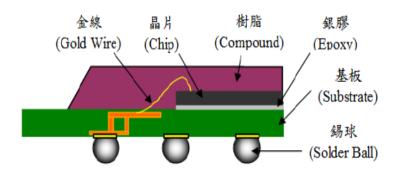


圖 三 球柵陣列產品封裝側視圖

(二)覆晶封裝(Flip-Chip:FC):是將晶片翻轉向下,並藉由金屬凸塊與承載基板接合的封裝技術,前段製段必須先進行晶圓植凸塊(Wafer Bump)。因覆晶封裝具有降低電流干擾、大幅縮小封裝面積的優點,符合電子產品小型化的趨勢,長期發展潛力相當看好。尤其,隨著覆晶封裝成本的快速降低,目前已有不少產品使用覆晶封裝,包含 CPU、晶片組、繪圖晶片、可程式邏輯晶片等,是成長潛力最強的封裝方式。

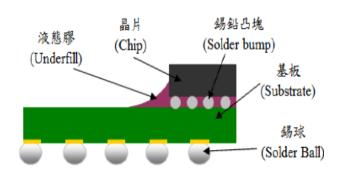


圖 四 覆晶產品封裝側視圖

過去封裝主要以導線架封裝(Lead-Frame Based)為主,但隨著晶片要求的傳輸速度加快、尺寸要求輕薄短小、晶片接腳數愈來愈多,基板封裝(Substrate Based)就瞬間成為市場主流,且隨著晶片微縮至奈米世代,覆晶封裝(Flip Chip)逐漸受到重視。傳統封裝製程與 Flip Chip 製程差異,如表二所示。

表 二 傳統封裝製程與Flip Chip 製程差別

項目產品別	I/O 連接	外部連接	封丨丨 方式	產品
銲線封裝	Gold Wire	L/F:金屬 導腳 Substrate: Solder Ball	樹脂模壓	記憶卡、網路 卡、一般電子 產品等
Flip Chip	Solder Bump	Solder Ball	液態膠	CPU · GPU

資料來源:本研究整理

# 第四節 覆晶製程封裝

覆晶封裝技術於 1969 年由 IBM 發明的高鉛 C4(Controlled Collapse Chip

Connection)技術,開啟覆晶封裝技術的概念,後由日本 IBM 應用塑膠基板取代過去所用的陶瓷基板,讓覆晶封裝材料的應用技術上推進一大步。直到 1980 年由於 IBM 的相關專利到期,美國、日本、德國等各國的大廠紛紛積極研發,但都僅限於國防通訊產品等特殊領域的應用,直到 Intel 將覆晶封裝技術大量應用在 CPU、繪圖晶片、晶片組,才開啟覆晶封裝技術應用的新紀元,如今在 PCI Express 架構已經漸漸成為個人電腦的主流,更是奠定覆晶封裝的地位。

覆晶封裝技術已發展多年,「覆晶」二字是表示將IC 晶片反轉置正面與基板電路接合的技術;使用覆晶封裝技術可降低晶片與基板間電子訊號傳輸距離,適用在高速元件的封裝,也能縮小晶片封裝後的尺寸,使得晶片封裝前後大小相差不會太遠,整體而言,覆晶封裝可以達到低訊號干擾、高傳輸速度、訊號密度(I/O port)高、電性傳導佳、最低連接電路損耗和高效率散熱等優點;此外,在微細線距製程和高頻IC設計上,當I/O密度大幅提高,明顯可顯現出覆晶技術的優點,目前應用範圍包含CPU、繪圖晶片、高速晶片組及無線高頻通訊產品。其高性能的優點足以證明「覆晶」技術對封裝的重要性。

覆晶封裝製程主要與銲線(Wire Bond)封裝製程不同之特點,是利用晶片上的錫鉛凸與有被動元件之基板,作接點的的連通。此一製程將比銲線封裝製程具有更良好之傳遞電性並有高接點密度,使得此項產在相同運作功能下,有較小之產品尺寸以符合未來發展的趨勢。覆晶封裝製程步驟包括:入料檢驗(IQC)、晶圓貼片(Wafer Mount,WM)、晶圓切割(Die Sawing,DS)、晶圓切割後檢查、表面黏著(Surface Mounting Technology,SMT)、上片(Die Attach,DA)、助焊劑清洗(Flux Cleaning,FC)、點膠前預烤(Pre-bake,PB)、電漿清洗(Plasma Cleaning,PC)、點膠(Under-Fill,UF)、上散熱片(Heat Sink,HS)、印字(Marking,MK)、植球(Ball

Placement,BP)、電性測試(Open-Short Test,OS)、腳平面度檢查(Lead Scan,LS)、 最終外觀檢查(Final Visual,FV),生產控制(Production Controlling,PC)和包裝 (Packing)等相關製程。由上述可知,覆晶產品封裝流程說明與流程圖如圖五所示:

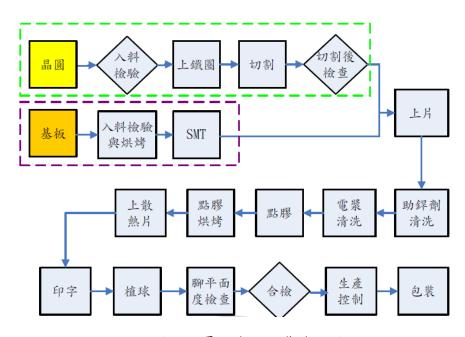


圖 五 覆晶產品封裝流程圖

#### 一、晶圓入料檢驗 IQC(Wafer Incoming Inspection)

晶圓來自晶圓製造商、對晶圓做入料檢驗,主作業為資料核對、晶圓外觀檢驗、 晶粒外觀檢驗、晶圓厚度量測,並依客戶需求是否需進行研磨作業與檢查紀錄是 否有不良的晶圓,以下線至下一製程作業。

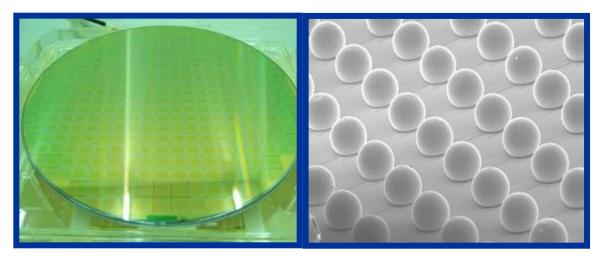


圖 六 晶圓/晶粒實物示意圖

表 三 IQC 站檢查項目及頻度

Monitor item	Sample size	Freq.
DATA CHECK	100%	WAFER LOT (QC)
VISUAL INSPECTION	5 DICE PER AREA( 8") 10 DICE PER AREA (12")	5 AREAS PER 1 IN 3 WAFERS (QC)
WAFER THICKNESS	1 WAFER	WAFER LOT(QC)
BUMP HEIGHT	25 BUMPS / 1 DICE / 1 WAFER	WAFER LOT(QC)
BUMP SHEAR	5 BUMPS / 1 DICE / 1 WAFER	WAFER LOT(QC)
PROBE MARK	1BUMP / 5DICE / 1 WAFER	1WAFER / EACH LOT(QC)
HL/EU/LF BUMP DISCOLORATION	10 BUMPS /3 DICE/1 WAFER	1WAFER / EACH LOT(QC)

### 二、晶圓貼片(Wafer Mount,WM)站

將晶圓背面貼上貼布(Tape)與鐵圈固定晶圓,增加晶圓割片時之穩定性,防止晶圓 因割片移動,造成切割誤差與晶片崩缺,並可方便人員拿取,減少人為疏失而造 成的損害,以利於下線製程。

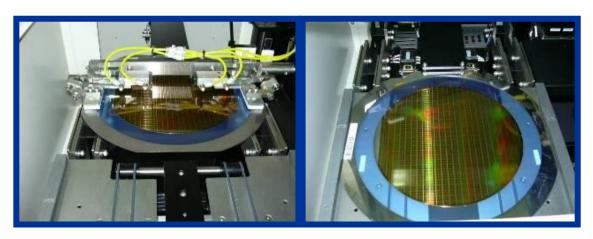


圖 七 晶圓貼片站作業示意圖

表 四 晶圓貼片站檢查項目及頻度

Monitor item	Sample size	Freq.
VISUAL INSPECTION	1ST WAFER	WAFER LOT(MFG)

三、鐳射切割(Laser Groove,LG)站

在晶圓的切割道上,以鐳射出光的方式,先預切約 1/3 Wafer 深度的溝,主要用意 為預防下一製程造成的晶片崩缺。

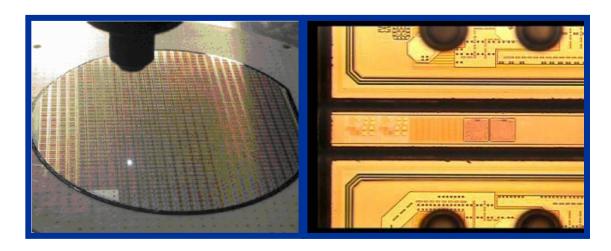


圖 八 鐳射切割站作業示意圖

表 五 鐳射切割站檢查項目及頻度

Monitor item	Sample size	Freq.
KERF WIDTH	1ST WAFER	NEW DEVICE SETUP / DEVICE CHANGE (EQ)
LASER GROOVING EDGE TO SEAL RING DISTANCE	1ST WAFER	NEW DEVICE SETUP / DEVICE CHANGE (EQ)
GROOVE DEPTH	1ST WAFER	NEW DEVICE SETUP / DEVICE CHANGE (EQ)
VISUAL INSPECTION	1ST WAFER	Wafer LOT(MFG)

四、晶圓切割(Die Sawing,DS)站

將鐳射切割後之晶圓,使用割刀將晶圓切割成一小顆獨立之晶片(Chip)



圖 九 晶圓切割站作業示意圖

表 六 晶圓切割站檢查項目及頻度

Monitor item	Sample size	Freq.
KERF WIDTH	4 CUT LINES / 1 WAFER	EACH MACHINE /SHIFT (MFG)
VISUAL INSPECTION	1ST WAFER	WAFER LOT(MFG)

資料來源:本研究整理

五、元件表面黏著(Surface Mounting Technology,SMT)站 使用錫膏將元件(電阻、電容)銲接於基板銲墊上,以利下一製程作業。

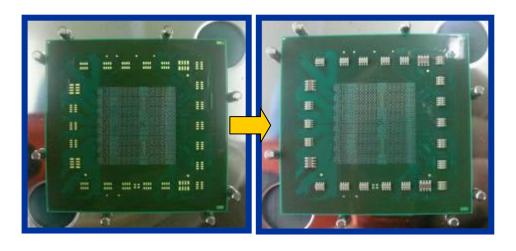


圖 十 元件表面黏著站作業示意圖 表 七 元件表面黏著站檢查項目及頻度

Monitor item	Sample size	Freq.
SOLDER PASTE THICKNESS	3POINTS / 1 CARRIER	CHANGE DEVICE / REPAIR / EACH SHIFT(EQ)
VISUAL INSPECTION (BEFORE REFLOW)	1 CARRIER	CHANGE DEVICE / REPAIR / EACH SHIFT(EQ)

資料來源:本研究整理

#### 六、上片(Die Attach,DA)站

將晶片正面(有錫球凸塊)先沾附助焊劑(Flux),並將其置於基板(Substrate)上,使 其 Bump 與基板上之預錫凸塊(Pre-solder)結合,並經過迴銲爐(Reflow)固定於基板 上。





圖 十一 上片站作業示意圖

表 八 上片站檢查項目及頻度

Monitor item	Sample size	Freq.
DIE ALIGNMENT	1PCS / HEAD	CHANGE DEVICE/REPAIR( EQ)
WETTING RESULT &	1 CARRIER	CHANGE DEVICE/CHANGE SHIFT
ORIENTATION & BUMP VOID	I CARRIER	/CHANGE WAFER LOTS/REPAIR (MFG)
CHECK	1 PCS	CHANGE DEVICE (QC)
STAND OFF HEIGHT	4 POINTS / 4 PCS / LOT	CHANGE DEVICE(EQ)
VISUAL INSPECTION	1 CARRIER	4 MAGAZINE (MFG)

七、電漿清洗(Plasma Cleaning,PC)站

利用電漿(固定比率之氮、氧氣或是氮、氫氣混合氣體)中正負離子交互撞擊表面,去除雜物及增加表面附著力,確保晶片與基板間清潔,以利下一製程作業。



圖 十二 電漿清洗站作業示意圖

表 九 電漿清洗站檢查項目及頻度

Sample size	Freq.
PCS/ MAGAZINE	CHANGE DEVICE / REPAIR (EQ) FIRST CYCLE / SHIFT (MFG)
	PCS/ MAGAZINE

### 八、點膠(Under-Fill,UF)站

將液態樹脂塗於晶片周圍,利用虹吸原理使其填滿晶片與基板之間隙,避免後續製程污染及外力破壞以保護內部 Bump,再將點膠完成之 IC 送入烤箱中,強化點膠後液態樹脂的穩定性;在整個封裝製程中,底層充填用的封膠扮演了相當重要的角色。

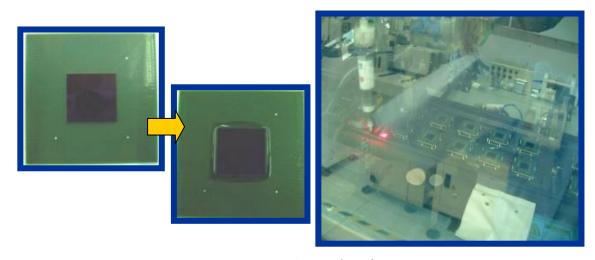


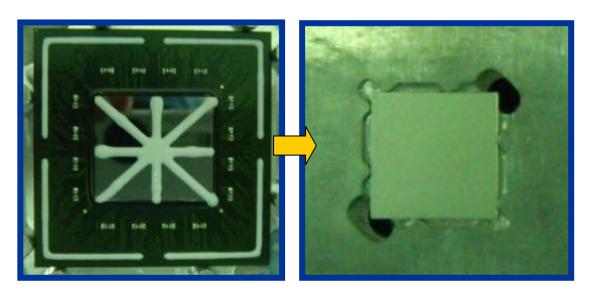
圖 十三 點膠站作業示意圖

表 十 點膠站檢查項目及頻度

Monitor item	Sample size	Freq.
FILLET OUTLINE	6 PCS	CHANGE DEVICE / REPAIR(EQ)
VISUAL INSPECTION	1 CARRIER	EACH SUBLOT (MFG)
UNDERFILL VOID	3PCS	EVERY LOT/(QC)
WHITE BUMP	3PCS	EVERY LOT/(QC)
DIE CRACK	3PCS	EVERY LOT/(QC)

九、散熱片(Heat Sink,HS)站

先於晶片上塗佈散熱膠與基板四周塗佈絕緣膠,後覆蓋散熱片,送入烤箱中,將 強化絕緣膠與散熱膠的穩定性並連接更緊密、堅固固定於基板上。



Before After

圖 十四 散熱片作業示意圖

表 十一 散熱片站檢查項目及頻度

Monitor item	Sample size	Freq.	
COVERAGE	1PCS/LOT	CHANGE DEVICE / REPAIR(EQ)	
VISUAL INSPECTION	1 CARRIER	EACH SUB LOT (MFG)	

資料來源:本研究整理

### 十、印字(Marking,MK)站

目的為印上廠商 Logo 及編號,賦予每個 IC 身份識別,使客戶與使用者能辨別封裝體資訊內容與意義。目前打印的形式共分印泥印字(Ink Marking)與鐳射印字 (Laser Marking)兩大類。





圖 十五 印字站作業示意圖

表 十二 印字站检查項目及頻度

Process	Monitor item	Sample size	Freq.
LASER MARKING	DEPTH	6 POINTS/CARRIER	EACH DAILY(EQ)
	VISUAL INSPECTION	10 CARRIERS	CHANGE DEVICE / REPAIR(EQ/MFG)
	VISUAL INSPECTION	1CARRIERS	EACH SUB LOT (MFG)
	PLASMA (FOR EHS PACKAGE)	ONCE	EACH SHIFT (EQ)
INK MARKING (FOR EHS PACKAGE)	SURFACE TENSION	2 CARRIERS	EACH SHIFT (MFG)
	VISUAL INSPECTION	10 CARRIERS	CHANGE DEVICE
			/REPAIR (MFG)
		1 CARRIERS	EACH MAGAZINE (MFG)
	MARK PERMANENCY	5 PCS	EACH CYCLE / EACH OVEN (QC)
	WARKTERWANENCT	ONCE	EACH CYCLE (MFG)

### 十一、 植球(Solder Ball Placement, BP)站

於基板背面之植球墊(Solder Paste)上塗佈一層助焊劑,以加強錫球與植球墊接合作用,並去除表面氧化物,並於植球進行檢測。再到迴銲爐中將錫球熔融與錫球墊產生共金接著,並利用刮球機檢測植球是否有虛銲的狀況,接著再到清洗機除去助焊劑殘留,並使用靜電消除器去除靜電。主要將錫球植於基板以完成球狀導腳,與外部做資訊的連通。

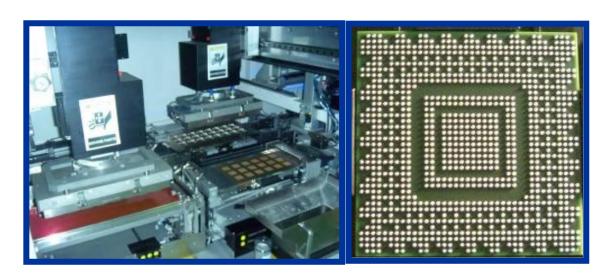


圖 十六植球站作業示意圖

表 十三 植球站检查項目及頻度

Monitor item	Sample size	Freq.	
CONTAMINATION	3 PCS	ONCE/WEEK / MC(QC)	
SOLDER BALL SHEAR	8 BALLS	1PCS / EACH SHIFT / MC(QC)	
VISUAL INSPECTION	100%	1ST LOT / CHANGE DEVICE / SHIFT(MFG)	
	5 CARRIER , 3 TRAYS	SUBLOT(MFG)	
	10 PCS	EVERY LOT(QC)	

### 十二、 電性測試(Open/Short test,OS)站

本站目的主要為一連串的生產製程後,做初步的品質驗證。電性測試治具中的頂針將與基板後每一個錫球接觸,藉由通過電流,進而測試基板或晶片中是否有 Open或 Short 的問題。

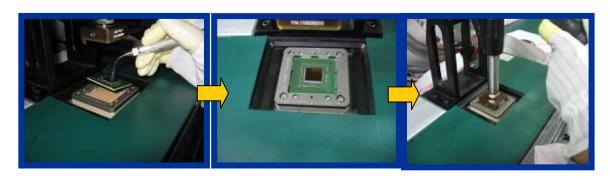


圖 十七 電性測試站作業示意圖

表 十四 電性測試站檢查項目及頻度

Monitor item	Sample size	Freq.
TESTER	AQL:0.65%(0/1) (QC)	EACH 5 SUBLOTS OF SAMPLE, 1 SUBLOT AT LEAST(QC)

#### 十三、 腳平面檢查(Lead Scan,LS)站

使用 3D 影像擷取技術,判斷植球面是否有缺球、多球及植球平面度不良檢測;印字面檢測是否印字缺畫、明暗及身份識別。

#### 十四、 最終外觀檢驗(Final Visual,FV)站

利用視覺針對 IC 成品作最終的外觀檢查,並將不良品進行修改,以確保產品出貨品質能符合顧客需求。





圖 十八 腳平面度及最終外觀檢驗站作業示意圖 表 十五 腳平面度及最終外觀檢驗站檢查項目及頻度

Monitor item	Sample size	Freq.
COPLANARITY	100%	PER SUB-LOT (MFG)
VISUAL INSPECTION	100%	PER SUB-LOT (MFG)
ALL PACKING MTR'L MUST MEET ESD REQUIREMENT	100%	EACH SUB LOT(MFG)
DOCUMENT VERIFICATION	100%	EVERY LOT(QC)
PACKAGE MATERIAL	100%	EVERY LOT(QC)
DOCUMENT, CARTON, LABEL VERIFICATION	100%	EVERY LOT(QC)
CARTON.LABEL. VERIFICATION	2 CARTONS	WEEK(QC)
PRODUCT QUALITY	2 CARTONS	WEEK(QC)

### 十五、 生產控制(Production Controlling,PC)站

針對每小批材料進行出貨前的出貨數量確認與不良率統計作業,以利產出出貨資 訊報表。

十六、 包裝(Packing)

依客戶需求進行出貨前之包裝作業。

## 第五節 IC 封裝代工產業

在IC 封裝代工產業中,利用精實生產或六標準差品質系統的例子很多,但多各別使用此兩種系統提高產能、減少浪費、縮短交期等進行研究。但以這二種系統來說各有其優缺點,連本個案公司為跨國企業且為IC 封裝代工產業的前三大企業,亦只有個別進行過精實生產與六標準差的活動進行改善,本研究將結合精實生產與六標準差,成為全新的精實六標準差 (Lean Six Sigma,LSS),對個案公司進行研究,使其成為日後個案公司的管理參考,並成為半導體封裝測試產業的改善參考。以下對IC 封裝代工產業的前三大企業略作說明:

#### 日月光集團:

日月光集團為全球第一大半導體製造服務公司,長期提供全球客戶最佳的服務與 最先進的技術。自 1984 年設立至今,專注於提供半導體客戶完整之封裝及測試服 務,包括晶片前段測試及晶圓針測至後段之封裝、材料及成品測試的一元化服務。 客戶也可以透過日月光集團中的子公司環隆電氣,提供完善的電子製造服務整體 解決方案。

日月光集團提供客戶 IC 及系統兩大類的服務,其服務範圍包括:

#### IC 服務:

材料:基板設計、製造。

測試:前段測試、晶圓針測、成品測。

封裝:封裝及模組設計、IC 封裝、多晶片封裝、微型及混合型模組、記憶體封裝。 系統服務:模組及主機板設、產品及系統設計、系統整合、後勤管理。

日月光集團的全球營運據點涵蓋臺灣、南韓、馬來西亞、新加坡、日本、中國、 美國及歐洲多個主要城市,以前瞻性的策略考量生產製造據點的建立,服務半導 體製造供應鍊縮短生產週期且方便材料的供給,皆緊鄰當地的晶圓代工廠、專業 電子代工廠(EMS)與委託設計製造(ODM)公司。 艾克爾國際科技股份有限公司:

艾克爾國際科技(Amkor Technology)為全球第二大先進半導體封裝與測試服務提供商。於1968年創立於美國賓州,目前在美國、日本、韓國、菲律賓、上海、台灣都有生產據點,全球員工總數約18000人,並在那斯達克股票公開上市(Nasdaq: AMKR)。

艾克爾以策略製造夥伴的角色,提供全球超過兩百家居於領導地位的半導體公司 與 OEM 廠,並強調技術的穩健與創新,致力於改善現有產品製程的效能與積極發 展新封裝與測試服務。

艾克爾於 2001 年合併上寶半導體與台宏半導體,成立艾克爾台灣分公司,2004 年 併購眾晶科技成立湖口廠,同年入主悠立半導體。台灣地區現有龍潭廠、湖口廠 及艾克爾先進科技廠,主要產品包含晶圓凸塊、Lead Frame、覆晶封裝、晶圓級封 裝、測試製程與全球獨家的數位光源產品,廣泛應用於通訊、消費性電子、網路 設備等領域。除了服務國內 IC 廠,美國、日本等世界各地的 IC 大廠也是本公司 服務的重要對象,是符合市場潮流的科技產業。 矽品精密工業股份有限公司:

矽品精密工業股份有限公司成立於民國 73 年 5 月,主要提供各項積體電路封裝及 測試之服務。民國九十七年公司的營業額約達新台幣六百零五億元,目前全球大 約兩萬名員工。公司股票在台灣證券交易所掛牌上市(矽品:2325),同時也在美 國那斯達克交易所掛牌上市全國存託憑證(代號為 SPIL)。

矽品滿足顧客對積體電路封裝及測試之需求,提供一元化解決方案,從晶圓凸塊、晶圓測試、IC 封裝、IC 測試到直接配送等服務,並不斷藉由品質改善及技術創新, 使公司成為創造高附加價值之專業供應者,同時確保公司之永續經營,創造股東 最大利潤,發展至今已成為全世界第三大封裝測試廠。

產品包含先進的導線架類及基板類封裝體,廣泛應用於電腦、平板電腦、手機、機上盒、液晶顯示器、數位相機及遊戲機等產品。

客戶主要為位居世界領導地位之無晶圓廠半導體設計公司、整合元件製造公司或晶圓製造公司,其所需的先進製程技術,引領矽品建立了高品質產品及服務之信譽。 因應其不斷提昇之產品技術需求,矽品已成為客戶尋求專業代工廠時,優先考慮的合作夥伴。

本公司立基台灣,客戶服務的據點包括台灣新竹及台中、中國蘇州、日本東京、新加坡、美國加州的聖地亞哥、聖荷西及杭丁頓海灘市、亞利桑那州丹貝市、以及德州路易斯維爾市等地。 目前擁有三座生產中心大豐廠、中山廠及彰化廠。

公司總部、大豐廠及中山廠座落於台中市潭子,彰化廠位於彰化縣和美。 新建彰 化廠已於民國九十六年第三季開始量產。 此外,矽品公司亦擁有位於新竹科學工 業園區內專事測試服務之新竹分公司及位於大陸蘇州之轉投資子公司矽品科技(蘇 州)有限公司。

除了致力於本業之外,矽品公司亦不忘企業存在的社會責任,積極參與社會服務, 並透過公司治理,致力維護與投資人的關係。 並於民國 94 年導入美國沙賓法案 對財務報導正確性之內控查核制度,以提昇資訊揭露品質。

# 第三章 精實六標準差

# 第一節 精實六標準差

推行精實六標準差,第一個重視的就是顧客。由於六標準差所提出的符合客戶需求,一切改善以客戶為基準,與精實生產所提出之確認價值相同,由六標準差與 精實生產結合,並創造企業價值,其價值皆是由顧客決定。

由顧客決定產品或服務的需求後,企業主管就必須衡量企業本身針對價值流在何處,此價值流是否已造成顧客的損失,以及企業本身之浪費,並同時依據大野耐一所提出的七個浪費,一一檢視,來確認企業內部問題,此一問題也成為六標準差準備執行的專案。

為了達到精實生產的目的,就必須針對所產生的問題或浪費進行解決,而六標準差的問題解決步驟 DMAIC 剛好提供了一個完整的模式,可使欲解決企業問題的主管依步驟進行。而精實生產所強調的 JIT、Jidoka (加入人員決策的自動化)、目視管理、看板管理、防呆法、平準化...等,即在「維持管制」階段一一實現,以達到精實管理的目的。

# 第二節 精實生產與六標準差之異同比較

精實生產與傳統大量生產方式不同的地方為,將顧客視為價值的源頭,最重視消除浪費、創造顧客價值的思想與技術。精實生產以比較宏觀的角度出發,其概念是減少浪費,與傳統的生產互相比較,運用較少的人力、較少的庫存與空間、較少投資、與較少的開發時間。亦可兼具產出適宜的品質、以及快速回應的特性。精實生產的工具是提供給工程師或經理人,從流程去設計生產管理方式,以小批量的彈性生產為目標。相反的,六標準差從微觀的角度出發,很重要的概念是降低變異,減少變異可以提高品質與生產力,改善組織表現。六標準差專注生產流程的控制,工具是提供給每位員工使用,且適合大批量的生產流程控制。精實生產與六標準差兩者假設產品設計正確、為最經濟的設計,以滿足客戶的需要,且公司管理階層都能支持並培育改變,因此結合精實生產與六標準差導入產業成為企業降低成本、提高品質的有效方法。比較精實生產與六標準的些微差異如下表十六所示。

表 十六 精實生產與六標準差的些微差異

精實生產(Lean Production)	六標準差(Six Sigma)
改善時間與庫存(Kaikaku)	改善產品品質
確定性(Deterministic)	隨機性(Stochastic)
減少時間與浪費	改善(Kaizen)
宏觀(Macro)	微觀(Micro)
即時(較少的開發時間)	減少變異
生產力和品質	品質和生產力
專注系統	專注流程
工具提供給工程師或經理人	工具提供給每位員工
流程設計	產品設計
小批量生產 (單件流)	大批量生產

資料來源:整理自 Pannell,2006.

Nave(2002)比較精實生產、六標準差,表十七摘錄精實生產與六標準的改善計畫之 異同。可以發現,精實生產與六標準差的改善計畫有許多相同之處,諸如,管理 階層的支持、公司文化、員工的參與、客戶導向與供應商的夥伴關係等,相異點 的差異僅止於流程中的改善計畫焦點不同,這驗證了本研究所提出的精實生產與 六標準差導入的可行性。

表 十七 比較精實生產與六標準差的改善計畫

	精實生產	六標準差		
	管理哲學都是與改善企業表現相關			
	需要管理階層的承諾與投入			
	擅用與尊重前線工作人員的天份			
	強調授權和參與			
相同點	降低成本			
	產生短期成果,但從長期文化變更開始			
客戶需求導向				
	與供應商的夥伴關係			
	專注流程			
相異點	生產力是來自流程設計和減少浪費	生產力是來自品質改善		
	在流程中減少浪費	減少流程的參數變異		

資料來源:整理自 Nave(2002).

精實生產與六標準差都是管理哲學和一套工具,工具上的差異不大,因為兩者都透過流程分析與執行工具,來改善流程。因此,結合精實生產與六標準差的概念, 在企業中導入以提升其競爭力,有其可能性。本研究將結合精實生產與六標準差 的相異點,透過實際解決客戶的需求,瞭解實際狀況,並分析比較其導入流程差 異與可行性。

# 第三節 精實六標準差問題解決思考模式

一般企業實施精實管理最重要的莫過於維持,因此如何將精實生產的管制方式、 精實生產標準化、訓練計畫等落實到日常管理中,把精實六標準差制度化,並與 品質管理系統(如 ISO 等)結合在一起,使達成縮短交貨週期、降低庫存、降低不良 率、提升流程效率與效能等目的,最終實現「精實管理」目標。

精實六標準差問題解決之思考模式如圖十九。

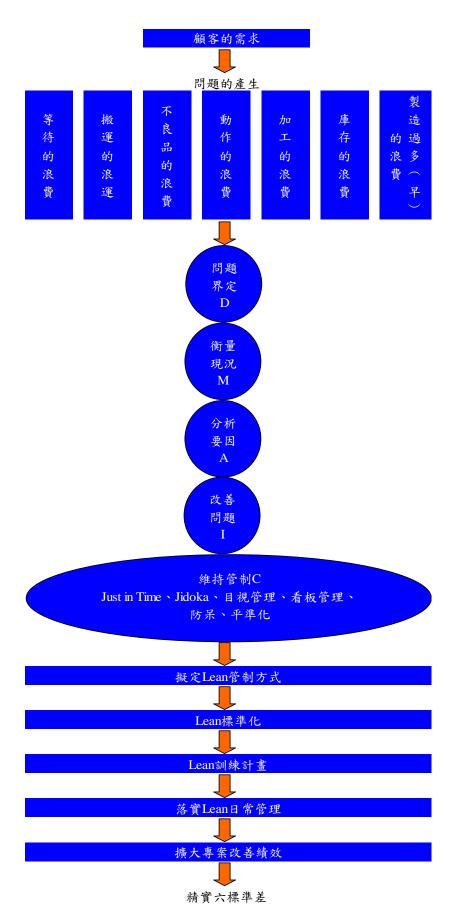


圖 十九 精實六標準差問題解決之思考模式

# 第四章 個案公司導入需求說明與實證分析探討 第一節 個案公司背景

S公司主要提供各項積體電路封裝及測試之服務,並提供一元化解決方案,從晶圓 凸塊、晶圓測試、IC 封裝、IC 測試到直接配送等服務。產品包含先進的導線架類 及基板類封裝體,廣泛應用於電腦、平板電腦、手機、機上盒、液晶顯示器、數 位相機及遊戲機等產品。

#### 一、公司沿革

S公司成立於民國73年5月,至民國101年公司的營業額約達新台幣六百四十六億元,全球大約兩萬名員工。

S公司立基台灣,客戶服務的據點包括台灣新竹及台中、中國蘇州、日本東京、新加坡、美國加州的聖荷西及杭丁頓海灘市、亞利桑那州丹貝市、以及德州路易斯維爾市等地。目前擁有三座生產中心大豐廠、中山廠及彰化廠。

公司總部、大豐廠及中山廠座落於台中市潭子、彰化廠位於彰化縣和美。新建彰 化廠已於民國九十六年第三季開始量產。此外 S 公司亦擁有位於新竹科學工業園 區專事測試服務之新竹分公司及位於大陸蘇州之轉投資子公司。

# 第二節 個案公司需求說明

其個案公司為半導體封測產業全球前三大公司,其客戶及產品組合繁雜,如何在 競爭激烈的半導體封測產業中生存,交期與品質是重要的課題,其中以交期為各 家半導體封測廠中競賽的重要項目之一,其結果可影響訂單量多寡甚至投單的意 願,進而影響營收。

本研究以FCBGA 製程某部門為例,該 A 客戶要求 O 機種縮短封裝製程 C/T,需求由 3.5→3 天。本研究將以精實六標準差,引導該部門完成 A 客戶需求達到客戶滿意。

封裝製程 C/T 範圍定義如下圖二十所示:

# **Process Mapping**

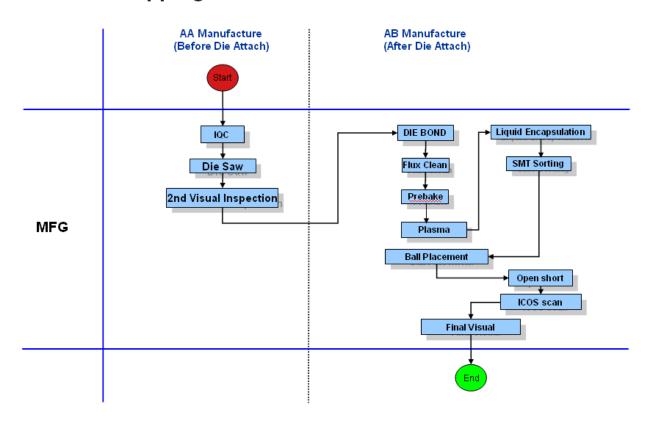


圖 二十 封裝製程 C/T 範圍定義

# 第三節 實證分析探討

#### 一、推行組織

推行第一步,需取得高層的承諾以利專案如期推行,因此需組成專案推行組織,其組織圖如圖二十一所示:

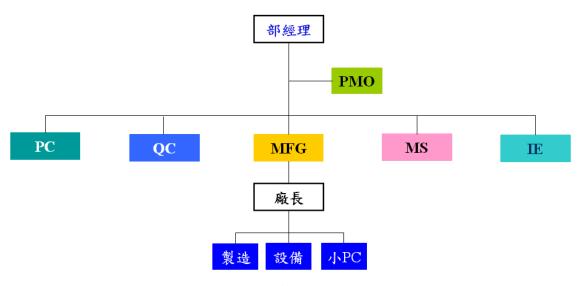


圖 二十一 專案推行組織圖

本研究專案推行組織由部經理領導,其各單位功能如下:

專案管理組(PMO):運用精實六標準差技巧導引團隊完成專案。

生產管制部(PC):負責前端生產產品與投入量安排,並與客戶達成交期承諾。

品質管制部(QC):負責專案進行過程中品質把關,不因生產週期縮短而影響品質。

生產製造部(MFG):負責配合人員、原料、機台生產,達成專案需求。

製造課:負責作業人員、機台、原物料、貨品生產順暢。

設備課:負責維護保養機台、改機及修機。

小 PC:為工廠與生產管制部之連繫窗口,負責承接訂單並排程至工廠作業。

業務部(MS):負責取得穩定的業務量,與客戶達成訂單承諾。

工業工程管理部(IE):負責現場人、工、料、機改善。

## 二、界定(Define):

利用高層級流程圖(SIPOC Diagram)繪製重要業務流程和確認可能衡量圖的方法,藉以顯示業務流程中的重要活動或某企業流程的次級流程,以供應商、投入、產出和顧客為代表。其優點為認清企業的工作過程和流程中的問題。改善工作流程,清除無價值的工作任務並縮短週期時間,通過 SIPOC 分析發現問題 "找出瓶頸 "減少以至徹底消除流程中的無價值活動監督迴圈,提升生產效率與企業競爭力。本研究定義 SIPOC 如圖二十二所示:

	Process Definition					
Process Name:O device Assembly Process Owner: S company						
Starts With: 201	12/10/3			Ends With: 2	2012/10/3	
S	I	P	(	)	С	R
Suppliers	Inputs	Process	Out	puts	Customers	Requirements
Wafer Bank	Wafer	IQC	Wafer		Wafer Mount	Visual Inspection
IQC	Travel card Wafer	Wafer Mount	Wafer on ring		Laser Grooving	OCR (Linking Wafer ID)
Wafer Mount	Wafer on ring	Laser Grooving	Die on Ring		Die Saw	Visual Inspection
Laser Grooving	Die on Ring	Die Saw	Die on Ring		Die Bonder	Visual Inspection
Die Saw	Die on Wafer. Substrate.	Die Bond	Die on substrate with flux. U		Underfill	Quality accuracy.
Die Bond	Die on substrate with flux.	Underfill			Solder Ball Placement	Quality accuracy; Visual Inspection
Underfill	Die on substrate with protection.	Solder Ball Placement			ICOS Scan/FV/Pack	Quality accuracy; Visual Inspection
Solder Ball Placement	Ball on substrate.	ICOS Scan/FV/Pack	Finished Goo	od	Function Test	Quality accuracy; Visual Inspection

圖 二十二 SIPOC 流程圖

# 三、衡量(Measure):

#### 1. 資料收集計劃:

由 IE 人員實地量測依據每一站別的作業時間(Process Time, PT)與等待時間 (Waiting Time, WT)來找尋可縮短生產週期的機會並以每一站別顯示作業時間及直方圖分析 PT&WT.

Perform- ance Measure	Stratifica- tion Factors	Opera- tional Definition	Data Source/ Location	How Will Data Be Collected	Who Will Collect Data	When Will Data Be Collected
C/T	PT & WT	C/T= IQC→FV	S RPT- APHIST	Record lot transaction time	ΙE	2012/10/15
How will data be used?			How will data be displayed?			
Examples:			Examples:			
•Identification of Largest Contributors			•By station			
•Identifying if Data are Normally Distributed			•Pareto Chart			
•Root Cause Analysis			•Histogram			

圖 二十三 資料收集計劃

## 2. 尋找機會:

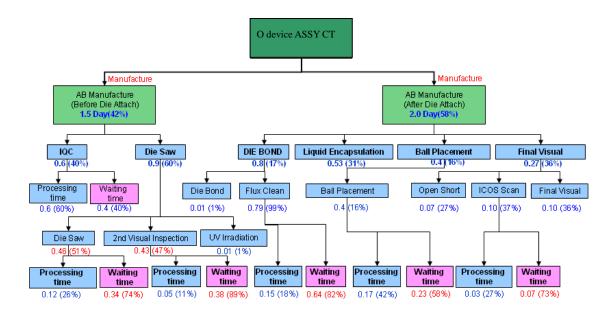


圖 二十四 By 站别時間分析

每一站別量測出停留總時間,並針對每一站別分析出PT&WT,找出本研究有機會縮短生產週期的站別。並將各站別之PT&WT以柏拉圖分析如下圖十一所示:

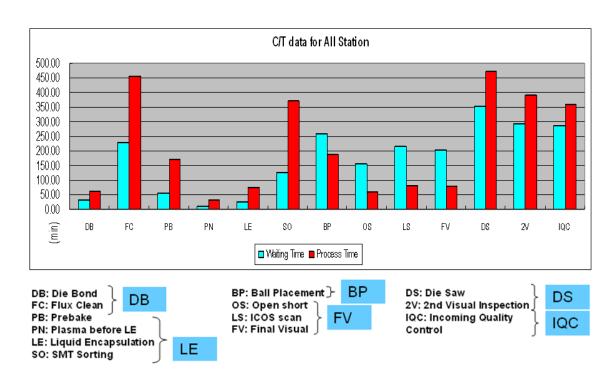


圖 二十五 PT & WT 柏拉圖分析

# 四、分析 (Analyze):

#### 改善方向:

由衡量步驟中得知 IQC/BP/FV 的 Waiting time 為前三大高之站別; IQC 的 Waiting Time 約有 350 分鐘,此代表在進行下一站別製程時,有將近 6 個小時的時間為 Idle,造成生產過程中的浪費,其次為 BP/FV 站別。在本研究中將針對此三個站別使用大野耐一提出的七大浪費中進行層別,並 4M(Man、Method、Material、Machine)的角度找出可能造成生產週期過長的原因。

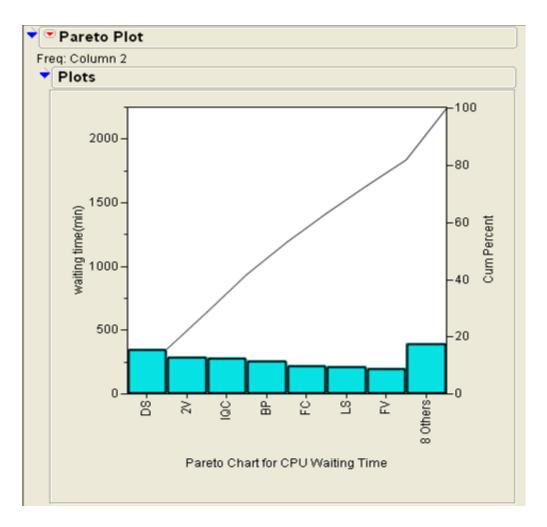


圖 二十六 Waiting Time 柏拉圖分析

## 五、改善問題(Improve):

改善問題的方向將分析單元的步驟中挑選出影響生產週期最大的三大站別,各站別亦分別使用六標準差的 DMAIC 的步驟進行改善,其步驟進行的要點如下:問題的界定(Define):使用 4M 分析的手法,將此站別可能影響生產週期的人(Man)、工(Method)、料(Material)、機(Machine),探討可能造成生產週期過長的原因。

衡量現況(Measure):請IE人員量測並評估,進以定義浪費屬性,藉以判斷為高、中、低風險,做為進行改善的依據與方向。

分析要因(Anylyze):使用 Why-Why 分析,抽絲剝繭的找出技術因(Technical Root

Cause,TRC)和系統因(System Root Cause,SRC)。

改善問題(Improve):依找出的 TRC 和 SRC, 運用精實生產的方法進行改善。

## 1. 入料檢驗站(IQC)

問題的界定(Define):

表 十八 IQC 站別 4M 分析表

4M	生產週期過長的原因	評估結果	浪費屬性	風險
人(Man)	人員技能不熟悉	人員技能熟悉,無造成時間過長	動作浪費	低
エ(Method)	不易檢查的工具	使用50x倍率顯微鏡,可清楚檢查材料	加工浪費	低
	資訊不足	客戶資訊不足暫扣時間約為 1小時即可下線	等待浪費	中
料(Material)	顯微鏡倍率不足	50x倍率,可清楚檢查該產品	動作浪費	低
77(Waterial)	異常率高易被暫扣	客戶來料不良率約50ppm	不良品	中
WM站前	WM社会学体时用温目	IQC產能大於WM站40%,	製造過多/	高
	WM站前等待時間過長	造成WM站前堆料	等待浪費	向
機(Machine)	顯微鏡損壞	準備多一個顯微鏡預防損壞	等待浪費	低

資料來源:本研究整理

#### 衡量現況(Measure):

#### 人(Man):

人員技能不熟悉:取料流程分析,取料→下料架→上工作桌→目視檢查→收料→ 上料架,每一大批的作業時間約20分鐘,過程中IE分析因動作流程造成不順暢 的浪費影響很低,故風險判定為低等。

#### 工(Method):

不易檢查的工具:該站別的主要任務為入料檢驗,目的是將原物料的不良在進生產線生產時能夠檢出,避免造成浪費,使用的工具為實體顯微鏡且倍率可達 50 倍,可輕易且清楚的檢查出不良。判定不會因工具不良造成加工的浪費。故風險判定為低等。

#### 料(Material):

資訊不足:入料檢查時,有時因客戶的資訊不足或指示不清楚會造成暫扣的狀況,但統計後平均約1個小時即可下線。判定不會因為此狀況造成等待的浪費,故判定風險為中等。

顯微鏡倍率不足:目前材料的特性,以現有的實體顯微鏡檢查,可清楚的檢查產品。判定不會因此狀況造成動作浪費,故判定風險為低等。

異常率高易被暫扣:原物料異常的標準為大於 5000ppm 需反應給客戶材料異常,因此需暫扣待反應客戶澄清,統計目前客戶來料不良率約 50ppm。判定不會因此狀況造成不良品浪費,故判定風險為中等。

WM 站前等待時間過長:進一步分析 WM 站別每小時產出約 12 枚 wafer,而 IQC 站別在持續入料的狀況下每小時可產出約 20 枚 wafer,IQC 的產能遠大於 WM 約 40%,因此,若 IQC 若未依生產節奏下料,只是單方面的採用推式生產的方式下料,便會造成貨物堆在下一站別,無法消化的情況。判定會因此狀況造成等待浪費,故判定風險為高等。

#### 機(Machine):

顯微鏡損壞:顯微鏡的故障率極低,平均 4~5 年才有可能進行汰舊換新。判定不會因此狀況造成等待浪費,故判定風險為低等。

## 分析要因(Analyze):

Why-Why 分析如下表十九所示:

表 十九 IQC Why-Why 分析表

Problem Issue/Statement: Long waiting time			
1.A lot of WIP idle before WM	因WM來不及消化		
2.因WM來不及消化	WM capacity less than IQC		
3.WM capacity less than IQC	WM產能已足夠		
4.WM產能已足夠,IQC卻還持續投料	因IQC未照WM的節奏下料		

資料來源:本研究整理

TRC(Technical Root Cause): IQC 站以推式生產方式,未照 WM 站的生產節奏下料。 SRC(System Root Cause): WM 站前貨物庫存量過高,無警示機制

改善問題(Improve):

TRC(Technical Root Cause):

在 IQC 站及 WM 站之間各設立一位 PC(Plan Controller),WM 站的 PC 建立起生產排程並與 IQC 站的 PC 彼此互相整合生產排程,採用精實生產中的後拉式生產的方式下料。依據 WM 站的生產排程順序提供材料,在不造成 WM 站的機台待料的狀況下,建立起約 2 小時的貨物庫存量,Waiting Time 控制在 2 小時內,因此訂定 IQC 每小時依據排程下 13 枚 wafer,只大於 WM 產能的 12 枚 wafer 約 12%,遇到突發狀況,如機台當機、待人、材料異常...等,WM 站 PC 需即時向 IQC 反應並停止下料,待異常狀況解除後,即恢復生產節奏。

維持管制(Control):

SRC(System Root Cause): 看板管理

因 WM 站別前貨物庫存量不易控管,以人工每小時盤點材料數量太過費工且費時,故以看板管理較為清楚且準確預警給 PC 管理。該公司內部本身有AGS(Assembly GUI system)過帳系統該資料庫即記錄 WM 站別前的貨批數量,透過 ODBC 系統連結設定 24 枚(約二小時的庫存量),當 WM 站前的庫存量超過此設定值時,系統會自動寄發郵件給 PC 及其管理者提醒,達到控制的效果。達到精實生產的看板管理機制。

2. 植球站(BP)

問題界定(Define):

表 二十 BP站 4M 分析表

4M	生產週期過長的原因	評估結果	浪費屬性	風險
人(Man)	人員技能不熟悉	人員技能熟悉,無造成時間過長	動作浪費	低
エ(Method)		換批時間為10分鐘, 約佔整體作業時間20%	等待浪費	高
料(Material)	<b>†</b>	不良重工率約2500ppm,在業界規範內	重工浪費	低
機(Machine)	機台一時性停機過高	約64分鐘鳴叫一次,在業界規範內	加工浪費	低

資料來源:本研究整理

#### 衡量現況(Measure):

#### 人(Man):

人員技能熟悉:作業流程,確認流程卡生產資訊→整理材料→確認身份→上機作 業→機台作業→下機→檢查,每一小批的作業時間約3分鐘,過程中IE分析因動 作流程造成不順暢的浪費影響很低,故風險判定為低等。

#### 工(Method):

每一批之間換批時間過長:進一步分析每換一大批,在大批與大批之間需花 10 分鐘區隔,其目的為避免不同批身份在連續入料的狀況下混料,在 BP 站前會堆料狀況,增加等待時間。判定會因此狀況造成等待浪費,故判風險為高等。

#### 料(Material):

錫球不良重工:因植球作業過程中會不良產生,故需做重工步驟,根據個案公司的資料統計結果,目前的不良重工率約2500ppm,為符合業界規範的水準。判定不會因此狀況造成重工浪費,故判定風險為低等。

## 機(Machine):

機台一時性停機過高:機台的鳴叫率,是可能影響作業產出不足的原因,故統計鳴叫間隔的時間判斷是否可能因鳴叫率過高造成,統計結果為64分鐘鳴叫一次,為符合業界規範的水準。判定不會因此狀況造成加工浪費,故判定風險為低等。

#### 分析要因(Anaylze):

Why-Why 分析如下表二十一所示:

表 二十一 BP Why-Why 分析表

Problem Issue/Statement: Long changeover time			
1.為什麼造成換批時間過長?	每一批需10分鐘的換批時間		
2.為什麼需要10分鐘的換批時間?	不同大批需區隔		
3.為什麼不同大批需區隔?	防止混料		
4.有沒有更好的方式防止混料?	研究其他方式防混並小於10分鐘		

資料來源:本研究整理

TRC(Technical Root Cause):大批需區隔 10 分鐘,造成等待時間的浪費。

SRC(System Root Cause): 沒有系統自動區隔大批與大批間的時間。

# 改善問題(Improve):

#### TRC(Technical Root Cause):

在 BP 站連續入料的狀況下,常因大批與大批間的區隔距離未做好,故常有混料的情形發生,為避免異常的情形發生故拉長大批與大批的間隔時間且為人為控制, 但也因此造成生產週期過長。

現有植球站流程如下:掃描作業批號→入植球機作業→換大批→手動放置隔板→ 迴焊爐/清洗機→收料/數量清點→收隔板

故縮短換大批的時間必須由系統自動控制,才能達到準確的區隔。

# 維持管制(Control):

SRC(System Root Cause): Jidoka, 加入人員決策的自動化

因換大批後的隔板為人員手動放置,為防止每個人忘記放置隔板及放置隔板的時間不一及造成前、後不同身份材料互混,故設定較保守的時間,讓作業人員執行。 事實上以機台的軌道速度計算,大批與大批間的間隔時間,僅需 1 分鐘就能有效 間隔。故軟體開發在作業前 track in 不同大批號時,AGS(Assembly GUI System)系 統強制輸入隔板流水號,並與植球機台連結自動控制間隔時間,在設定間隔時間 未到前,不得輸入下一批號且機台也不會稼動。達到精實生產中的防呆機制。

#### 3. 合檢站(FV)

#### 問題界定(Define):

表 二十二 FV 站 4M 分析表

4M	生產週期過長的原因	評估結果	浪費屬性	風險
人(Man)	人員技能不熟悉	因目視檢查易產生疲倦, 故影響檢驗速度	動作浪費	高
エ(Method)	過多的檢驗項目	1顆IC平均約有15~20項不良項目 ,影響檢驗速度	不良品	高
料(Material)	材料不良重工	不良重工率約890ppm,在業界規範內	重工浪費	低
機(Machine)	機台一時性停機過高	約168分鐘鳴叫一次,在業界規範內	加工浪費	低

資料來源:本研究整理

#### 衡量現況(Measure):

#### 人(Man):

人員技能不熟悉:該站別為整個生產製程的最後一關的站別,其目的為將所有有可能在生產的過程中造成的不良品檢驗出來,並透過重工或者報廢使得材料下線,但因目前的方式皆為使用人工目視檢查,人員易產生疲倦,影響檢驗速度。 判定會因此狀況造成動作浪費,故判定風險為高等。

#### 工(Method):

過多的檢驗項目:進一步分析為人員檢驗速度過慢,主因為所有出貨的材料,皆 必須經過 100%人員的外觀檢驗,其檢驗項目可能多達十多種,在避免品質不佳被 客戶抱怨的壓力下,作業員皆放慢時間檢驗,欲達最高品質的檢出力。判定會因 此狀況造成不良浪費,故判定風險為高等。

#### 料(Material):

材料不良重工:生產作業過程中會有不良產生,檢出後部份需做重工步驟,根據

個案公司的資料統計結果,目前的不良重工率約890ppm,為符合業界規範的水準。 判定不會因此狀況造成重工浪費,故判定風險為低等。

#### 機(Machine):

機台一時性停機過高:機台的鳴叫率,是可能影響作業產出不足的原因,故統計鳴叫間隔的時間判斷是否可能因鳴叫率過高造成,統計結果為168分鐘鳴叫一次,為符合業界規範的水準。判定不會因此狀況造成加工浪費,故判定風險為低等。

分析要因(Analyze)

Why-Why 分析如下表二十三所示:

表 二十三 FV Why-Why 分析表

Problem Issue/Statement: Speed of inspection is extremely slow.			
1.為什麼檢驗速度過慢?	因為需100%目視外觀檢驗		
2.為什麼100%外觀檢驗造成速度過慢?	因檢驗項目過多		
3.為什麼檢驗項目過多影響檢驗速度?	因人員檢查易造成疲倦		
4.是否有更好的方式取代人工檢驗?	研發檢驗機台		

資料來源:本研究整理

TRC(Technical Root Cause):人員檢驗速度過慢。

SRC(Systme Root Cause): 無機台自動檢驗取代人工。

改善問題(Improve):

TRC(Technical Root Cause):

合檢站的檢驗項目在每一顆 IC 裡多達 20~30 種,如表二十四所示:

表 二十四 合檢站檢驗項目

檢驗項目	檢驗細項				
基板	基板崩缺	基板刮傷	基板剝離	基板污染	基板露銅
晶片	晶片崩缺	晶片刮傷	晶片污染	印字內容	
錫球	錫球受損	缺錫球	大球/小球	錫球刮傷	錫球變色
膠體區	膠體刮傷	爬膠高度不足	溢膠	爬膠	
被動元件	元件受損	元件爬錫量不足	元件立件	元件偏移	元件缺件
散熱片	散熱片刮傷	散熱片露銅	散熱片污染	印字內容	

資料來源:本研究整理

對於人員要完全檢驗達到無不良的水準的難度很高,因此會拉長作業人員目視檢驗的時間,故解決機台檢查取代人工目視檢查作業為重要方向。

維持管制 (Control):

SRC(System Root Cause): Jidoka,加入機台自動化

工程單位導入以 ICOS PVI 機台取代人工目視檢查,機台檢出的可疑不良品由人工 100%檢查,良品的部份由人工抽檢,能大幅減少人工目視檢查的數量約 90%,作業人員只要針對 10%的可疑不良品做檢查即可達到原來的品質把關水準。



## 圖 二十七 ICOS PVI 檢驗機台

改善總結:在統計出停留時間前三大站別後分別進行有效對策改善,其對策整理如下表二十五,其改善實績則在下一階段控管及監控。

表 二十五 解決對策

Issue	As is	To be
Long IQC WT	Too many material idle in the IQC.	Coordinate the material release time with IQC.
Long BP C/T	10 min waiting for recognize the different lots.	Use the shelf to separate the different lots.
Long FV C/T	Too many manual inspection.	Use machine to replace some OP inspection items.

資料來源:本研究整理

## 六、Control→管制

改善前 C/T 實績約為 3.5~3.6 天,遠超過客戶期望的 3 天,在 WK43 對策有效進行改善後,WK43~44 進行 IQC 站別排程控管改善順利由 3.4~3.31 天;WK45~46 進行植球站隔板間隔時間改善,C/T 由 3.31~3.25 天;WK47~49 進行合檢站導入檢查機台取代人工檢查,C/T 由 3.25~2.87 天。

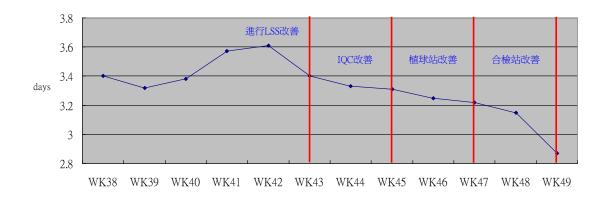


圖 二十八 改善實績

# 第五章 結論與建議

# 第一節 案例公司導入精實六標準差之成效

本研究針對客戶需求改善生產週期以減少其產品的庫存量及新產品上市的時間, 希望以精實六標準差改善手法能夠達成客戶的需求 3 天以內,以 DMAIC 流程分析 進行了以下的改善:

#### (一) 以顧客為導向

改善前充分了解客戶的需求並與客戶的 PC 合作互相配合,進行改善後的成效即符合客戶的需要。

## (二) 以過程為導向

Step by Step 確認改善後的成效,即有效對策達成後再進行下一步,及即時監控生產週期變化,一出現變化即分析解決。

# (三) 完整的教育訓練及推行組織

組織中納入有專業背景的 IE 單位,運用 IE 的專業知識提供解析資料,並共同腦力激盪解決問題,提供對策。再由製造單位執行對策。

#### (四)明確的解決問題步驟 DMAIC

按步就班,依DMAIC 步驟改善,團隊並充份了解其內容涵意。

#### (五)企業形成精實六標準差文化

達到一百萬個機會中出現的缺點數不多於 3.4 個之水準。實際上就是一種改良 後的全面品質管理活動,利用各種統計工具持續追求改善,以達到客戶滿意, 不只是生產週期,品質、財務等都能運用此模式進行解決,並形成六標準差 文化。

# (六)運用統計思考方式解決問題

本研究中,充份利用各站點實測資料,以數據分析 WT/PT,找出影響生產週期最大的站點,並針對問題加以改善。

- (七) 以專案方式進行持續改善
- (八)電腦輔助工具運用。

對策提出中會包含 TRC(Technical Root Cause)、SRC(System Root Cause),其中 SRC 即是運用系統取代現有人工作業或控制,以達到 OPPM 漏失的目標。

# 第二節 管理意涵

本研究運用精實生產系統與六標準差結合,形成精實六標準差,藉以改善生產週期並達到一定成效。其管理意涵為利用本研究步驟定義七大浪費,並找出生產製程中可能造成生產浪費的因子,再運用六標準差品質系統的精神加以降低製程中效率不佳原因。旨在提供欲改善 IC 封裝代工產業生產週期的縮短、品質的提升、效率改善等,作為國內半導體封裝測試產業引進實施制度的參考。

本研究因資源有限,故僅限做生產週期縮短的研究,未來希望可在品質、效率、 交期的準確性方面做更深入的研究,以提高 IC 封裝代工產業企業的競爭力。

# 第三節 結論

本文研究的主要目的是因應台灣半導體封測代工產業,在面臨全球化的競爭環境、市場價格競爭及勞力成本攀升下,許多企業紛紛出走中國大陸,以追求低成本的勞力和土地成本。中國大陸也因政策轉變而從過去的招商引資,到近幾年的擇商選資;促使台灣半導體封測產業進入另一個激烈的競爭中,如何降低成本、縮短交期、提升品質,追求彈性生產,成為企業致勝的關鍵。如何結合精實生產理念及利用六標準差改善手法的協助,縮短生產週期以符合客戶的需求,並透過發掘問題及一連串的對策導入系統改善,達到精實六標準差的目標為首要任務。精實生產系統與六標準差的導入需要管理階層的全員參與。精實生產系統的導入模式從生產系統作業能力的養成,到建立團隊與重視員工的組織文化。六標準差從工廠的控制系統與工具的運用開始進行導入,同時也要建立以客戶為重、注重財務績效的文化。即使有多數研究主張精實生產與六標準差同時導入,但本研究從S公司現階段的生產管理方式分析,發現大型企業組織嚴密,高階經理人緊盯目標,一步一步地使用精實六標準差改善製程,並每日檢視其成效,其最主要的因素是公司高階主管在乎導入精實六標準差後,是否能夠看到相對的成效,如,生產週期縮短、客戶訂單投入量增加或產品成本下降。

依據研究結果得知,這是一個成功可行的改善流程模式。精實六標準差推進的過程中,組織所能提供的技術與品質的支援,將影響精實生產推行的難度高底。這次的改善從高層的承諾開始,分析各製程的問題進行作業改善,事實驗證可以改善約20%的生產週期時間,當然在對策執行及日後的即時監控必須不斷進行,一有變化必須立即分析問題並補強,因此納入管理者的日常管理也是必要條件,這個模式它可以改善縮短特定產品的生產週期並展開至其他產品應用,也可以提供管理者未來在解決其他問題的參考,使管理者在面臨全球化競爭時更具有競爭優勢。

# 第四節 建議

基於台灣半導體封測代工產業的特殊性及競爭對手的激烈競爭,半導體封測產業以代工為主、交期要迅速、品質要好、價格要低,因此以下幾點對半導體封測產業提供的建議。

#### (1)對企業的建議:

半導體封測代工產業已進入微利時代,並朝向大量人力需求型態轉變,必須說服公司高層的認可,並有效的看到改善成效,除滿足客戶的需求外亦能朝成本 cost down、品質精進的方向改善,且利用系統輔助減少因人為產生的錯誤,如此,方能順利推動專案。

#### (2)對員工的建議:

精實生產管理系統之成功,需要企業由上自總經理至現場基層作業員的目標一致 共同努力,從6S、目視化管理等最基礎的層面開始,積極實踐精實生產的精神, 如此才能讓全體職員都能自主的且持續的為減少浪費、降低成本、提升品質而努 力。

# 參考文獻

#### 中文文獻:

- 1. Jeffrey K. Liker, 李芳齡譯(2004), 學豐田模式-精實標竿企業的 14 大管理原則, 美商麥格羅·希爾國際股份有限公司。
- 2. 世界經理文摘,「Six Sigma 提高競爭力的終極武器」, EMBA 世界經理文摘, Vol. 179, No. 7, pp. 84-90, 2001
- 3. 陳崇志(2005),跨國光學企業導入精實生產績效差異之分析,東海大學,EMBA。
- 4. 黃惠琪(2003),我國企業推動  $6\sigma$ 關鍵因素之實證研究,國立成功大學工業管理研所碩士論文。
- 5. 黃永東、馮聖為,「剖析製造業之精實六標準差的 DMAIC 作法」, 品質月刊,第44卷,第3期, pp. 41-48,2008。
- 6. 麥克·喬,精實六標準差簡單講,麥格羅希爾國際出版公司出版,丁惠民 譯, 2005。
- 7. 詹姆斯·渥馬克、丹尼爾·瓊斯,臨界生產方式,李裕昆 譯,中華企業管理發展中心出版,1994。
- 8. 詹姆斯·渥馬克、丹尼爾·瓊斯,精實革命-消除浪費創造獲利的有效方法,鍾漢清 譯,經濟新潮社出版,2004。
- 9. 潘浙楠(2009), 六標準差之戰略創新:專案計劃的選擇與執行, 品質月刊 45:6, 10-15。
- 10. 蘇朝墩,精實六標準差,前程文化事業有限公司出版,2009。

#### 英文文獻:

- 1. Antony, J. Escamilla, JL and Caine, P., "Lean Sigma", Manufacturing Engineer, Vol.82, No. 2, pp. 40-42,2003.
- 2. Antony, J. (2006). Six sigma for service processes. Business Process Management Journal, 12(2), 234-248.
- 3. Brue, G. "Six Sigma for Managers", McGraw-Hill, New York, 2002.
- 4. Brue, G., &; Launsby, R. G. (2003). Design for six sigma: McGraw-Hill New York.
- 5. D. Nave, "How to compare Six Sigma, lean and the theory of constraints," Quality Progress, vol. 35,pp. 73-78, March 2002.
- Henderson,G.R.,2011,Six Sigma Quality Improvement with MINITAB, John Wiley & Sons,New York.
- 7. Harry, M. and Schroeder, R., 2001, "Six Sigma: The Breakthrough Management Strategy Revolutionizing the World' ' Strategy Revolutionizing the World' ' Top Corporations, Technometrics, Vol 43, pp.370.
- Kerzner,H.,1998, In Search of Excellence in Project Management, John Wiley & Sons, New York
- 9. Pande S. Peter. et al.(2000/2001). The Six Sigma Way: How GE, Motorola and Other Top Companies are Honing their Performance.