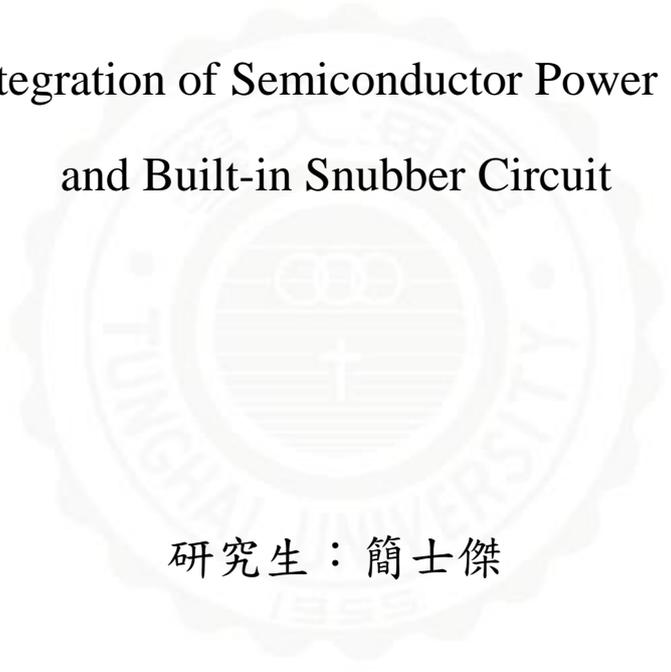


東海大學電機工程學系
碩士論文

整合式功率開關元件與內建緩振電路

The Integration of Semiconductor Power Switch
and Built-in Snubber Circuit



研究生：簡士傑

指導教授：龔正 博士

中華民國 102 年 5 月

致謝

在完成論文的那一刻，總覺得這一切太不真實，很難相信自己真能拿到碩士學位，回想兩年前去敲龔老師的門，詢問老師是否願意收我當學生，老師對我說：「如果你認真學，保證你可以學到很多東西，但是如果你想混……」。我真希望能把心臟挖出來，宣誓效忠，我再也不想混了。

真感謝龔正老師如慈父般的教育風格，無論再基本的問題，老師都會把它當成是很有水準的問題跟我討論，直到越學越多才了解，老師是在保護一個脆弱但是願意學習的自尊心，讓我可以越學越有自信，越學越發現樂趣，這份恩情將讓我永生難忘。

而最該感謝的是父母了，在我這年紀依然願意供我念書，並且全力支持我，讓我無後顧之憂的全心投入於專業研究上。另外我女友蔡鎔任小姐也是功不可沒，在枯燥的論文數據中，他總是扮演我的開心果，讓個性沉悶的我總能帶著歡笑與愉快的心情面對論文。

兩年的碩士班生活，一本論文的完成，其中要感謝的人太多太多了，在此謝謝我的家人、同學、謝謝老師、謝謝電機系、謝謝東海大學給我這麼豐富的兩年，它將會是我人生中最不願忘記的兩年。

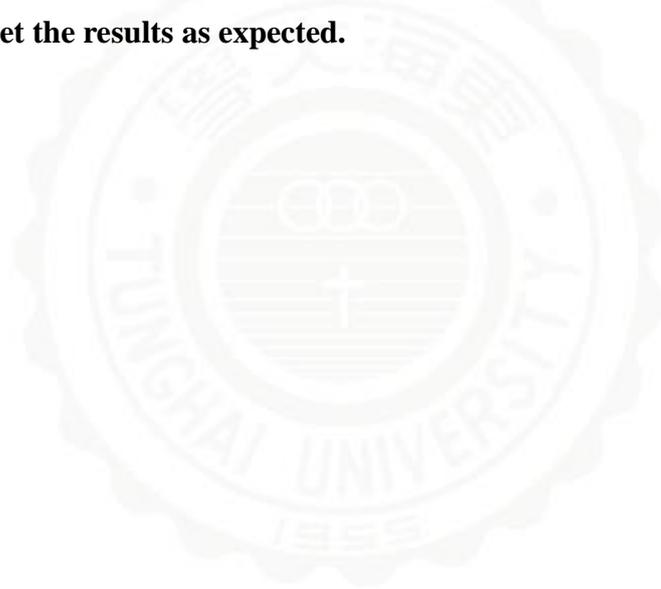
簡士傑 2013/06/10 東海大學

中文摘要

本文針對返馳式電路中，開關元件切換瞬間的突波造成元件損毀現象進行探討，文中使用軟體 C++ 建構一系統著手返馳式電路設計，此系統可輕易設計多種不同規格返馳式電路以便於比較與分析。於緩振電路(Snubber)分析部分，先將掛載於電路上的緩振電路，簡化為等效電路，並拆解為四個工作步驟，推導其方程式，再使用軟體 Matlab 模擬並以數值分析此等效電路，使得對於緩振電路的設計有更進一步的了解。最後提出 Power IC 內建緩振電路新構想，將一般外掛於切換式電路上的緩振電路積體化於 IC 內部，使用軟體 Tsuprem 模擬元件，而後載入電性分析軟體 medice 搭配 Hspice 語法模擬實現 Power IC 內建緩振電路。

Abstarct

The power components in the transient state of switching will cause voltage overshoot on the circuit that is particularly serious to the system safty. In this thesis, we use the C++ language to design flyback circuits. It will be easier to design, make compareisons between different designs, and analyze flyback circuits with different specifications by using a computer program. In the analysis of snubber circuit, we simplify the complicated circuit to a equivalent circuit. Then, we use four work steps to derive the equations. Finally, we use Matlab language to perform numerical analyses on the snubber circuit, more understanding about how to control $V_d(MAX)$ was obtained. At the last, we propose the idea of snubber built-in Power IC, and using T-suprem to simulate the device process. Then use Medice to load the devices for circuit simulation, and finally we get the results as expected.



目錄

致謝.....	i
中文摘要.....	ii
Abstarct.....	iii
目錄.....	iv
圖目錄.....	vii
表目錄.....	x
第 1 章、緒論.....	1
1.1 研究動機.....	1
1.2 研究方法.....	2
1.3 論文架構.....	3
第 2 章、直流降壓轉換器電路.....	5
2.1 降壓(Buck)轉換器.....	5
2.1.1 降壓轉換器工作原理.....	5
2.1.2 降壓轉換器暫態分析.....	5
2.2 返馳式(Flyback)轉換器.....	11
2.2.1 返馳式轉換器工作原理.....	11
2.2.2 返馳式轉換器暫態分析.....	11

第 3 章、返馳式電路設計與轉換效率分析.....	17
3.1 變壓器規格設計-ISspice 模擬與驗證.....	17
3.2 設計考量與 UHV_700V_MOS 條件限制.....	21
3.2.1 C++輔助設計.....	22
3.2.2 套用 UHV_700V_MOS 設計模擬.....	26
3.3 轉換效率分析.....	30
3.3.1 功率計算方式.....	30
3.3.2 一次側感值(L_{pri})的影響.....	31
3.3.3 切換頻率(f_s)的影響.....	32
3.3.4 責任週期(D)的影響.....	33
3.3.5 匝數比(n)與責任週期(D)同時改變的影響.....	34
第 4 章、突波現象與緩振(Snubber)電路.....	35
4.1 突波現象與發生原因.....	35
4.1.1 寄生元件與開關切換.....	35
4.1.2 Matlab 數值分析.....	38
4.2 緩振(Snubber)電路.....	43
4.2.1 緩振電路工作原理.....	43
4.2.2 緩振電路工作流程.....	44
4.2.2.1 工作流程圖.....	44

4.2.2.2 公式推導.....	46
4.2.3 Matlab 數值分析.....	52
4.2.4 工作於返馳式電路中的緩振電路.....	57
4.3 Power IC 內建緩振電路.....	58
4.3.1 結構圖說明.....	58
4.3.2 元件製程模擬與 I-V 特性.....	60
4.3.3 內建緩振電路模擬驗證.....	62
4.4 緩振二極體最佳設計.....	64
4.4.1 改變 W_{pn} 特性模擬.....	65
4.4.2 改變 $W_{channel}$ 特性模擬.....	68
第 5 章、結論與未來展望.....	71
5.1 結論.....	71
5.2 未來展望.....	72
參考文獻.....	73

圖目錄

圖 1.3-1	論文架構圖	4
圖 2.1-1	降壓型轉換器電路	5
圖 2.1-2	電壓電流波形圖	7
圖 2.1-3	開關導通時簡圖	8
圖 2.1-4	開關開路時簡圖	9
圖 2.1-5	電容器電流	10
圖 2.2-1	返馳式電路等效電路圖	11
圖 2.2-2	電壓電流波形圖	13
圖 2.2-3	開關 turn on 時簡圖	14
圖 2.2-4	開關 turn off 時簡圖	15
圖 3.1-1	返馳式電路示意圖	18
圖 3.1-2	電流波形圖	19
圖 3.1-3	輸出電壓電流波形圖	20
圖 3.2-1	程式架構流程圖	23
圖 3.2-2	迴圈取樣流程圖	23
圖 3.2-3	Spectre 設計返馳式電路架構圖	27
圖 3.2-4	輸出電壓波形圖	27
圖 3.2-5	開關電流波形圖	28

圖 3.2-6	開關電壓波形圖.....	28
圖 3.3-1	功率計算示意圖.....	30
圖 4.1-1	寄生元件示意圖.....	36
圖 4.1-2	開關元件等效電路圖.....	36
圖 4.1-3	開關 turn off 後等效電路圖.....	36
圖 4.1-4	<圖 4.1-3>之電壓 $v_c(t)$ 波形圖.....	38
圖 4.1-5	$V_D(MAX)$ 與電感 L 關係圖.....	40
圖 4.1-6	$V_D(MAX)$ 與電容 C_{oss} 關係圖.....	40
圖 4.1-7	$V_D(MAX)$ 與線電阻 R_{line} 關係圖.....	41
圖 4.1-8	最大電壓 $V_D(MAX)$ 與輸入電壓 V_s 比例關係圖.....	41
圖 4.1-9	RC 同時改變與 $V_D(MAX)$ 關係 3D 立體圖.....	42
圖 4.2-1	緩振電路示意圖.....	43
圖 4.2-2	緩振等效電路圖.....	43
圖 4.2-3	開關元件外掛緩振電路等效電路圖.....	44
圖 4.2-4	緩振電路工作流程圖.....	44
圖 4.2-5	緩振電路步驟一等效電路.....	46
圖 4.2-6	緩振電路步驟二等效電路.....	47
圖 4.2-7	緩振電路步驟三等效電路.....	49
圖 4.2-8	緩振電路步驟四等效電路.....	51

圖 4.2-9	比較 Matlab 與 Spectre 所畫之波形圖.....	54
圖 4.2-10	t_1 與 t_2 標示圖.....	54
圖 4.2-11	不同 C_{sn} 之 $V_D(t)$ 波形圖.....	55
圖 4.2-12	C_{sn} 改變觀察 $V_D(MAX)$ 與 t_2 變化.....	55
圖 4.2-13	不同 R_{sn} 之 $V_D(t)$ 波形圖.....	56
圖 4.2-14	R_{sn} 改變觀察 $V_D(MAX)$ 與 t_2 變化.....	56
圖 4.3-1	內建緩振電路 Power IC 電路示意圖.....	59
圖 4.3-2	內建緩振電路 Power IC 結構圖.....	59
圖 4.3-3	tsuprem 模擬之內建緩振電路 Power IC 結構圖.....	60
圖 4.3-4	開關 MOS 元件 I-V 特性曲線圖.....	61
圖 4.3-5	緩振電路二極體 I-V 特性曲線圖.....	61
圖 4.3-6	未加入緩振電路 V_D 波形圖.....	63
圖 4.3-7	加入緩振電路後 V_D 波形圖.....	63
圖 4.4-1	$W_{PN} = 20\mu m$ 時 I-V 特性曲線圖.....	65
圖 4.4-2	$W_{PN} = 40\mu m$ 時 I-V 特性曲線圖.....	66
圖 4.4-3	$W_{PN} = 60\mu m$ 時 I-V 特性曲線圖.....	67
圖 4.4-4	一工作週期之 I_{DioD} (紅色)與 V_D (黑色)波形圖.....	68
圖 4.4-5	$W_{PN} = 40\mu m$ 時，改變 $W_{channel}$ 之 I-V 波形圖.....	69
圖 4.4-6	$W_{PN} = 60\mu m$ 時，改變 $W_{channel}$ 之 I-V 波形圖.....	70

表目錄

表 3.3-1	改變變壓器感值(L_{pri})功率分配表.....	31
表 3.3-2	改變切換頻率(f)功率分配表.....	32
表 3.3-3	改變責任週期(D)功率分配表.....	33
表 3.4-4	匝數比(n)與責任週期(D)同時改變功率分配表.....	34



第 1 章、緒論

1.1 研究動機

切換式電路在現今生活使用上相當廣泛，從 LED 驅動電路[1]-[4]、馬達、變壓器[5]-[11]、一直到個人電腦，均可見它的存在，從早期的機械式開關一直到今日電子產品 IC 化的時代，開關元件[12]-[17]的地位與日俱增，可以說只要用電，免不了開關元件的使用。近年來半導體製程技術進步，功率元件越做越小，但是對規格的要求卻不見降低，高耐壓、大電流、低導通電阻、高切換速度等，無一不要求面面俱到，但是伴隨而來的問題卻不得不面對。

返馳式開關電源供應器[18]-[23]廣泛運用於工業中，此電路至少需要一組開關、一組變壓器，各種多樣化設計，卻都免不了開關與變壓器的存在，變壓器存在一個小於 1 的耦合係數，能量無法百分百傳送至二次側時，殘留在一次側的能量將由開關元件吸收，不同於以往，在 IC 化的時代，小面積高速度是唯一要求，但小面積伴隨著小電容 (C_{oss})，高速度伴隨著大電壓 ($V = L di/dt$)，開關元件需要承受的考驗由此可知。

坊間有許多探討開關瞬間造成突波的文章[24][25]，解決方式多是利用緩振電路(Snubber)，緩振電路的設計可以是被動[26]-[31]或是主

動的[32]-[36]，在多樣化的設計當中，卻脫離不了同一理念，就是針對變壓器那殘留在一次側的能量，提供另一個路徑舒緩電流，使開關元件避免於承受這些能量，進而提升開關元件的穩定性。

既然返馳式電路的開關元件都得面對這些問題，都需要緩振電路，又都存活在這 IC 化的時代中，何以不將緩振電路與開關元件一起 IC 化呢?如此不但提升 Power IC 的穩定性，讓返馳式電路有更大的工作範圍，更長的工作時間，更可以同時降低緩振二極體和開關元件對突波耐壓的要求，達到更好的效果與更低的成本。

1.2 研究方法

本論文從返馳式電路的設計著手，搭配使用軟體 C++，設計一個可以計算固定輸出入電壓搭配多種不同規格之開關、變壓器，或固定變壓器規格搭配多種不同輸出入電壓的系統。

使用此系統設計符合需求的返馳式電路以觀察開關電壓、電流波形，再使用數學軟體 Matlab 搭配電路模擬軟體 Spectre 與 Hspice，設計並分析探討緩振電路工作原理與情況，其中使用 Matlab 軟體對單一元件改變時所造成的結果，以數學方程式型態分析探討。

最後使用元件設計軟體 TCAD tsuprem 與 medici，模擬製程元件，再搭配 Hspice 語法進行電路模擬，得以證實內建緩振電路工作情況

與電壓波形圖符合理論分析。並改善元件最佳化緩振二極體，完成最佳化 Power IC 內建緩振電路。

1.3 論文架構

本論文共分五個章節，架構如<圖 1.3-1>，第一章為緒論，節紹切換式電路應用與由來，並解釋研究目的與研究方法；第二章由直流降壓轉換器電路基本原理開始介紹；在了解基本原理後，第三章著手設計返馳式電路並分析其轉換效率，與探討返馳式電路優缺點；第四章進行返馳式電路缺點分析與改善，從了解突波來源，分析突波成因，介紹等效電路，推導工作流程，並使用 Matlab 數值分析，最後設計 Power IC 內建緩震電路，再以製程軟體 tsuprem 與電性分析軟體 medici 模擬觀察，並最佳化此元件；第五章提出最後的結論，並提出未來可以更進一步改良的空間。

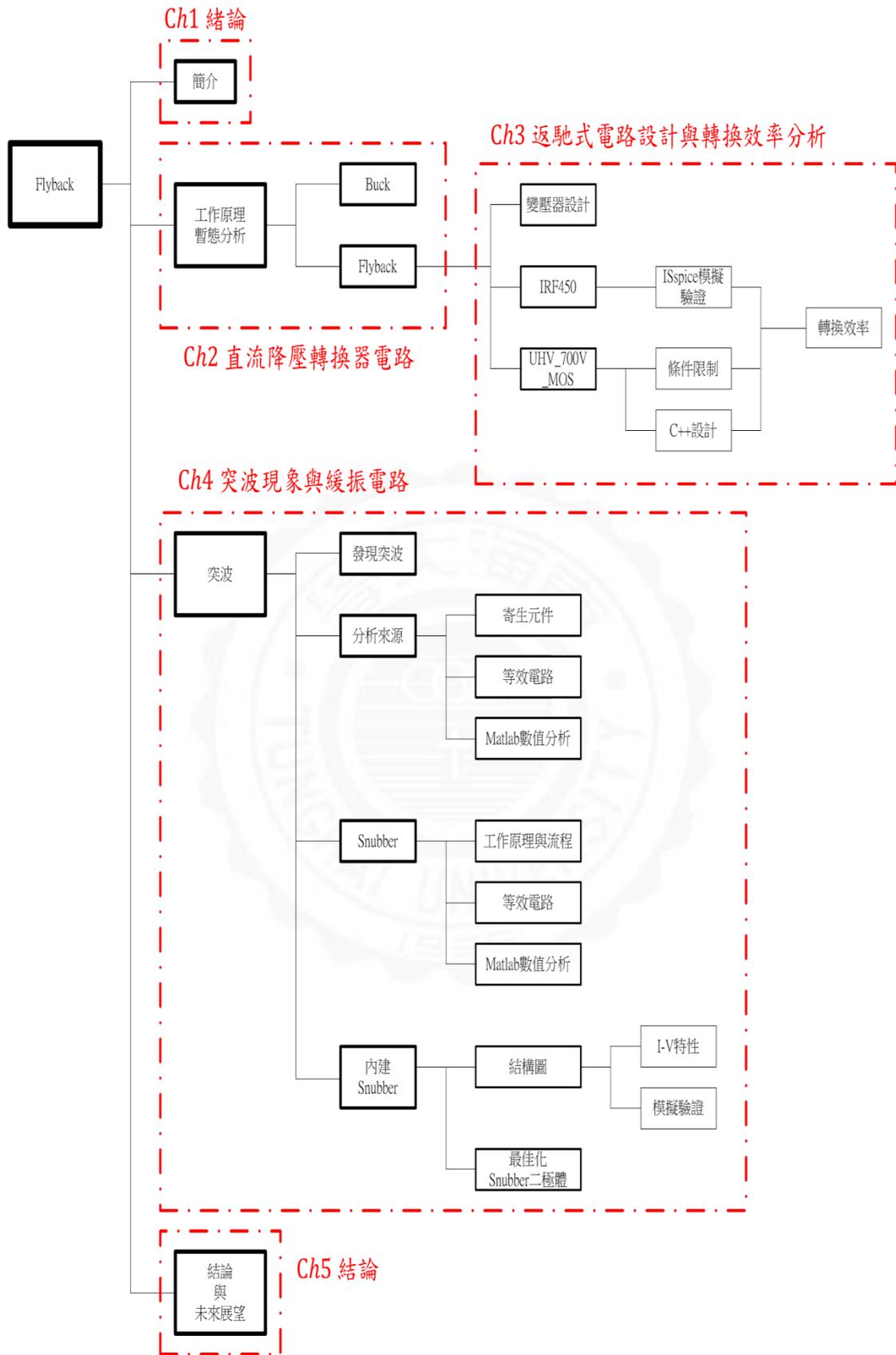


圖 1.3-1 論文架構圖

第 2 章、直流降壓轉換器電路

2.1 降壓(Buck)轉換器

2.1.1 降壓轉換器工作原理

降壓轉換器為無隔離之 DC-DC 轉換器[37][38]，<圖 2.1-1>為一 LC 低通濾波器加至一基本轉換器。當開關閉合時二極體開路，此時電感器為充電狀態，當開關打開二極體提供一路徑給電感器電流對電容充電。此電路之所以能夠降壓，主因是只有在輸入電壓 V_d 大於輸出電壓 V_o 時，儲能電感才會被充電。

降壓型轉換器較少單獨應用於一般電路與產品上，因其改變電壓的因子只有責任週期(D)，礙於太大或太小的責任週期均會影響電路的穩定性，主要還是衍生型的電路如順向式[39]-[41]、推挽式[42]-[44]與返馳式轉換器的應用較為普遍。

2.1.2 降壓轉換器暫態分析

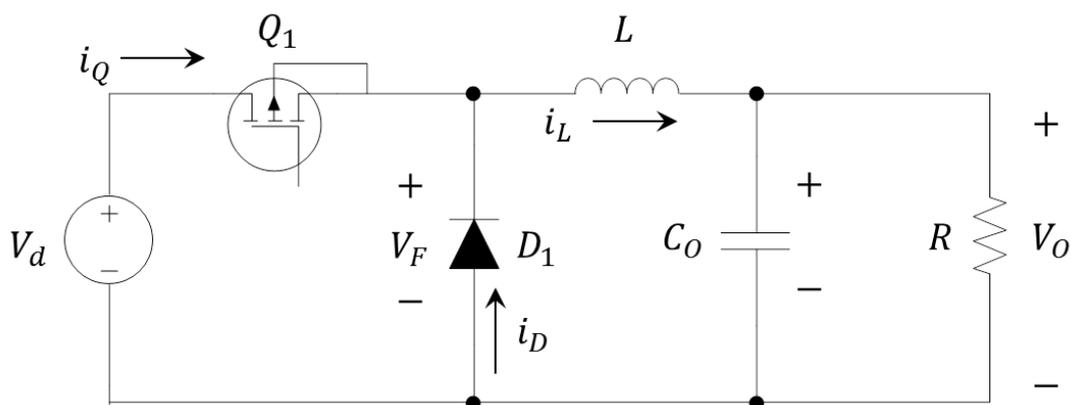


圖 2.1-1 降壓型轉換器電路

<圖 2.1-2>為電壓電流波形圖

v_g 為開關 MOS 閘極(Gate)電壓。

t_{on} 時開關導通； t_{off} 時開關為開路。

v_{SW} 為開關 MOS 汲-源極(Drain – Source)跨壓，當 V_{SW} 為峰值時，開關 MOS 需承受的電壓為輸入電壓 V_d 。

v_L 為電感 L 跨壓。

t_{on} 時 $V_L = V_d - V_O$ ； t_{off} 時 $V_L = -V_O + V_{Diode}$ 。

i_Q 為流過開關 MOS 的電流，方向如<圖 2.1-1>所示。

t_{on} 時，開關導通，電壓源對電感充電，電流緩慢上升；

t_{off} 時，開關開路，MOS 無電流通過。

i_D 為二極體電流，方向如<圖 2.1-1>所示。

t_{on} 時，二極體開路，無電流通過；

t_{off} 時，開關開路，電感內的能量對電容充電，能量越來越少，

故電流緩慢下降。

i_{C_0} 為電容電流。

t_{on} 時，電感對電容充電，電流緩慢增加；

t_{off} 時，電容對負載放電，電流緩慢下降。

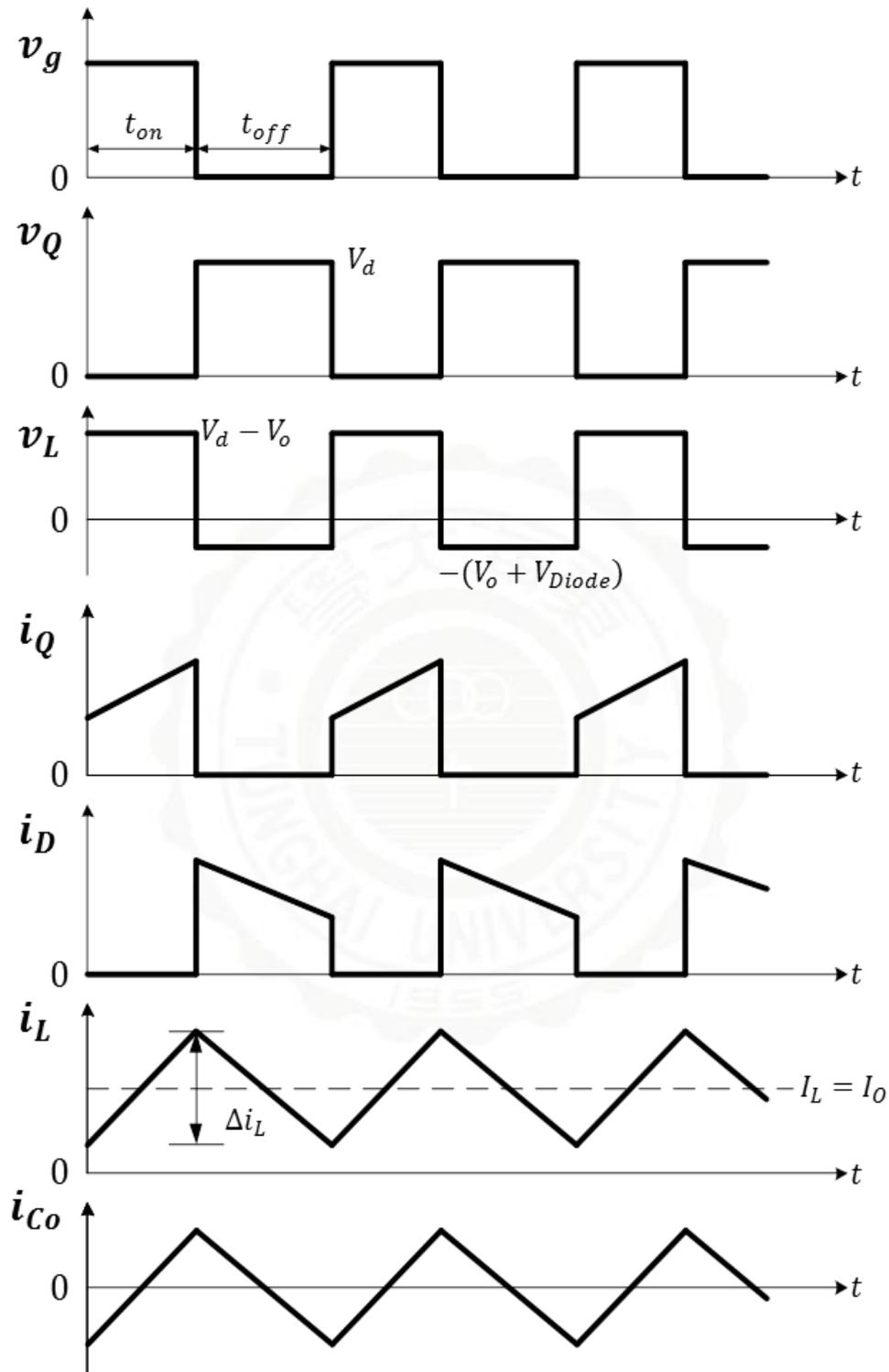


圖 2.1-2 電壓電流波形圖

降壓是轉換器操作於穩態模式下，且工作於連續電流模式；其中切換週期為 T ；開關導通時間為 DT ；開路時間為 $(1-D)T$ 。則

電感電流為週期性：

$$v_L = V_d - V_O = L \frac{di_L}{dt} \quad (2.1-1)$$

平均電感電壓為零：

$$V_L = \frac{1}{T} \int_t^{t+T} v_L(\tau) d\tau = 0 \quad (2.1-2)$$

平均電容電流為零：

$$I_C = \frac{1}{T} \int_t^{t+T} i_C(\tau) d\tau = 0 \quad (2.1-3)$$

<圖 2.1-3>為開關 turn on 時簡化電路圖，二極體開路，電感器兩端電壓為

$$v_L = V_d - V_O = L \frac{di_L}{dt} \quad (2.1-4)$$

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_d - V_O}{L} \quad (2.1-5)$$

則平均電流

$$(\Delta i_L)_{on} = \left(\frac{V_d - V_O}{L} \right) DT \quad (2.1-6)$$

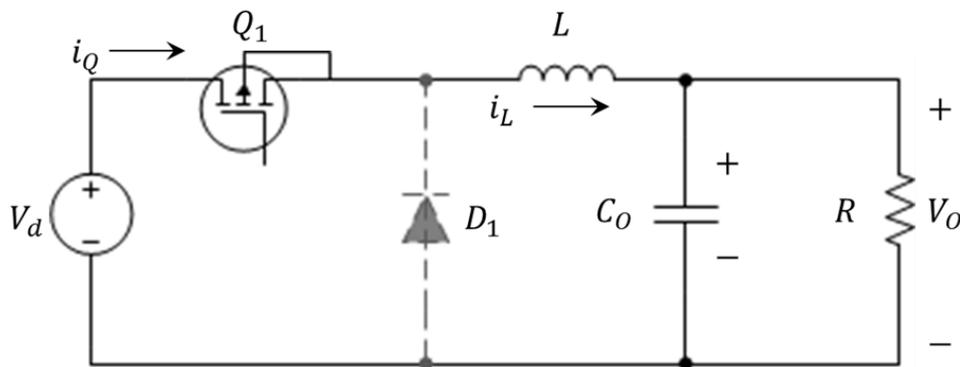


圖 2.1-3 開關導通時簡圖

<圖 2.1-4>為開關開路時簡化電路圖，儲存於 L 內的能量以 i_L 對電

容充電，電感器兩端電壓為

$$v_L = -V_O = L \frac{di_L}{dt} \quad (2.1-7)$$

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = -\frac{V_O}{L} \quad (2.1-8)$$

平均電流為

$$(\Delta i_L)_{off} = -\left(\frac{V_O}{L}\right)(1-D)T \quad (2.1-9)$$

$$\text{因能量守恆} (\Delta i_L)_{on} + (\Delta i_L)_{off} = 0 \quad (2.1-10)$$

$$\left(\frac{V_d - V_O}{L}\right)DT - \left(\frac{V_O}{L}\right)(1-D)T = 0 \quad (2.1-11)$$

由式(2.1-6)(2.1-9)(2.1-11)可解得輸出入關係式為

$$V_O = V_d D \quad (2.1-12)$$

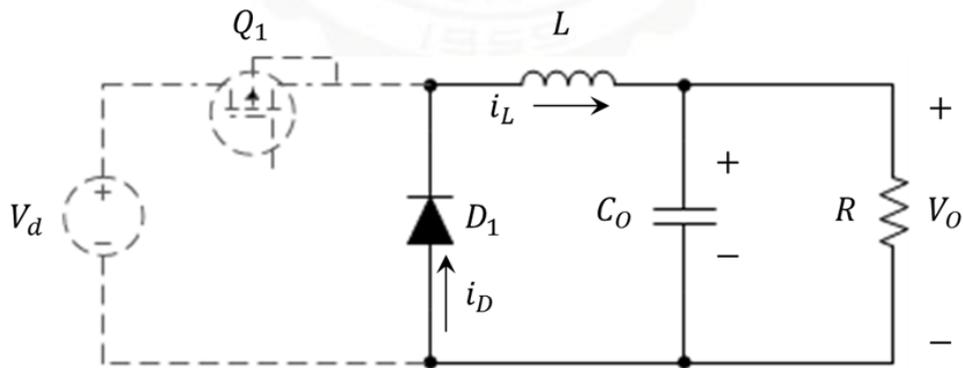


圖 2.1-4 開關開路時簡圖

輸出電壓漣波：

對一有限電容值而言，輸出電壓無法保持完全固定不變。輸出電壓變動，可由電容器之電壓與電流關係求得，電容器電流為

$$i_C = i_L - i_R \quad (2.1-13)$$

充電變化 ΔQ 如<圖 2.1-5>所示之三角形面積

$$\Delta Q = \frac{1}{2} \left(\frac{T}{2} \right) \left(\frac{\Delta i_L}{2} \right) = \frac{T \Delta i_L}{8} \quad (2.1-14)$$

$$\Delta V_O = \frac{T \Delta i_L}{8C} \quad (2.1-15)$$

$$\Delta V_O = \frac{T}{8C} \frac{V_O}{L} (1-D)T = \frac{V_O(1-D)}{8LCf^2} \quad (2.1-16)$$

其中 ΔV_O 為輸出電壓之峰對峰值漣波，簡化式(2.1-16)得

$$\frac{\Delta V_O}{V_O} = \frac{1-D}{8LCf^2} \quad (2.1-17)$$

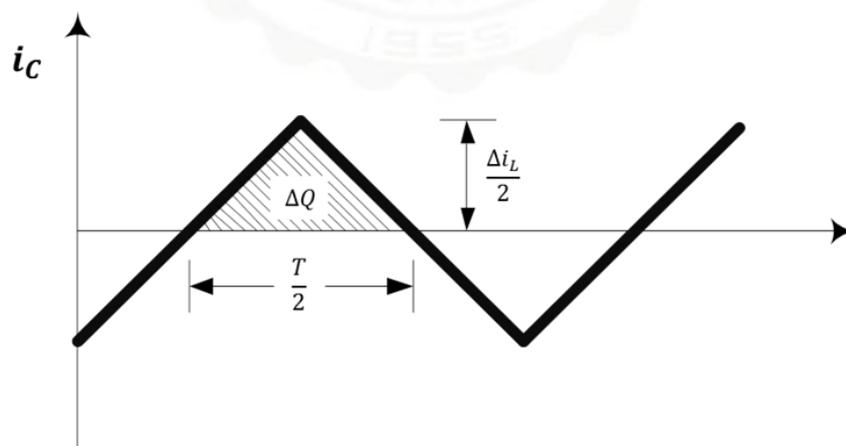


圖 2.1-5 電容器電流

2.2 返馳式(Flyback)轉換器

2.2.1 返馳式轉換器工作原理

Flyback 為輸入與輸出間有隔離之 DC-DC 轉換器[37][38]，<圖 2.2-1>使用包含磁化電感 L_m 之變壓器模型，當考慮開關性能與保護時，則磁漏感效應極為重要。

Flyback 電路基本操作原理為，當開關導通時能量儲存於 L_m 內，當開關開路時，將能量傳送至負載。電路以兩種開關狀態來分析以求得輸出與輸入間關係。詳述於 2.2.2 節。

2.2.2 返馳式轉換器暫態分析

<圖 2.1-1>為完整的 Flyback 等效電路圖， L_m 為變壓器一次側感值，匝數比 $\frac{N_1}{N_2}$ ， R 為負載阻抗。

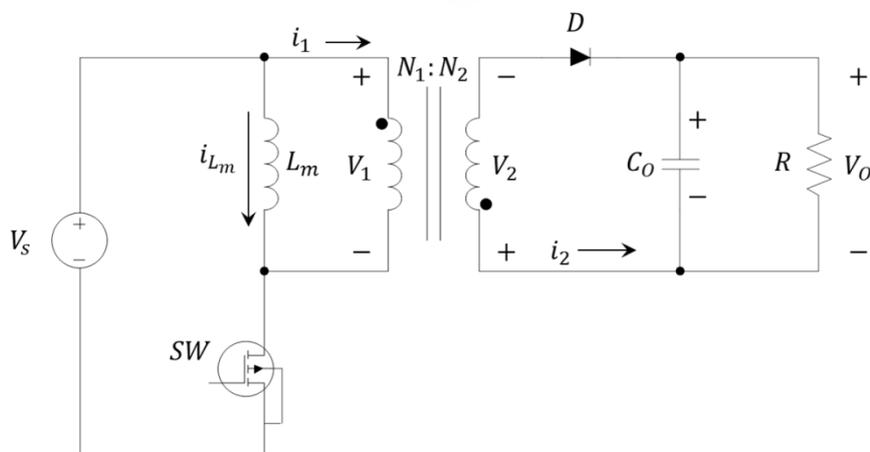


圖 2.2-1 返馳式電路等效電路圖

<圖 2.1-2>為電壓電流波形圖

v_g 為開關 MOS 閘極(Gate)電壓。

t_{on} 時開關導通； t_{off} 時開關為開路。

V_{SW} 為開關 MOS 汲-源極(Drain – Source)跨壓，當 V_{SW} 為峰值時，開關 MOS 需承受的最大電壓，如公式(2.2-13)

v_1 為一次側電感 L_m 跨壓。

t_{on} 時 $V_1 = V_s$ ； t_{off} 時 V_1 為二次側反射之電壓。

i_1 為流過開關 MOS 的電流，方向如<圖 2.2-3>所示。

t_{on} 時，開關導通，電壓源對電感充電，電流緩慢上升；

t_{off} 時，開關開路，MOS 無電流通過。

i_2 為二次側電流，方向如<圖 2.2-3>所示。

t_{on} 時，二極體開路，無電流通過；

t_{off} 時，開關開路，電感內的能量經變壓器以電流方式傳送至二次側，能量會越來越少，故電流緩緩下降。

V_2 為變壓器二次側電壓。

t_{on} 時，因變壓器打點方向二次側電壓與一次側相反，故經由變壓器輸出為 $\frac{-V_s}{n}$ ；

t_{off} 時， $V_2 = -V_o$ ，但考量二極體造成的壓降 V_F ，故 $V_2 = -V_o + V_F$ 。

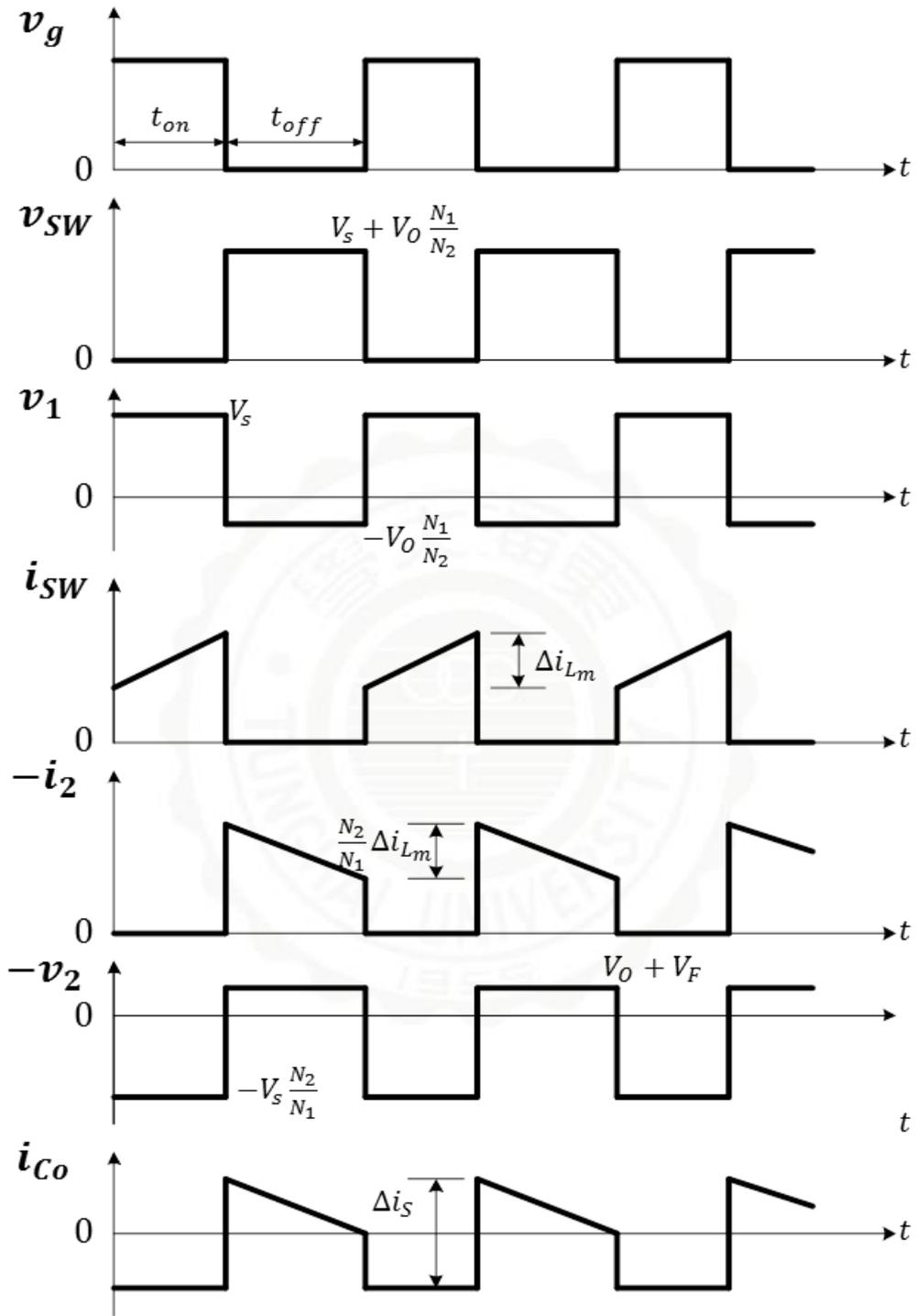


圖 2.2-2 電壓電流波形圖

<圖 2.2-3>為開關導通時簡化電路圖，觀察一次側電壓 v_1 ，因理想上開關導通視為短路，則一次側電壓

$$v_1 = V_s = V_L = L_m \frac{di_{Lm}}{dt} \quad (2.2-1)$$

$$\frac{di_{Lm}}{dt} = \frac{\Delta i_{Lm}}{\Delta t} = \frac{\Delta i_{Lm}}{DT} = \frac{V_s}{L_m} \quad (2.2-2)$$

$$(\Delta i_{Lm})_{on} = \frac{V_s DT}{L_m} \quad (2.2-3)$$

二次側電壓

$$v_2 = v_1 \left(\frac{N_1}{N_2} \right) = V_s \left(\frac{N_2}{N_1} \right) \quad (2.2-4)$$

$$V_D = -V_o - V_s \left(\frac{N_2}{N_1} \right) < 0 \quad (2.2-5)$$

此時二極體反偏為開路，無電流

$$i_2 = 0 ; i_1 = 0。$$

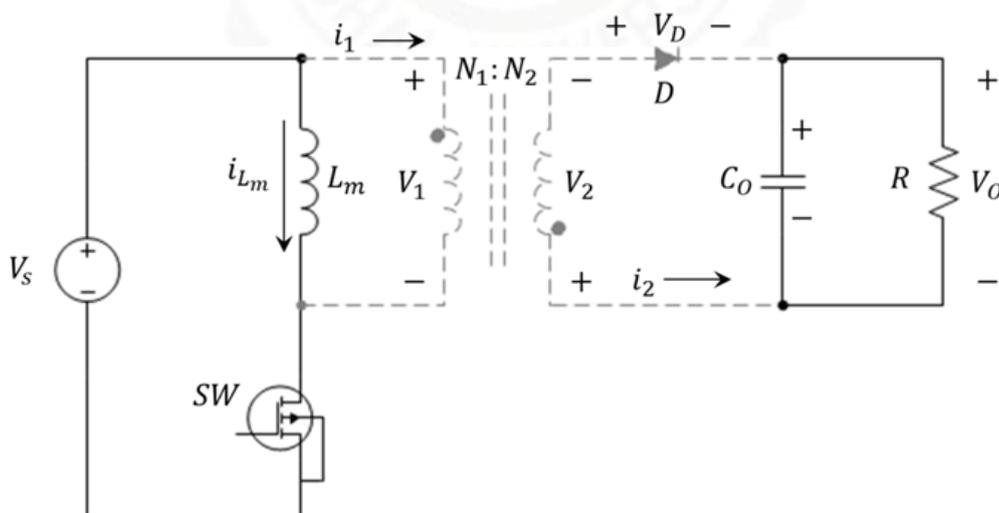


圖 2.2-3 開關 turn on 時簡圖

<圖 2.2-4>為開關開路時簡化電路圖，儲存於 L_m 內的能量以 i_{L_m} 經變壓

器流往二次側，此時二極體導通，則

$$v_2 = -V_o \quad (2.2-6)$$

$$v_1 = v_2 \frac{N_1}{N_2} = -V_o \frac{N_1}{N_2} = L_m \frac{di_{L_m}}{dt} \quad (2.2-7)$$

$$\frac{di_{L_m}}{dt} = \frac{\Delta i_{L_m}}{\Delta t} = \frac{\Delta i_{L_m}}{(1-D)T} = -\frac{V_o N_1}{L_m N_2} \quad (2.2-8)$$

$$(\Delta i_{L_m})_{close} = \frac{-V_o(1-D)T N_1}{L_m N_2} \quad (2.2-9)$$

$$\text{因能量守恆} (\Delta i_{L_m})_{on} + (\Delta i_{L_m})_{close} = 0 \quad (2.2-10)$$

由式(2.2-3)(2.2-9)(2.2-10)可推導出一極重要公式

$$V_o = V_s \frac{D N_2}{1-D N_1} \quad (2.2-11)$$

$$i_D = -i_1 \left(\frac{N_1}{N_2} \right) = i_{L_m} \left(\frac{N_1}{N_2} \right) \quad (2.2-12)$$

開關元件需承受的耐壓會大於輸入電壓

$$v_{SW} = V_s - v_1 = V_s + V_o \left(\frac{N_1}{N_2} \right) > V_s \quad (2.2-13)$$

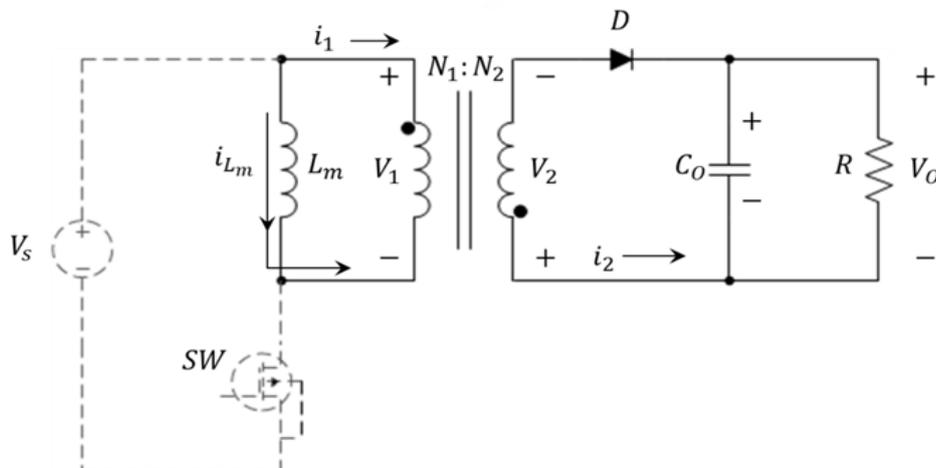


圖 2.2-4 開關 turn off 時簡圖

假設理想時，輸入功率=輸出功率

$$P_S = P_O \rightarrow V_S I_S = V_S I_{L_m} D = \frac{V_o^2}{R} \quad (2.2-14)$$

$$* (I_S = I_{L_m} D)$$

$$I_{L_m} = \frac{V_o^2}{V_S D R} \quad (2.2-15)$$

由公式(2.2-11)(2.2-15)

$$I_{L_m} = \frac{V_S D}{(1-D)^2 R} \left(\frac{N_2}{N_1}\right)^2 \quad (2.2-16)$$

欲維持 CCM 工作模式， $I_{L_m, \min} \geq 0$ ，由式(2.1-3)(2.1-16)

$$\begin{aligned} I_{L_m, \min} &= I_{L_m} - \frac{\Delta i_{L_m}}{2} \\ &= \frac{V_S D}{(1-D)^2 R} \left(\frac{N_2}{N_1}\right)^2 - \frac{V_S D T}{2 L_m} \end{aligned} \quad (2.2-17)$$

CCM 與 DCM 臨界模式為 $I_{L_m, \min} = 0$ ，則

$$\begin{aligned} \frac{V_S D}{(1-D)^2 R} \left(\frac{N_2}{N_1}\right)^2 &= \frac{V_S D T}{2 L_m} = \frac{V_S D}{2 L_m f} \\ L_{m, \min} &= \frac{(1-D)^2 R}{2 f} \left(\frac{N_1}{N_2}\right)^2 \end{aligned} \quad (2.2-18)$$

$$\frac{\Delta V_o}{V_o} = \frac{D}{R C f} \quad (2.2-19)$$

第 3 章、返馳式電路設計與轉換效率分析

3.1 變壓器規格設計-IS spice 模擬與驗證

經由第 2 章的公式推導，我們以此原理設計一返馳式電路[45][46]，
並使用 Power MOS IRF450 做為開關元件。

開 關 元 件：IRF_450(500V/13A/0.4Ω)

輸 入：DC=380V

輸 出：15V/10A

快速 二極體：MUR3010PT(100V/15A)

切 換 頻 率： $f_s=50\text{kHz}$

電阻性 負載： $R_L=1.5\Omega$

責 任 週 期： $D=0.25$

利用上述條件設計變壓器規格：

$$\text{由式(2.2-11)} V_o = V_s \frac{D}{1-D} \frac{N_2}{N_1} \quad ; \quad *V_o = V_{sec} + V_D$$

$$\text{則} \frac{N_2}{N_1} = \frac{V_o (1-D)}{V_s D} = \frac{15.6 \times 0.75}{380 \times 0.25} = 0.123$$

二次側二極體電流

$$I_D = \frac{\Delta i_D (1-D)}{2} \rightarrow \Delta i_D = \frac{2 \times 6}{0.75} = 16A$$

由二次側電壓求出二次測電感值

$$V_o = L_s \frac{\Delta i_D}{t_{off}} \rightarrow L_s = 15.6 \times 20 \times 10^{-6} \times \frac{1}{16} = 19.5\mu H$$

$$\text{一次側感值} \rightarrow L_{pri} = \left(\frac{N_1}{N_2}\right)^2 L_s = 1.3mH$$

套用上頁設計規格，驗證輸出電壓電流是否符合預期。<圖 3.1-1>為
 電路示意圖。

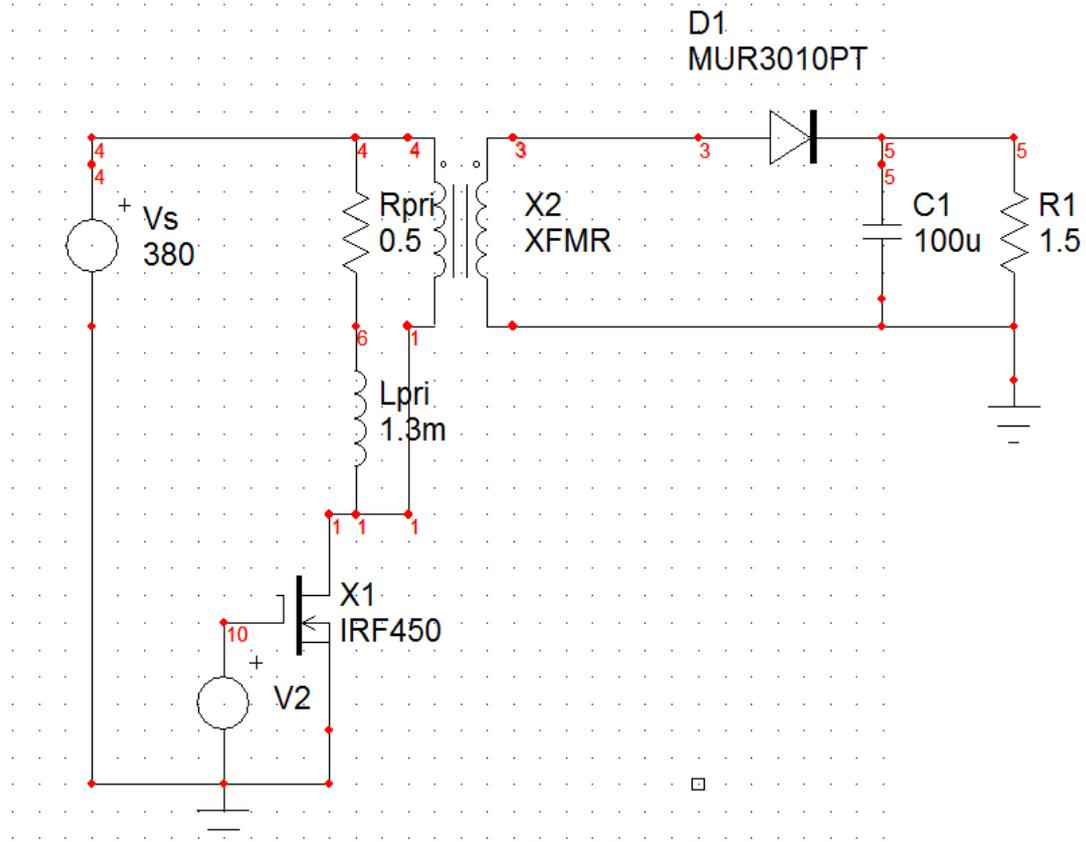


圖 3.1-1 返馳式電路示意圖

<圖 3.1-2>電流波形圖中：

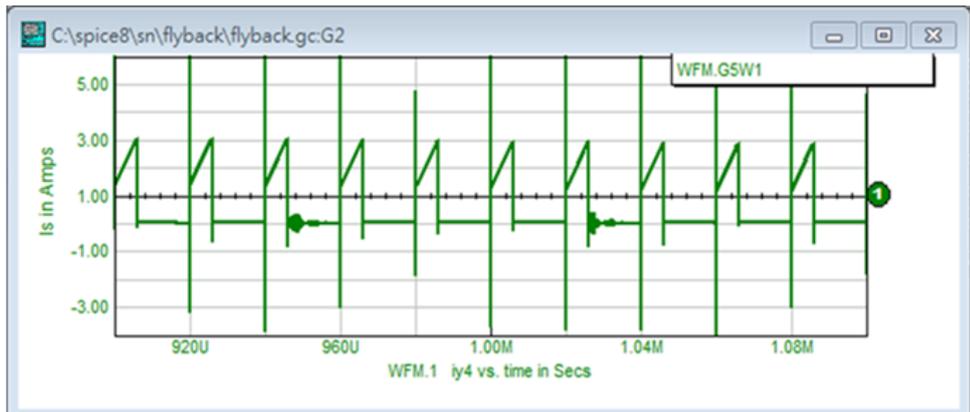
圖(a)：一次側流過開關 MOS 電流

圖(b)：電感電流

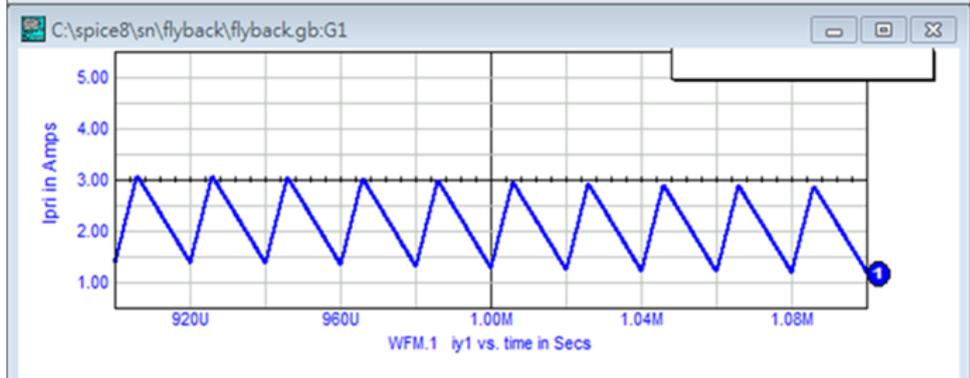
圖(c)：二次側流過二極體電流

圖(d)：電容電流

(a)



(b)



(c)



(d)

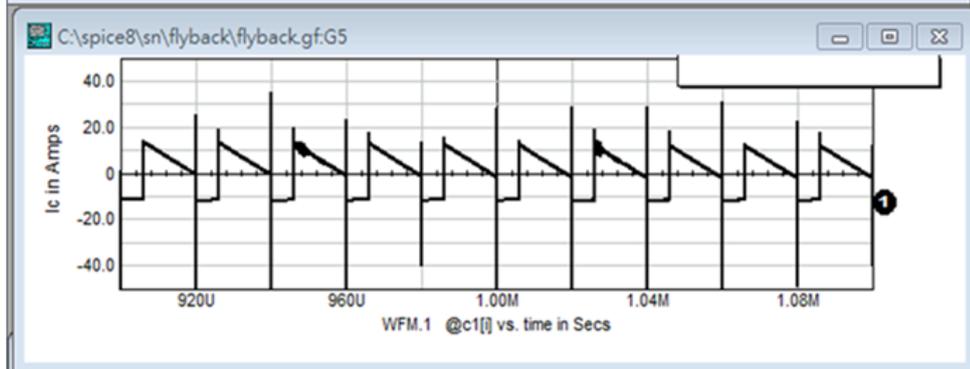


圖 3.1-2 電流波形圖

<圖 3.1-3>上圖為輸出電壓波形圖，穩態時，電壓約為 18V，比預期 15V 要來得高些，原因在於，設計時我們假設功率無損(式 2.1-14)，而實際電路中， $P_s > P_o \rightarrow$ 負載 R 不變的情況下，輸出 V_o 會大於預期則可以理解。下圖為輸出電流圖，穩態時，電流約為 12A。

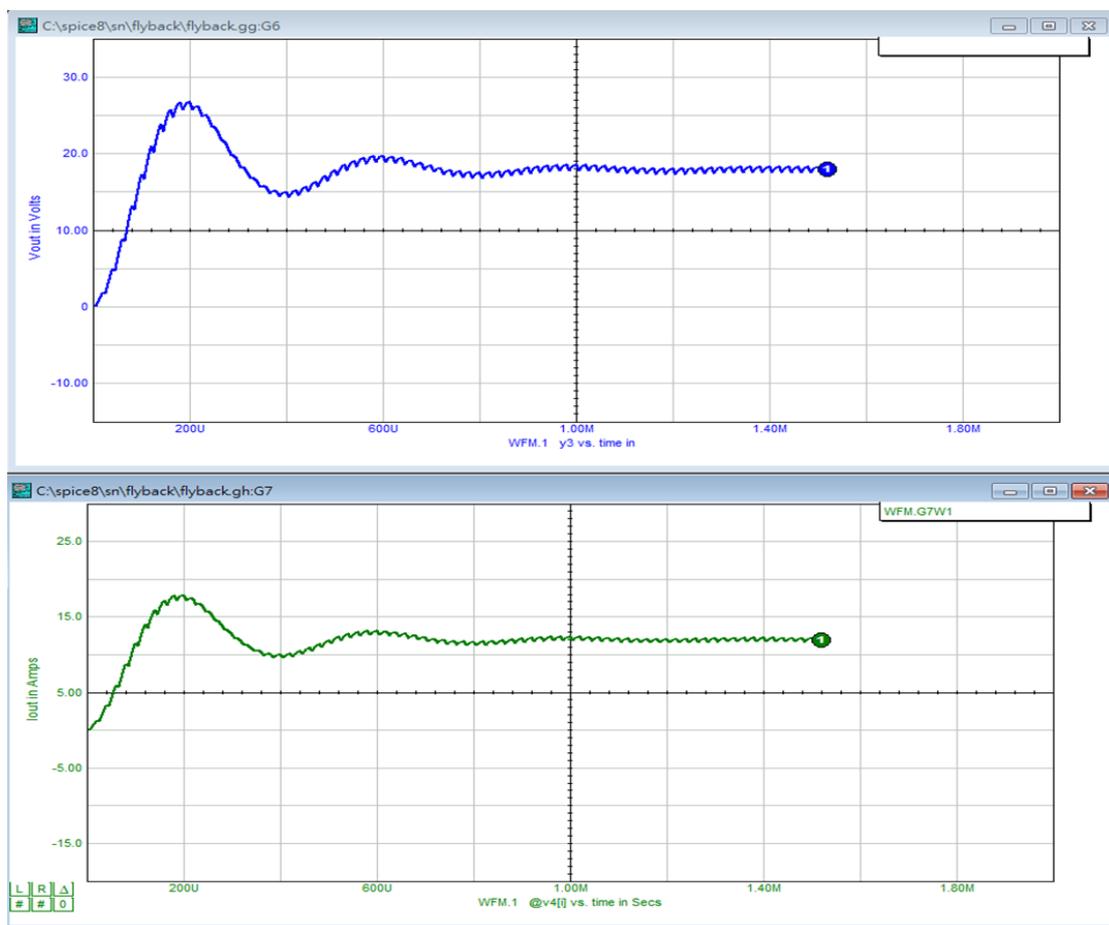


圖 3.1-3 輸出電壓電流波形圖

3.2 設計考量與 UHV_700V_MOS 條件限制

在此我們引入功率 IC 元件 UHV_700V_MOSFET 作為開關元件，由上述原理我們了解開關需承受的電壓除了一次側輸入電壓，還得加上二次側反射電壓。因此電路的設計上，因應開關元件所能承受的最大電壓需經過精密計算，而此開關因為晶片化，最大電流也有其限制，在這嚴苛條件限制下，我們試著找出其關係式：

考慮開關元件 MOS 的最大耐壓：

$$\text{由式(2.1-13) } v_{SW} = V_s - v_1 = V_s + V_o \left(\frac{N_1}{N_2} \right)$$

$$\text{與(2.1-11) } V_o = V_s \frac{D}{1-D} \left(\frac{N_2}{N_1} \right)$$

設 MOS 的最大耐壓為 V_{MOS}

$$\begin{aligned} V_{MOS} &\geq V_s + V_s \frac{D}{1-D} \\ \rightarrow D &\leq \frac{V_{MOS} - V_s}{V_{MOS}} \end{aligned} \quad (3.2-1)$$

$$\text{由式(2.1-13) } v_{SW} = V_s + V_o \left(\frac{N_1}{N_2} \right)$$

設二次側電壓為 V_{sec} ；變壓器匝數比為 $n = \frac{N_1}{N_2}$ ，則

$$\begin{aligned} V_{MOS} &\geq V_s + n \cdot V_{sec} \\ \rightarrow n &\leq \frac{V_{MOS} - V_s}{V_{sec}} \end{aligned} \quad (3.2-2)$$

至此，我們找到了責任週期(D)與匝數比(n)的上限，而由式(2.2-11)可以發現， n 與 D 是相互影響，需要彼此配合的，設計上考量使用者改變責任週期的範圍，匝數比的設計更因此而顯得格外重要。

現在我們引入 UHV_700V MOSFET 作為功率開關，考慮開關元件的最大限流

$$I_L + \frac{\Delta i_L}{2} \leq 0.45A \quad (3.2-3)$$

$$I_L - \frac{\Delta i_L}{2} \geq 0.05A \quad (3.2-4)$$

由式(2.2-16)可知，其中

$$I_L = \frac{V_s D}{R(1-D)^2 n^2} \quad (3.2-5)$$

$$\Delta i_L = n \frac{V_{sec}(1-D)T}{L_{pri}} \quad (3.2-6)$$

3.2.1 C++輔助設計

除此之外，考量實際應用電路上，變壓器部份($n; L_m$)通常是固定且無法改變的，為配合使用者需求(V_s 、 V_o 、 R)，電路部份唯一能改變的就剩責任週期(D)。另外上述工作電流的上下限限制，可發現使用者決定負載 R 將影響平均電流 I_L ，而 n 與 D 決定後也會影響 I_L 與 Δi_L ，整個設計上各參數交互影響，且在開關 MOS 嚴苛的條件限制下，設計上相形困難。因此以下藉由軟體(C++)輔助設計[47][48]，試圖找到最佳的變壓器設計，以符合最大範圍 D 與最佳工作效能提供使用者改變 V_s 、 V_o 與 R 。

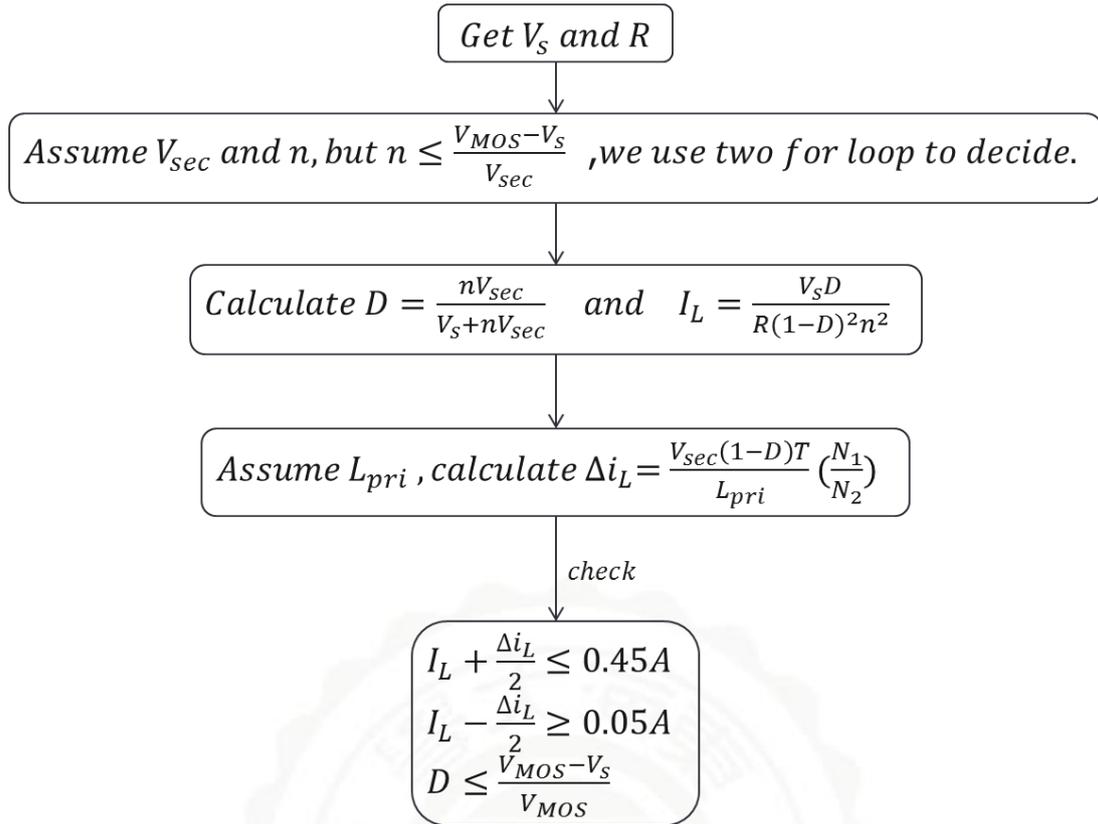


圖 3.2-1 程式架構流程圖

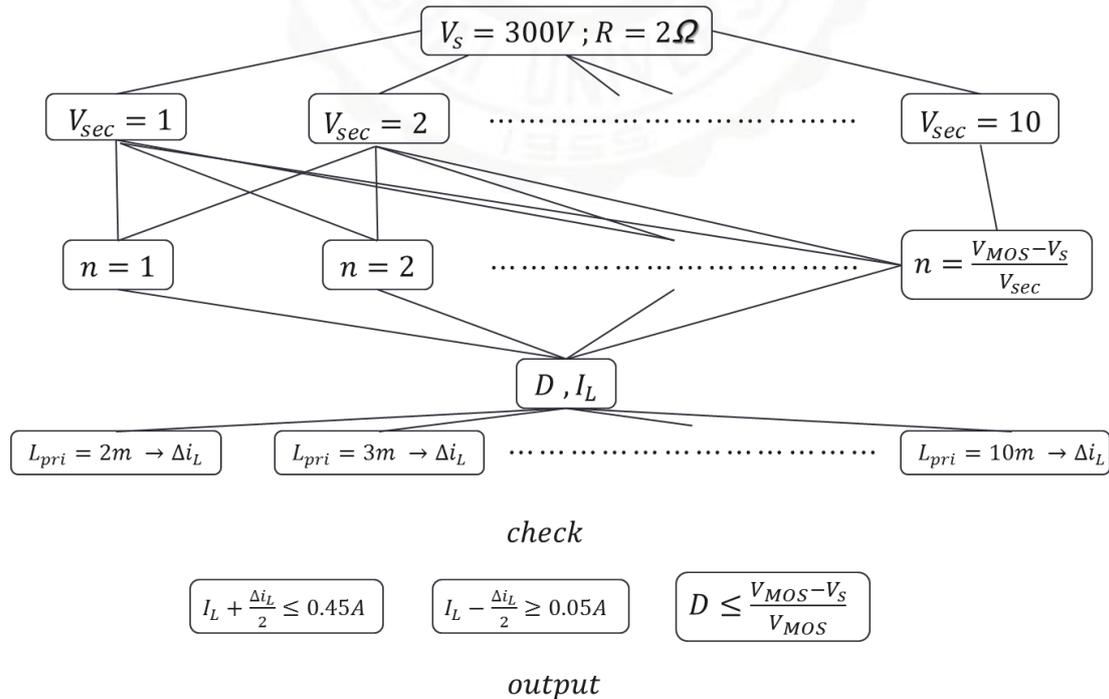


圖 3.2-2 迴圈取樣流程圖

<圖 3.2-1>為程式架構流程圖，說明程式運算判別流程，而<圖

3.2-2 >為迴圈取樣流程圖，解釋迴圈取樣過程。以下為程式原始碼。

```
int main(int argc, char* argv[]){
    double D=0;
    double VS=50;
    double VMOS=500;
    double R=2;
    double L=0.009;
    double IL=0;
    for(R=1 ; R<=10 ; R++){
        for(double vsec=1;vsec<=100;vsec++){
            double nmax=(VMOS-VS)/vsec;
            for(double n=1;n<=nmax;n++){
                D=dutycycle(n,vsec,VS);
                IL=inductorCurrent(D,n,VS,R);
                for(L=0.001;L<=0.01;L+=0.001){
                    double i=deltaI(vsec,n,D,L);
                    output(IL,i,vsec,L,D,n,VMOS,VS,R);
                }
            }
        }
    }
    system("pause");
    return 0;
}

double output(double IL,double i,double vsec,double L,double D,double n,double VMOS,double
VS,double R){
    double IAmx=IL+i/2;
    double IAmin=IL-i/2;
    double Dmax=(VMOS-VS)/VMOS;
    if(IAmx<=0.45 && IAmin>=0.05 && D>=0.1 && D<=Dmax){
        cout << "R=" << setw(2) << R;
        cout << setw(5) << "Vo=" << setw(2) << vsec;
        cout << setw(5) << "n=" << setw(2) << n;
        cout << setw(5) << "D=" << setw(9) << D;
        cout << setw(7) << "IL=" << setw(9) << IL;
    }
}
```

```

        cout << setw(5) << "L=" << setw(5) << L;
        cout << setw(7) << "i/2=" << setw(9) << i/2;
        cout << setw(7) << "Imax=" << setw(9) << IMax;
        cout << endl;
    }
    return 0;
}

double dutycycle(double n,double vsec,double VS){
    double temp1=n*vsec;
    double temp2=temp1/(VS+temp1);
    return temp2;
}

double deltaI(double vsec,double n,double D, double L){
    double f=30e3;
    double T=1/f;
    double temp1=1-D;
    double temp2=(vsec*n*T*temp1)/L;
    return temp2;
}

double Vsecond(double L, double i, double n, double D){
    double f=30e3;
    double T=1/f;
    double temp1=L*i;
    double temp2=(1-D);
    double temp3=temp1/(n*T*temp2);
    return temp3;
}

double inductorCurrent(double D, double n, double VS, double R){
    double temp1=1-D;
    double temp2=pow(temp1,2);
    double temp3=D*VS;
    double temp4=pow(n,2);
    double IL=(D*VS)/(temp2*temp4*R);
    return IL;
}

```

3.2.2 套用 UHV_700V_MOS 設計模擬

使用 3.2.1 輸出結果設計一套返馳式電路，並使用軟體 spectre 模擬驗證，規格如下所示。電路架構圖與輸出結果如<圖 3.2-3>~<圖 3.2-6>。

輸入電壓：DC=100 V

輸出電壓：5 V

變壓器感值：5 mH

變壓器匝數比： $n_1:n_2 = 5:1$

開關元件：UHV_700V_MOS

條件限制： $V_{D_{MAX}} = 700 V$

$I_{D_{MAX}} = 0.45 A$

基於上述規格，由 3.2.1 所提之程式計算可得

責任週期： $D = 0.2$

平均開關電流：144 mA

最大開關電流：230 mA

該電路開關切換頻率設定為50kHz，故開關導通時間為4 μ s。

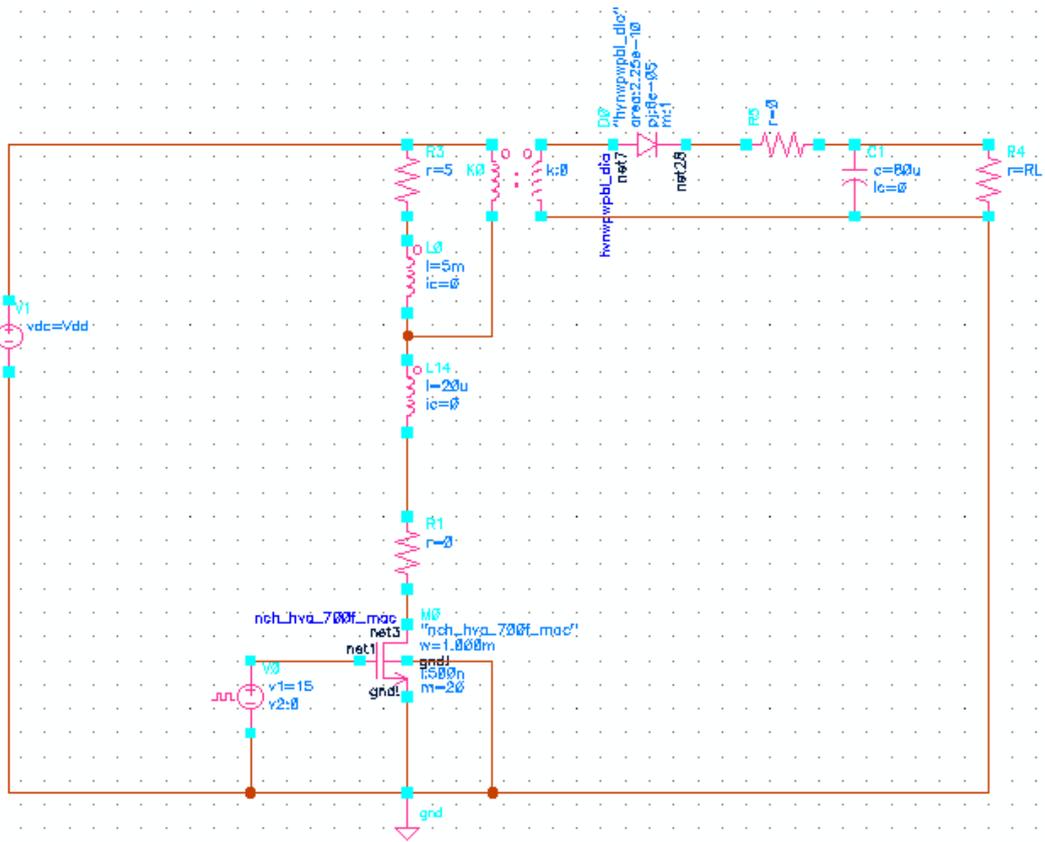


圖 3.2-3 Spectre 設計返馳式電路架構圖

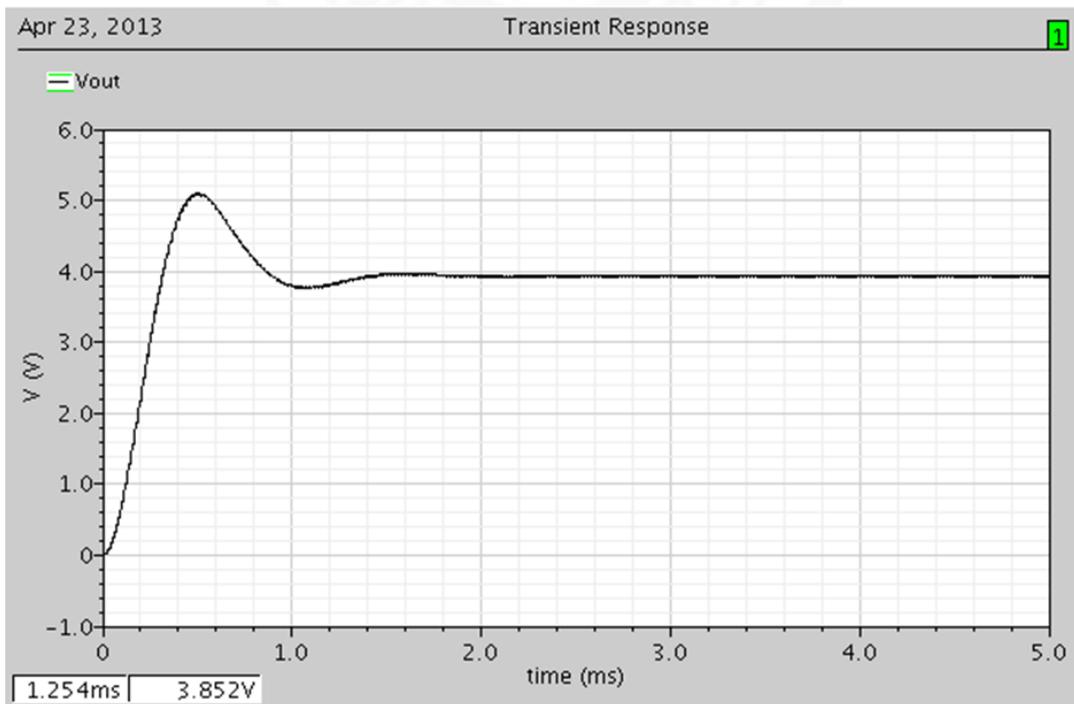


圖 3.2-4 輸出電壓波形圖

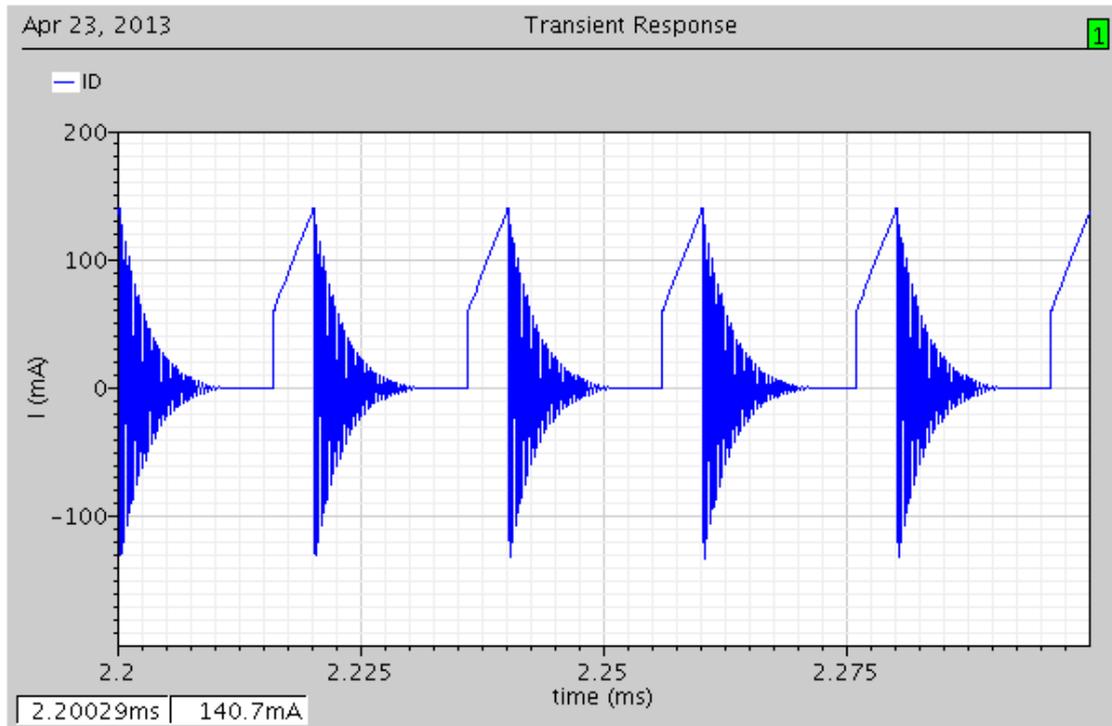


圖 3.2-5 開關電流波形圖

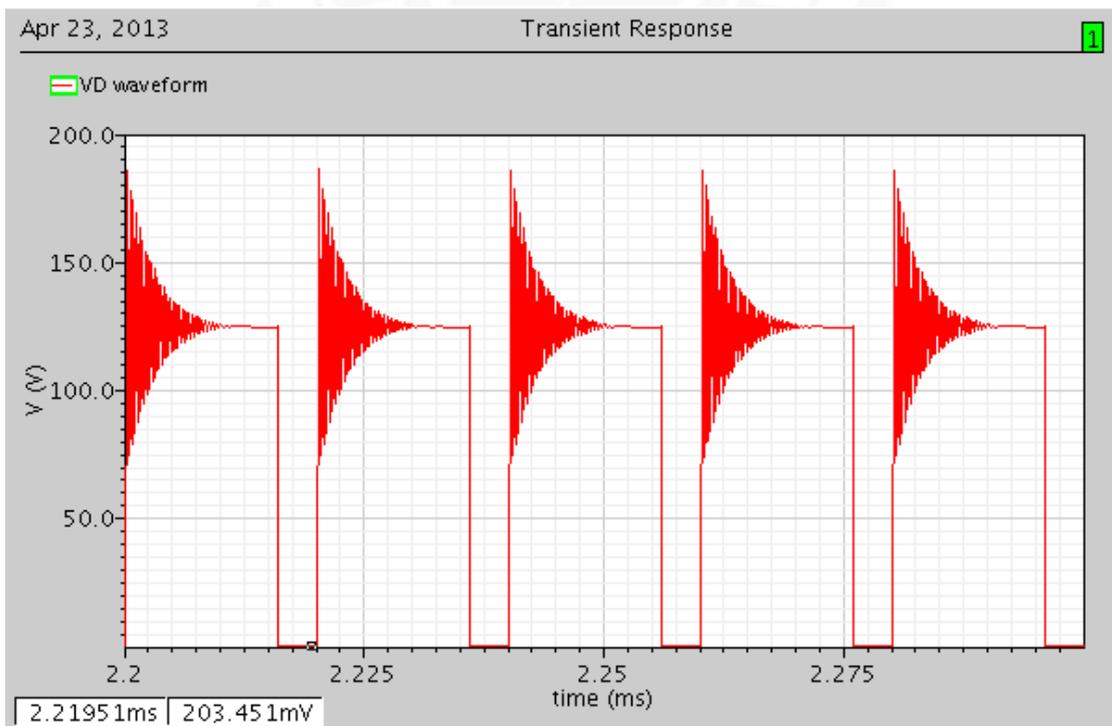


圖 3.2-6 開關電壓波形圖

經由模擬結果與 3.2.1 節程式計算預期結果比較，模擬輸出電壓 4V 低於預期輸出電壓 5V，開關平均電流也略低於預期之開關平均電流，原因為預期計算過程中，所參考基準為輸入功率等於輸出功率，但模擬環境中，則會增加開關切換、二極體導通等功率消耗，這均不在計算預期當中，故會產生預期與模擬間的誤差。此於 3.3 節繼續分析探討。

由〈圖 3.2-6〉 V_D 電壓波形圖可發現，當開關開路， V_D 電壓上升時，在 V_D 處電壓會產生高頻且高振幅的諧振，此現象在第 2 章返馳式電路基本原理中並無出現，而此諧振也造成 V_D 電壓最大值遠高於設計者的預期，在高壓且高頻率的諧振影響下，開關元件的穩定性成了莫大的考驗。此部分於第 4 章詳細討論。

3.3 轉換效率分析

繼續 3.2.2 的討論，為何模擬結果輸出電壓、開關平均電流均小於計算預測結果，在返馳式電路當中，究竟是那些元件在無形中消耗了能量，且消耗了多少能量，我們以功率 $P = IV$ 的關係式分析每顆元件在每個切換週期中對轉換效率造成多少影響。

3.3.1 功率計算方式

平均功率： $P = \frac{1}{T} \int_0^T V(t)I(t)dt$ ，如<圖 3.3-1>所示。

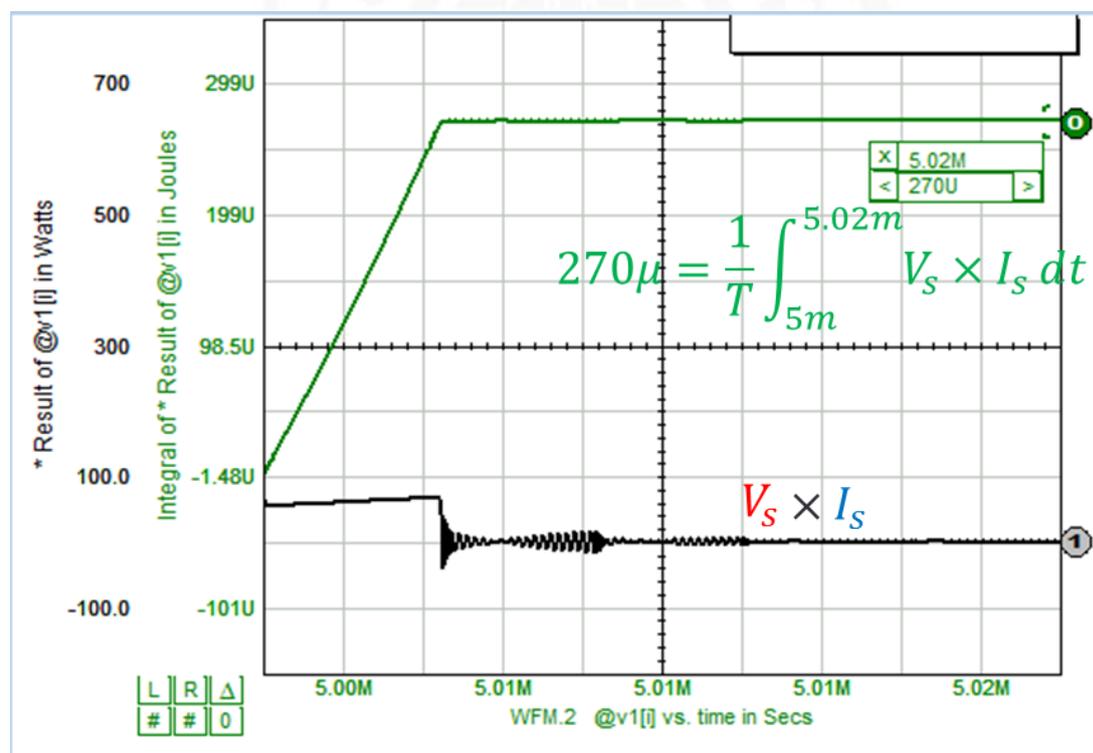


圖 3.3-1 功率計算示意圖

3.3.2 一次側感值(L_{pri})的影響

將所有條件固定(輸出電壓 $V_o = 4V$ ；匝數比 $n_1:n_2 = 10:1$ ；責任週期 $D = 0.2$)，但改變電感值大小，可觀察開關元件消耗的功率隨著感值變大而增加，如<表 3.3-1>所示。

表 3.3-1 改變變壓器感值(L_{pri})功率分配表

160V/ 5ms~6ms		$V_s(W)$	$R_l(W)$	$D(W)$	$SW.(W)$	$R_L(W)$	$P_{R_L}/P_{V_s}(\%)$
$V_o = 4$ $n = 10$ $D = 0.2$	$L_{pri} = 2m$	8.39	-0.0331	-1.31	-0.329	-6.77	80.69%
	$L_{pri} = 3m$	8.49	-0.0307	-1.28	-0.355	-6.82	80.33%
	$L_{pri} = 4m$	8.56	-0.0299	-1.24	-0.369	-6.87	80.26%
	$L_{pri} = 5m$	8.62	-0.0296	-1.27	-0.385	-6.9	80.05%
	$L_{pri} = 6m$	8.67	-0.0295	-1.28	-0.390	-6.93	79.93%
	$L_{pri} = 7m$	8.72	-0.0295	-1.29	-0.41	-6.95	79.70%
	$L_{pri} = 8m$	8.73	-0.0295	-1.29	-0.406	-6.96	79.72%
	$L_{pri} = 9m$	8.73	0.0294	-1.25	-0.409	-6.97	79.84%

3.3.3 切換頻率(f_s)的影響

若只針對開關切換頻率 f 做改變，可發現開關切換損失隨著頻率的增加而大幅提升，如<表 3.3-2>所示。

表 3.3-2 改變切換頻率(f)功率分配表

160V/ 5ms~6ms		$V_s(W)$	$R_L(W)$	$D(W)$	$SW.(W)$	$R_L(W)$	$P_{R_L}/P_{V_s}(\%)$
$n = 15$ $D = 0.36$ $V_o = 6$ $L = 9m$	$f = 30k$	17.1	-0.0436	-2.01	-0.33	-14.6	85.38%
	$f = 40k$	17.9	-0.0453	-1.98	-0.422	-15.3	85.47%
	$f = 50k$	18.7	-0.0475	-1.98	-0.574	-15.9	85.03%
	$f = 60k$	19.5	-0.0498	-2.13	-0.701	-16.5	84.62%
	$f = 70k$	20.2	-0.0522	-2.17	-0.828	-17	84.16%
	$f = 80k$	21.1	-0.055	-2.18	-0.983	-17.7	83.89%

3.3.4 責任週期(D)的影響

由式(2.2-11) $V_o = V_s \frac{D}{1-D} \frac{N_2}{N_1}$ ，可知輸出電壓會受到責任週期與變壓器匝數比同時影響，當我們固定匝數比而只對責任週期做改變時，輸出電壓亦會受到改變。此時我們發現轉換效率隨著責任週期的增加得到大幅度的提升。

表 3.3-3 改變責任週期(D)功率分配表

160V/ 5ms~6ms		$V_s(W)$	$R_l(W)$	$D(W)$	$SW.(W)$	$R_L(W)$	$P_{R_L}/P_{V_s} (\%)$
$n = 15$ $L = 9m$	$D = 0.158$ $V_o = 2$	2.46	-0.003	-0.574	-0.32	-1.59	64.63%
	$D = 0.22$ $V_o = 3$	4.98	-0.007	-0.926	-0.373	-3.68	73.90%
	$D = 0.27$ $V_o = 4$	8.27	-0.0153	-1.28	-0.422	-6.53	78.96%
	$D = 0.319$ $V_o = 5$	13.0	-0.0286	-1.68	-0.495	-10.8	83.07%
	$D = 0.36$ $V_o = 6$	18.7	-0.0475	-1.98	-0.574	-15.9	85.03%

3.3.5 匝數比(n)與責任週期(D)同時改變的影響

由 3.3.4，假使輸出電壓固定，則匝數比(n)與責任週期(D)需相對應改變，由轉換效率觀察，責任週期(D)越小，亦即開關導通時間越短，對轉換效率有微微的提升效果。

表 3.4-4 匝數比(n)與責任週期(D)同時改變功率分配表

160V/ 5ms~6ms		$V_s(W)$	$R_l(W)$	$D(W)$	$SW.(W)$	$R_L(W)$	$P_{R_L}/P_{V_s}(\%)$
$V_o = 5V$ $L = 8m$	$n = 8$ $D = 0.2$	13.5	-0.0731	-1.71	-0.438	-11.2	82.96%
	$n = 11$ $D = 0.256$	13.3	-0.0447	-1.66	-0.448	-11	82.71%
	$n = 14$ $D = 0.304$	12.8	-0.0305	-1.69	-0.479	-10.6	82.81%
	$n = 17$ $D = 0.347$	13.1	-0.0249	-1.64	-0.502	-10.8	82.44%
	$n = 20$ $D = 0.385$	13.0	-0.0205	-1.73	-0.543	-10.7	82.3%
	$n = 23$ $D = 0.418$	13.2	-0.0185	-1.69	-0.557	-10.8	81.82%
	$n = 26$ $D = 0.448$	12.6	-0.0152	-1.64	-0.592	-10.3	81.75%
	$n = 29$ $D = 0.475$	13.3	-0.0153	-1.75	-0.635	-10.9	81.95%

第 4 章、突波現象與緩振(Snubber)電路

4.1 突波現象與發生原因

由 2.2 節可知，開關元件工作於返馳式電路時， V_D 需承受高於 V_{dd} 的大電壓，〈圖 3.2-3〉、〈圖 3.2-6〉為返馳式電路示意圖與 V_D 波形圖，電路規格設計仿照 3.2.2 節原理設計，輸入電壓 $V_{dd} = 100V$ ，輸出電壓 $V_O = 5V$ ， V_D 最大電壓為 $125V$ ，觀察〈圖 3.2-6〉可發現，開關元件 turn off 瞬間，有高電壓突波產生，此突波限制了返馳式電路設計的操作範圍，且在高頻率的操作下，更足以造成元件的損毀。

4.1.1 寄生元件與開關切換

為解決上述提到的問題，我們須針對開關元件與變壓器間的寄生元件進行探討[49][50]。如〈圖 4.1-1〉所示，因變壓器工作原理為開關 turn on 時一次側儲存能量，而開關 turn off 時傳送能量至二次側，可惜變壓器耦合係數不可能是完美的 1，部分能量無法傳送給二次側而殘留於一次側，我們稱 L_{lk} 為變壓器磁漏感， R_{line} 為變壓器內阻與線阻總稱， C_{oss} 為開關元件輸出電容，即 $C_{DG} + C_{DS}$ 。也因為這些寄生元件的存在而存在著惱人的突波現象。

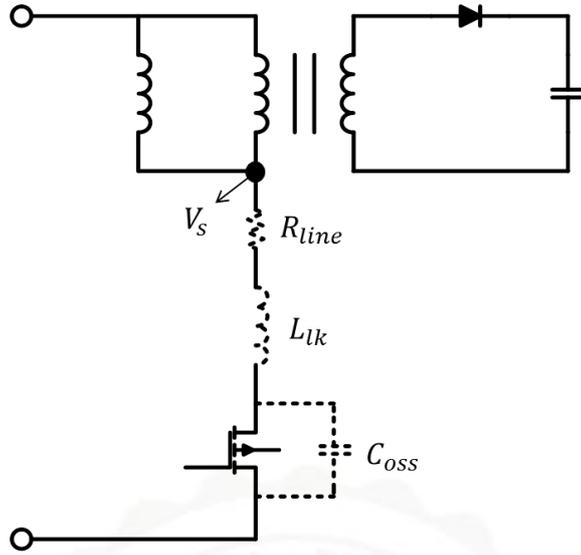


圖 4.1-1 寄生元件示意圖

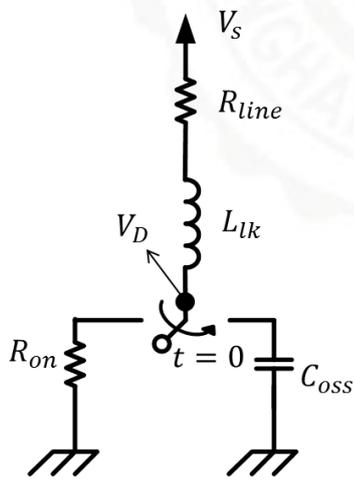


圖 4.1-2 開關元件等效電路圖

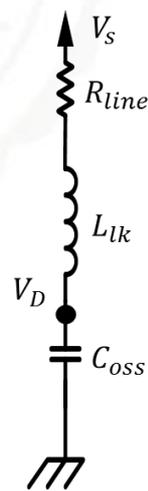


圖 4.1-3 開關 turn off 後等效電路圖

<圖 4.1-2>為為開關元件等效電路圖[51][52]，此圖含有造成突波現象的所有元件，能於簡化電路中觀察並了解突波現象，有利於往後設計電路抑制突波，或改善元件增加開關元件操作穩定性時，可以更加清晰明瞭問題所在並對症下藥，解決問題。

當 $t < 0$ 時，流經電感電流可表示為

$$i(0^-) = \frac{V_s}{R_{on} + R_{line}} \quad (4.1-1)$$

當 $t = 0$ ，開關 turn off，電路簡化為<圖 4.1-3>

此 RLC 串聯電路電壓 v_c 方程式可表示為

$$V_D''(t) + \frac{R_{line}}{L_{lk}} V_D'(t) + \frac{1}{L_{lk} C_{oss}} V_D(t) = \frac{V_s}{L_{lk} C_{oss}} \quad (4.1-2)$$

電壓初始條件

$$V_D(0^+) = 0 \quad (4.1-3)$$

電流初始條件 $i(0^+) = i(0^-)$ ，故

$$V_D'(0^+) = \frac{i(0^+)}{C_{oss}} = \frac{i(0^-)}{C_{oss}} \quad (4.1-4)$$

由(4.1-1)(4.1-2)(4.1-3)三式可求得電壓 $V_D(t)$

上述方程式將於章節 4.3 使用軟體 Matlab 進行數值解，並作圖探討分析。

4.1.2 Matlab 數值分析

由上述原理與方程式，採用軟體 Matlab 進行數值解[53]，並作圖分析探討。其中 $R_{on} = 50\Omega$ ， $R_{line} = 100\Omega$ ， $L_{lk} = 20\mu H$ ， $C_{oss} = 100pF$ ，

$V_s = 100V$ ，由式(4.1-2)求解 $v_c(t)$ ，而初始條件

$$V_D'(0^+) = \frac{V_s}{\frac{R_{on} + R_{line}}{C_{oss}}}$$

，帶入求解可得<圖 4.3-1>。

其中 $v_c(MAX)$ 為最大峰值電壓，往後將針對此點繼續探討。

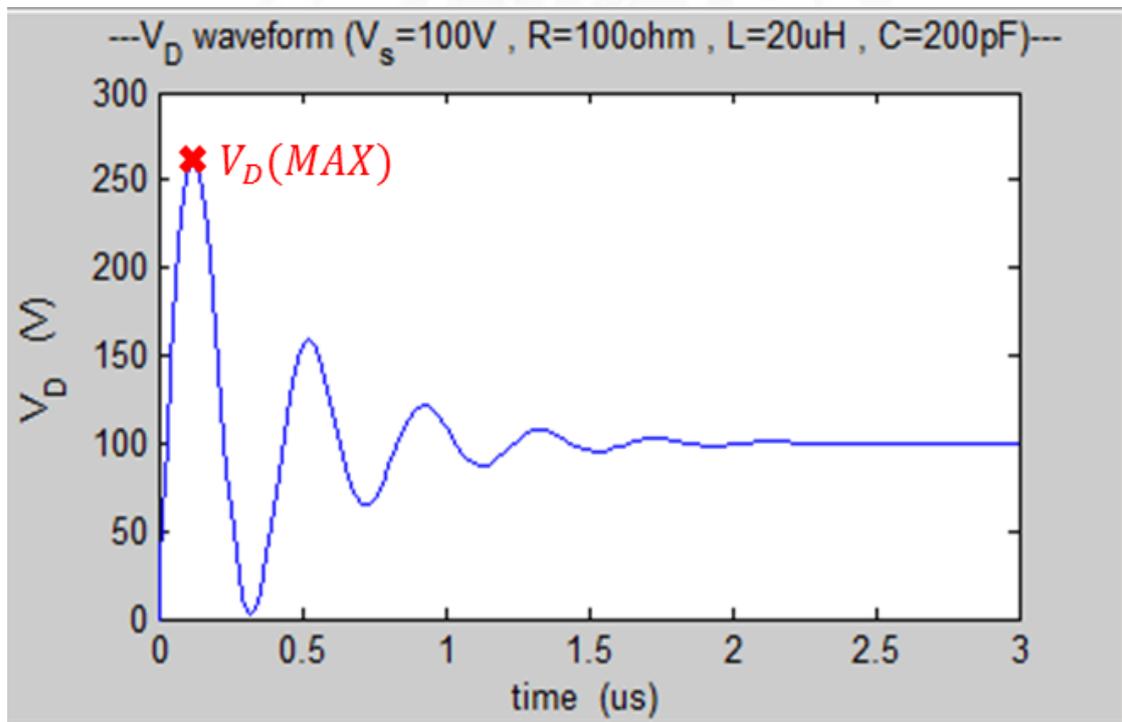


圖 4.1-4 <圖 4.1-3>之電壓 $v_c(t)$ 波形圖

$V_D(MAX)$ 為開關 MOS 汲極(Drain)需承受的最大電壓，也通常是造成元件損毀的最大原因，因電路設計者可以根據式(2.1-13)設計 V_D 穩態電壓，卻無法預期突波造成的最大電壓 $V_D(MAX)$ ，因而在此探討這些寄生元件如何影響 $V_D(MAX)$ 。

首先改變 L_{lk} 的大小觀察 $V_D(MAX)$ 變化，如<圖 4.1-5>，可發現隨著 L_{lk} 增加， $V_D(MAX)$ 成曲線遞增。

若改變 C_{oss} 大小，而其他元件為一常數， $V_D(MAX)$ 變化曲線如<圖 4.1-6>所示，在電容 $C_{oss} < 40\text{pF}$ 時， $V_D(MAX)$ 急遽上升。

當線阻抗 R_{line} 增加時， $V_D(MAX)$ 成指數遞減，如<圖 4.1-7>，但此舉會造成返馳式電路轉換效率降低， R_{line} 將消耗大量功率，並增加系統溫度。

V_S 為一指標性電壓，亦即返馳式電路設計者預測開關 MOS 汲極處的穩態電壓， V_S 為輸入電壓 V_{ad} ，與二次側輸出電壓乘上變壓器匝數比相加所得，接著分析 V_S 的改變是否會影響 $V_D(MAX)$ ？我們採用 V_S 作為觀察指標的變數，如<圖 4.1-8(a)>，Y 軸為 $V_D(MAX)/V_S$ ，並在四種不同 C_{oss} 情況做比較，可發現隨著 V_S 增加， $V_D(MAX)/V_S$ 永遠為一定值，但 $V_D(MAX)/V_S$ 倍數的比值卻隨著 C_{oss} 縮小而增加，增加幅度如<圖 4.1-6>。<圖 4.1-8(b)>為 $V_D(MAX)$ 對 V_S 做圖，圖中四條直線之斜率即為<圖 4.1-8(a)>中之常數。

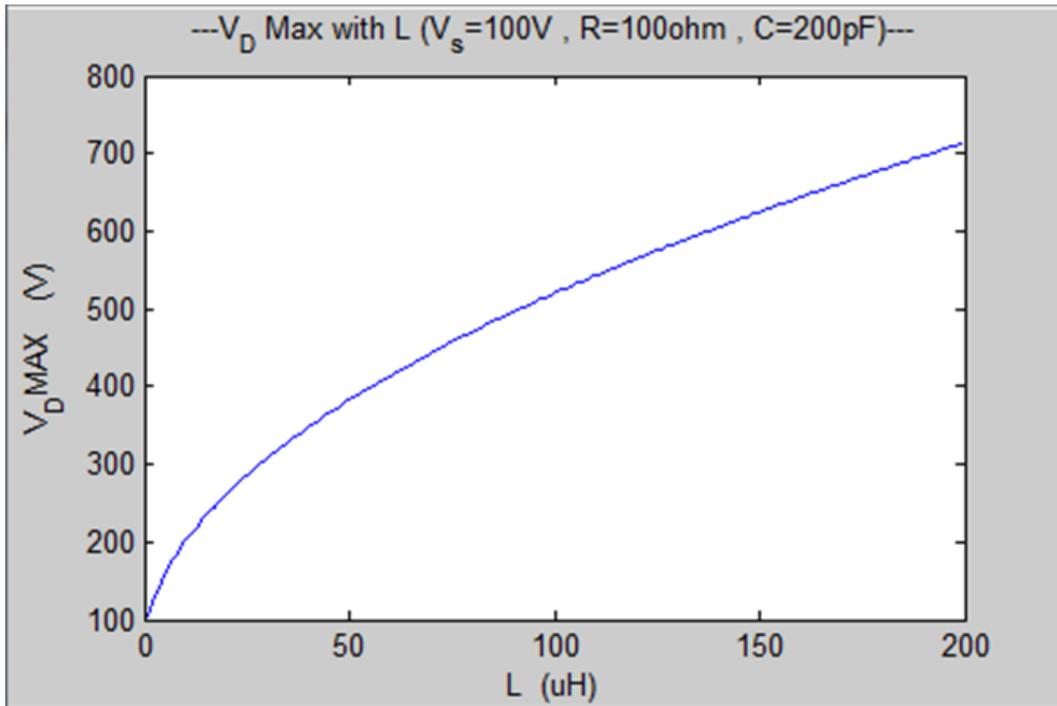


圖 4.1-5 $V_D(MAX)$ 與電感 L 關係圖

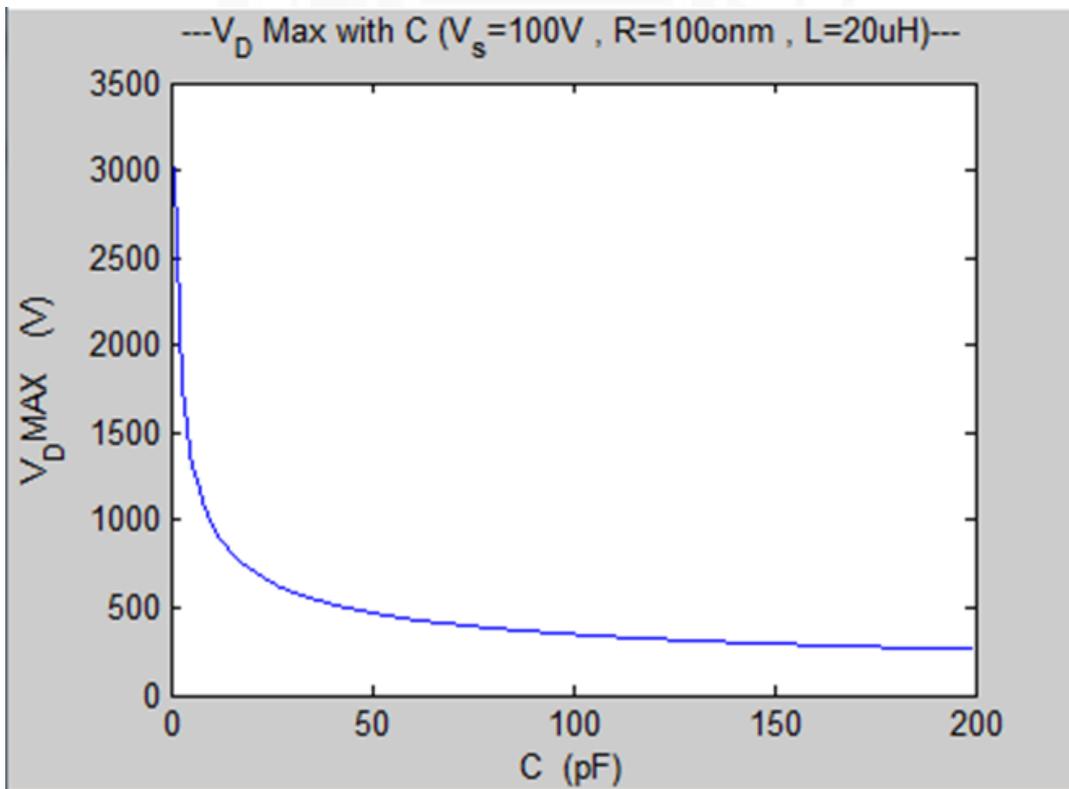


圖 4.1-6 $V_D(MAX)$ 與電容 C_{oss} 關係圖

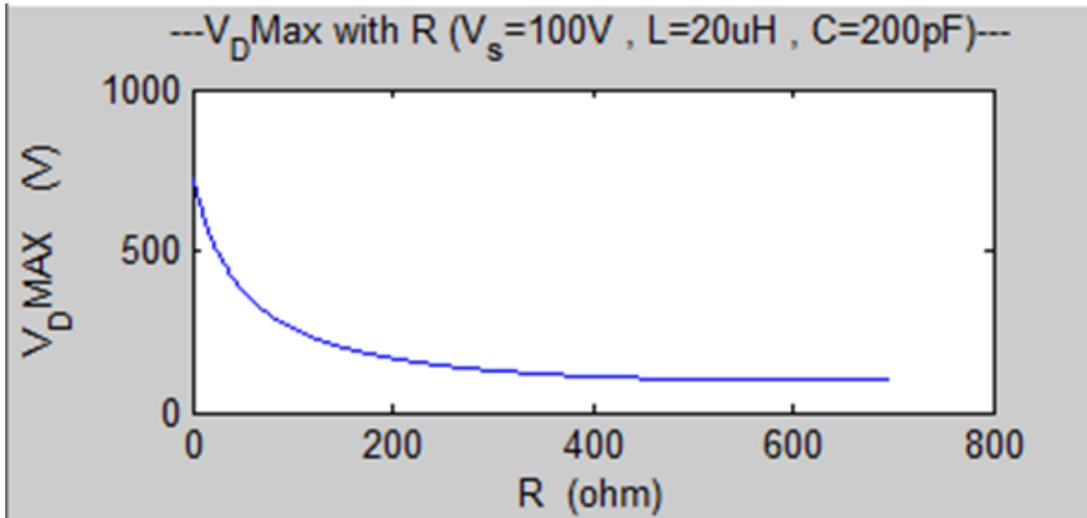


圖 4.1-7 V_D (MAX)與線電阻 R_{line} 關係圖

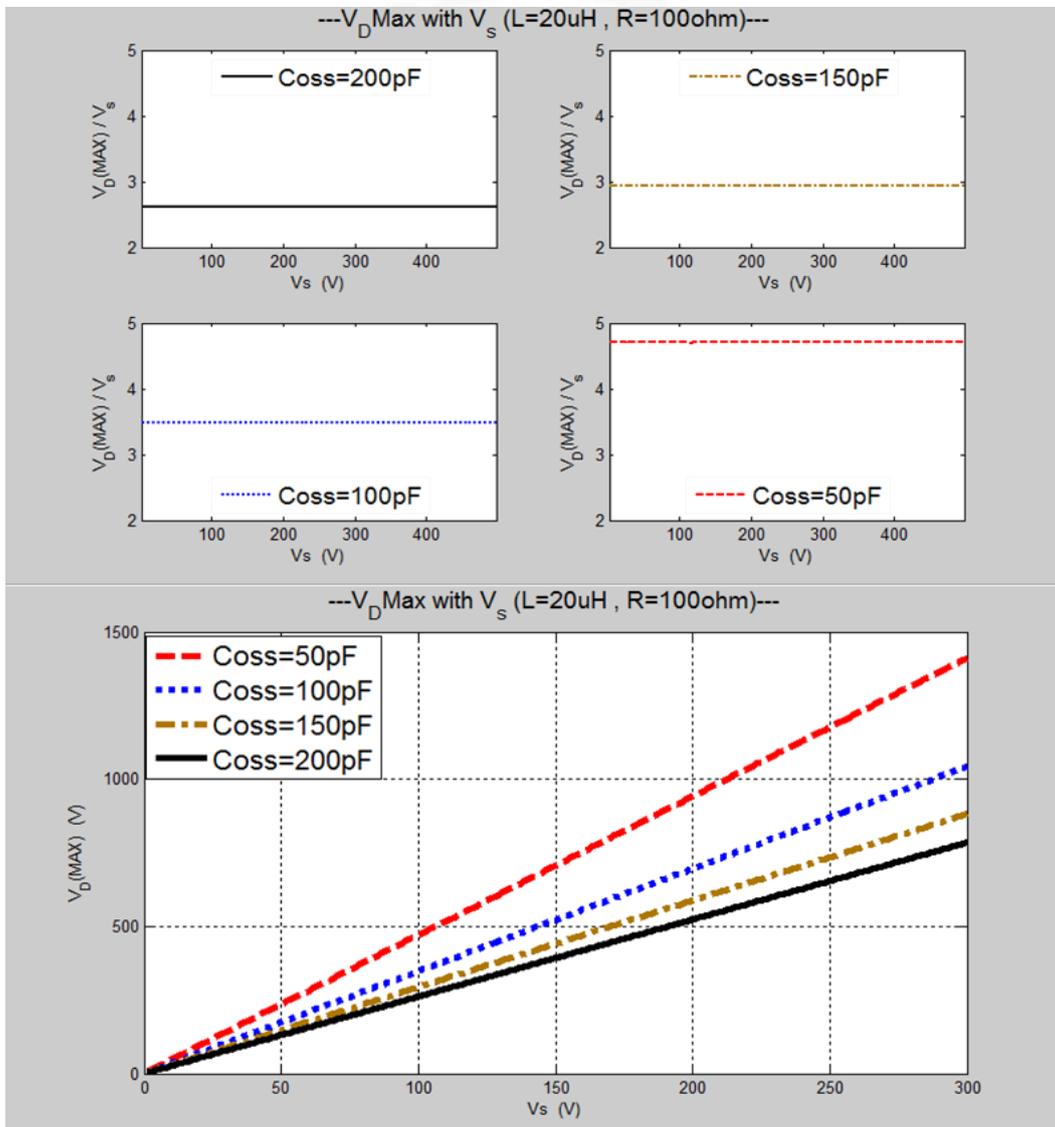


圖 4.1-8 最大電壓 V_D (MAX)與輸入電壓 V_s 比例關係圖

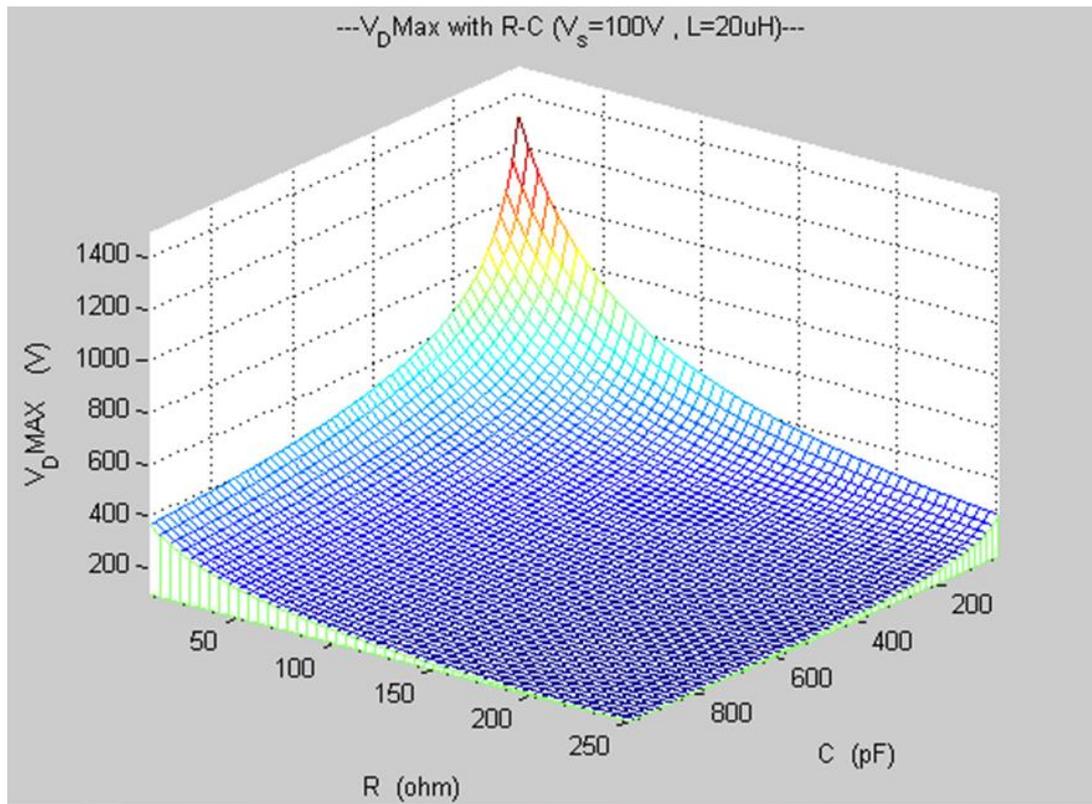


圖 4.1-9 RC 同時改變與 $V_D(MAX)$ 關係 3D 立體圖

一般返馳式電路設計者為提升轉換效率，降低損耗能量的阻抗，元件設計者更要提升開關元件切換速度，縮小元件體積。此同時降低 R_{line} 與 C_{oss} 的結果，如<圖 4.1-9>所示，將會得到一個最大的 $V_D(MAX)$ ，如何設計一最佳化返馳式電路，並降低 $V_D(MAX)$ ，增加電路穩定性，提高開關元件可靠度，則成為我們最重要的議題。

4.2 緩振(Snubber)電路

4.2.1 緩振電路工作原理

緩振電路示意圖如<圖 4.2-1>所示，外加一組並聯電路 $R_{sn}C_{sn}$ 再串聯一高壓二極體 D ，使其並聯變壓器於輸入電壓 V_{dd} 與 MOS 汲極 V_D 兩端點，其工作原理為開關 turn off 時，殘留於漏電感 L_{lk} 之電流朝 C_{oss} 充電，開關 MOS 電壓 V_D 上升，此時 $R_{sn}C_{sn}$ 為開路， $V_{sn} = V_{dd}$ ，直到 $V_D - V_{dd} \geq 0.7V$ ，二極體 turn on，電感中的能量改由 C_{sn} 吸收且 V_{sn} 電壓上升，直到二極體開路，能量由 R_{sn} 消耗。

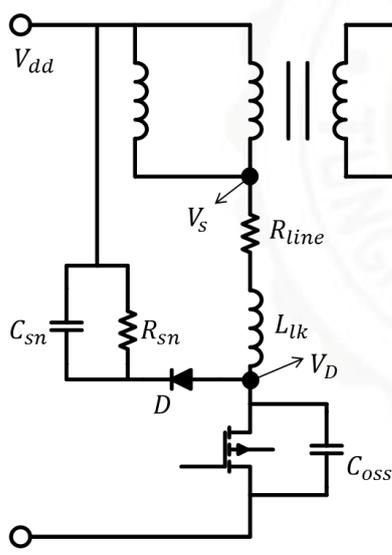


圖 4.2-1 緩振電路示意圖

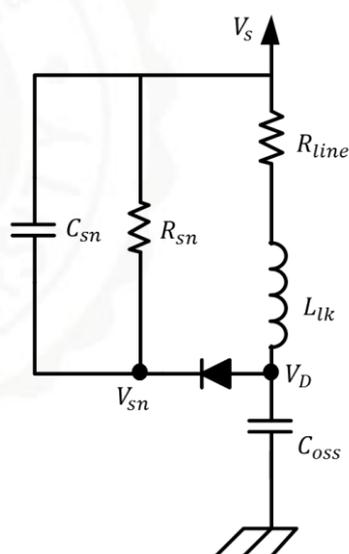


圖 4.2-2 緩振等效電路圖

<圖 4.2-2>為緩振電路的等效電路，此電路可觀察 C_{oss} 充電、二極體導通與電壓電流變化細節，等同於返馳式電路上所觀察到的突波現象，有助於往後對於緩振電路的設計與分析。

4.2.2 緩振電路工作流程

4.2.2.1 工作流程圖

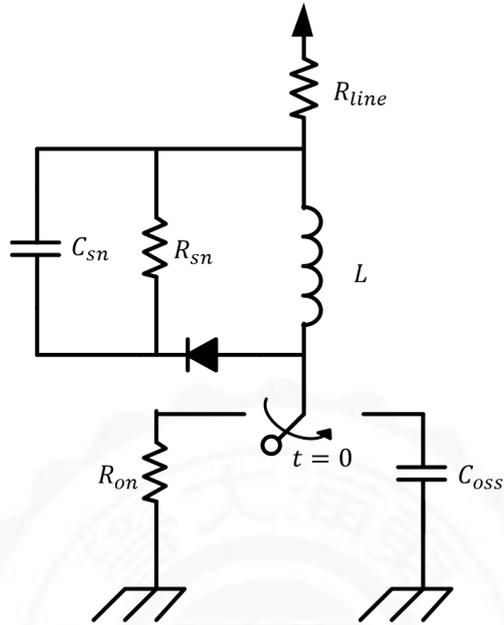


圖 4.2-3 開關元件外掛緩振電路等效電路圖

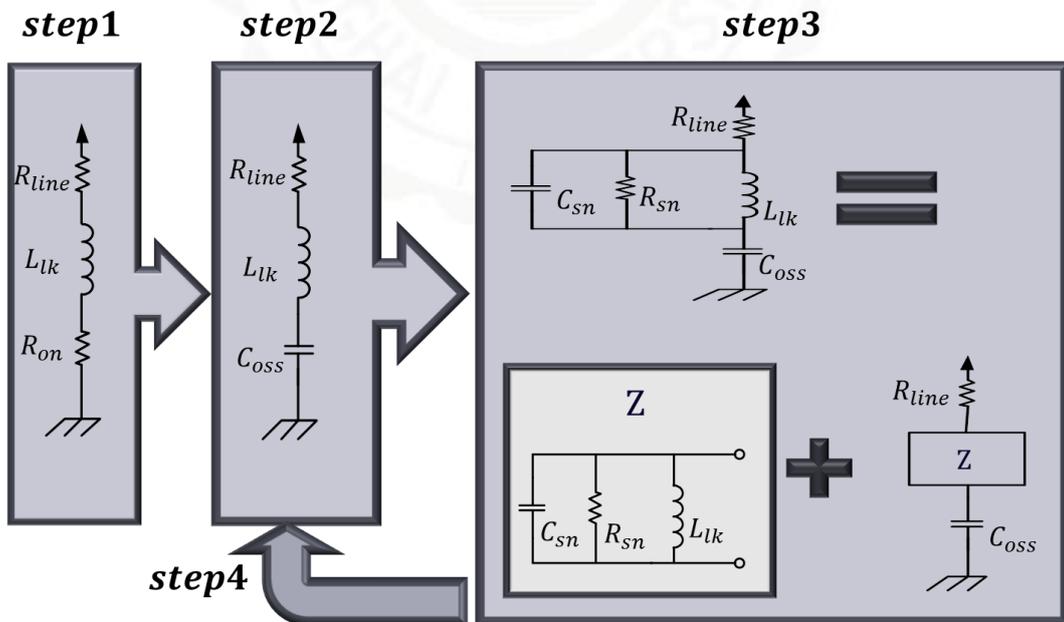


圖 4.2-4 緩振電路工作流程圖

<圖 4.2-3>為掛上緩振電路後，開關切換等效電路圖，其工作流程可拆解為四步驟，如<圖 4.2-4>所示，工作分為四個階段，第一階段為開關 turn on 時，其中導通電阻為 R_{on} ，此時電感 L_{lk} 充滿能量，為短路狀態。此時 $t \leq 0$ 。第二階段時，開關 turn off，電流改走 C_{oss} ，電感 L_{lk} 對 C_{oss} 充電，直到二極體導通，進入第三階段。此時 $t = t_1$ 。第三階段上圖為<圖 4.2-2>簡化得知，因 R_{line} 為線阻抗，分散於串聯電路當中，且此階段，開關開路，電壓源 V_s 不再提供電流，故 R_{line} 影響有限，為簡化計算過程，將 R_{line} 上移至 $R_{sn}C_{sn}$ 上方。而此電路又可視為RLC並聯後，再與RC串聯。使用RLC並聯電路求出電感跨壓，再由RC串聯電路求得串聯系統電流，使用此電流即可計算電壓 $V_D(t)$ 。另外RLC並聯系統中，假使電感跨壓 V_L 減少，意味電容 C_{sn} 開始放電，造成二極體開路，進入第四階段。此時 $t = t_2$ 。第四階段電路相同於第二階段，但電感電流與電容 C_{oss} 電壓初始條件則已經改變，使用RLC串聯電路方程式，可求得 V_D 電壓。綜合上述四步驟，即可計算在開關前後直到穩態之電壓 V_D 值，亦可求得電感跨壓 V_L 值。

於 4.2.2.2 節將描述詳細推導過程，並於 4.2.3 節使用軟體 Matlab 進行數值解，並作圖探討分析。

4.2.2.2 公式推導

Step1 :

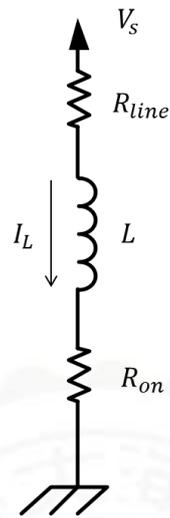


圖 4.2-5 緩振電路步驟一等效電路

當開關 turn off 前， $t = 0^-$

電感已充滿電流，視為短路

$$V_L(0^-) = 0 \quad (4.2-1)$$

則，電感電流為

$$I_L(0^-) = \frac{V_s}{R_{line} + R_{on}} \quad (4.2-2)$$

Step2 :

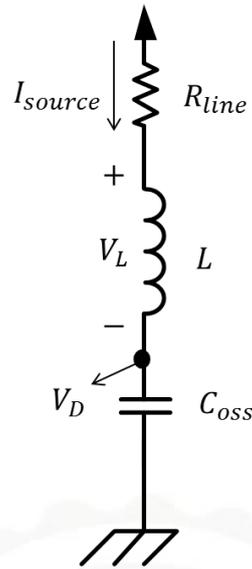


圖 4.2-6 緩振電路步驟二等效電路

開關開路瞬間， $t = 0^+$

此為 RLC 串聯電路， V_D 方程式可表示為

$$V_D''(t) + \frac{R_{line}}{L} V_D'(t) + \frac{1}{LC_{oss}} V_D(t) = \frac{V_s}{LC_{oss}} \quad (4.2-3)$$

$V_{C_{oss}}$ 初始電壓為 0，即

$$V_D(0^+) = 0 \quad (4.2-4)$$

此時電流初值與 step1 同，如式(40)

$$V_D'(0^+) = \frac{i(0^+)}{C_{oss}} = \frac{I_L(0^-)}{C_{oss}} \quad (4.2-5)$$

由式(4.2-3)(4.2-4)(4.2-5)可得 $V_D(t)$

而 I_{source} 方程式可表示為

$$I_{source}''(t) + \frac{R_{line}}{L} I_{source}'(t) + \frac{1}{LC_{oss}} I_{source}(t) = 0 \quad (4.2-6)$$

初始電流同 step1，即

$$I_{source}(0^+) = I_L(0^-) \quad (4.2-7)$$

電感初始電壓 $V_L = 0$ ，則

$$I_{source}'(0^+) = \frac{V_L(0^-)}{L} = 0 \quad (4.2-8)$$

由(4.2-7)(4.2-8)(4.2-9)可得 $I_{source}(t)$

最後

$$V_L(t) = V_s - [I_{source}(t) \times R_{line}] - V_D(t) \quad (4.2-9)$$

假設 $V_L(t) \leq -1$ ，即表示二極體導通，進入 step3。t = t₁。

Step3 :

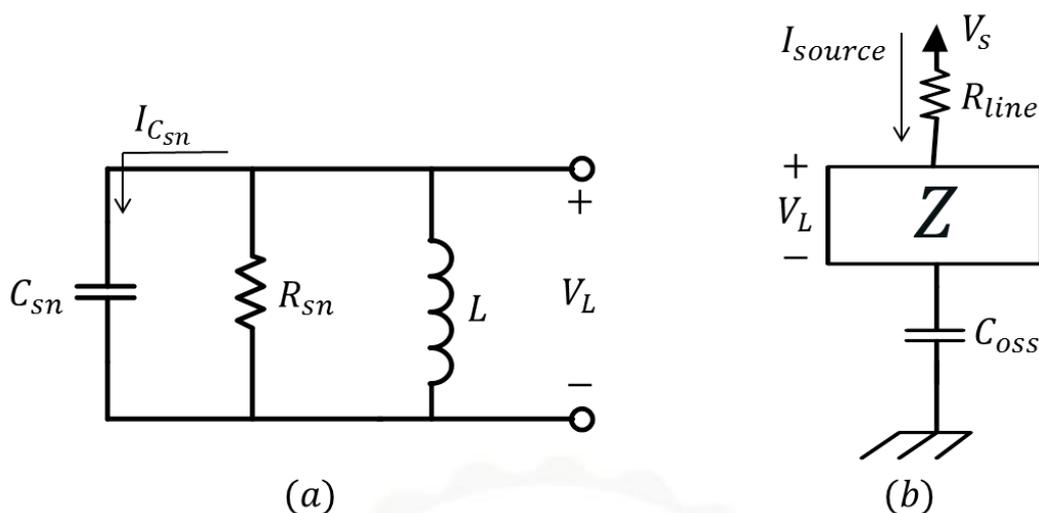


圖 4.2-7 緩振電路步驟三等效電路

如<圖 4.2-4> step3 所示，RLC 並聯電路視為一系統 Z <圖 4.2-7(a)>，

解得 V_L 後再與 $R_{line} C_{oss}$ 串聯<圖 4.2-7(b)>，可得電壓 V_C 。

繼 step2， $V_L(t) \leq -1$ 時， $t = t_1$

<圖 4.2-7(a)>系統 Z 之方程式可表示為

$$V_L''(t) + \frac{1}{R_{sn}C_{sn}}V_L'(t) + \frac{1}{LC_{oss}}V_L(t) = 0 \quad (4.2-10)$$

此時 V_L 初始電壓為 step2 最終電壓，即

$$V_L(0) = V_L(t_1) \quad (4.2-11)$$

且電容 C_{sn} 在開關切換瞬間 t_1^+ 並無電流，則

$$V_L'(0) = \frac{dV_L(t_1)}{dt} = \frac{I_{Csn}(t_1)}{C_{sn}} = 0 \quad (4.2-12)$$

由式(4.2-10)(4.2-11)(4.2-12)可解得 $t_1 \sim t_2$ 時的 $V_L(t)$

此時併入<圖 4.2-7(b)>串聯電路，求解電流 I_{source}

<圖 4.2-7>電流方程式為

$$I_{source}'(t) + \frac{1}{R_{line}C_{oss}} I_{source}(t) = 0 \quad (4.2-13)$$

此系統初始電流 $I_{source}(0)$ 為 step2 最終電流，即

$$I_{source}(0) = I_{source}(t_1) \quad (4.2-14)$$

由式(4.2-13)(4.2-14)可求得 $t_1 \sim t_2$ 電流 $I_{source}(t)$

則 V_D 電壓可得

$$V_D(t) = V_s - [I_{source}(t) \times R_{line}] - V_L(t) \quad (4.2-15)$$

此階段因 V_L 電壓為負值， $I_{C_{sn}}$ 亦為負值，電感L對電容 C_{sn} 充電，故電壓 V_L 遞減，直到電容 C_{sn} 不再充電， V_L 開始遞增，此舉造成二極體開路，進入 step4。 $t = t_2$ 。

Step4 :

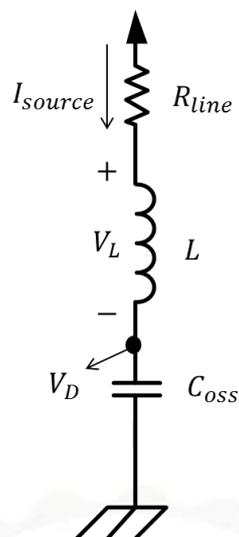


圖 4.2-8 緩振電路步驟四等效電路

<圖 2.7-8>同<圖 2.7-6>，但電流 I_{source} 與電壓 V_C 初始條件則已經改變，

需延續 step3 最終電壓電流。

當 $V_L(t) \leq V_L(t+1)$ ，即電感電壓 V_L 上升時二極體開路， $t = t_2$ 。

RLC 串聯電路 V_C 方程式為

$$V_D''(t) + \frac{R_{line}}{L} V_D'(t) + \frac{1}{LC_{oss}} V_D(t) = \frac{V_s}{LC_{oss}} \quad (4.2-16)$$

此時 V_D 與 I_{source} 初值須參考 step3 最終 t_2 電壓，則

$$V_D(0) = V_D(t_2) \quad (4.2-17)$$

$$V_D'(0) = \frac{dV_D(t_2)}{dt} = \frac{i(t_2)}{C_{oss}} = \frac{I_{source}(t_2)}{C_{oss}} \quad (4.2-18)$$

由式(4.2-16)(4.2-17)(4.2-18)可求得 t_2 後電壓 $V_C(t)$

電流方程式 I_{source} 可表示為

$$I_{source}''(t) + \frac{R_{line}}{L} I_{source}'(t) + \frac{1}{LC_{oss}} I_{source}(t) = 0 \quad (4.2-19)$$

電壓 V_D 與電流 I_{source} 初值亦須參考 t_2 ，則

$$I_{source}(0) = I_{source}(t_2) \quad (4.2-20)$$

$$I_{source}'(0) = \frac{dI_{source}(t_2)}{dt} = \frac{V_L(t_2)}{L} = 0 \quad (4.2-21)$$

再由(4.2-19)(4.2-20)(4.2-21)三式，可求得 t_2 後之 $I_{source}(t)$ 。

最後可求得

$$V_D(t) = V_s - [I_{source}(t) \times R_{line}] - V_L(t) \quad (4.2-22)$$

4.2.3 Matlab 數值分析

為驗證上述推導無誤，使用電路軟體 Spectre 模擬如<圖 4.2-3>電路，並使用軟體 Matlab 參照章節 4.2.1 推導之四步驟方程式，規格為 $V_s = 100V$ 、 $R_{line} = 100\Omega$ 、 $C_{oss} = 200pF$ 、 $R_{sn} = 1k\Omega$ 、 $C_{sn} = 20nF$ 、 $R_{on} = 50\Omega$ 、 $L = 20\mu H$ 。

其結果如<圖 4.2-9>所示，左圖為數學軟體 Matlab 軟體所畫波形圖，而右圖則為電路模擬軟體 Spectre 所畫，藍色曲線為 $V_D(t)$ ，而紅色曲線為電感跨壓 $V_L(t)$ ，兩圖從 $V_D(MAX)$ 電壓值與時間 t_2 均為一致，代表往後分析可確實參考此四步驟。

由 step2 轉換至 step3 時間 t_1 ，與 step3 轉換至 step4 時間 t_2 則標示於<圖 4.2-10>， t_1 為紅色曲線 $V_L < -1$ 發生時間， t_2 為紅色曲線 V_L 由下降轉折為上升發生時間。此時間 t_2 意味著最大電壓 $V_D(MAX)$ 發生時間。

C_{sn} 為緩振電容，主要目的為吸收漏電感 L 殘留的能量，改變 C_{sn} 大小，觀察 $V_D(t)$ 波形圖如何變化，如<圖 4.2-11>所示。圖中可觀察當 C_{sn} 增加，確實可有效降低 $V_D(MAX)$ ，但是卻也延長了穩定時間。

<圖 4.2-12>中，(a)圖隨著 C_{sn} 的增加，確實能降低 $V_D(MAX)$ ，但從(b)圖也可發現， t_2 隨著 C_{sn} 的增加而增加，意味著 V_D 電壓進入穩態時間變長。

<圖 4.2-13>為不同 R_{sn} 時 $V_D(t)$ 波形圖，四張圖如出一轍，沒有太大變化，可以說明 R_{sn} 對 V_D 電壓並無直接影響。而 R_{sn} 的主要目的在於，緩振電路二極體開路時，提供電容 C_{sn} 放電路徑，確保下一週期二極體導通前，電容兩端電壓 $V_{C_{sn}} = 0$ ，而RC放電時間為五倍的時間常數，故 R_{sn} 的設計以開關週期時間至少大於五倍時間常數為基準。觀察<圖 4.2-14>可發現， $R_{sn} < 400$ 時， $V_D(MAX)$ 急速下降，主因電阻太小，導致電流除了向 C_{sn} 充電，更多的電流流經 R_{sn} ，工作於返馳式電路時，則大大影響轉換效率[50]。

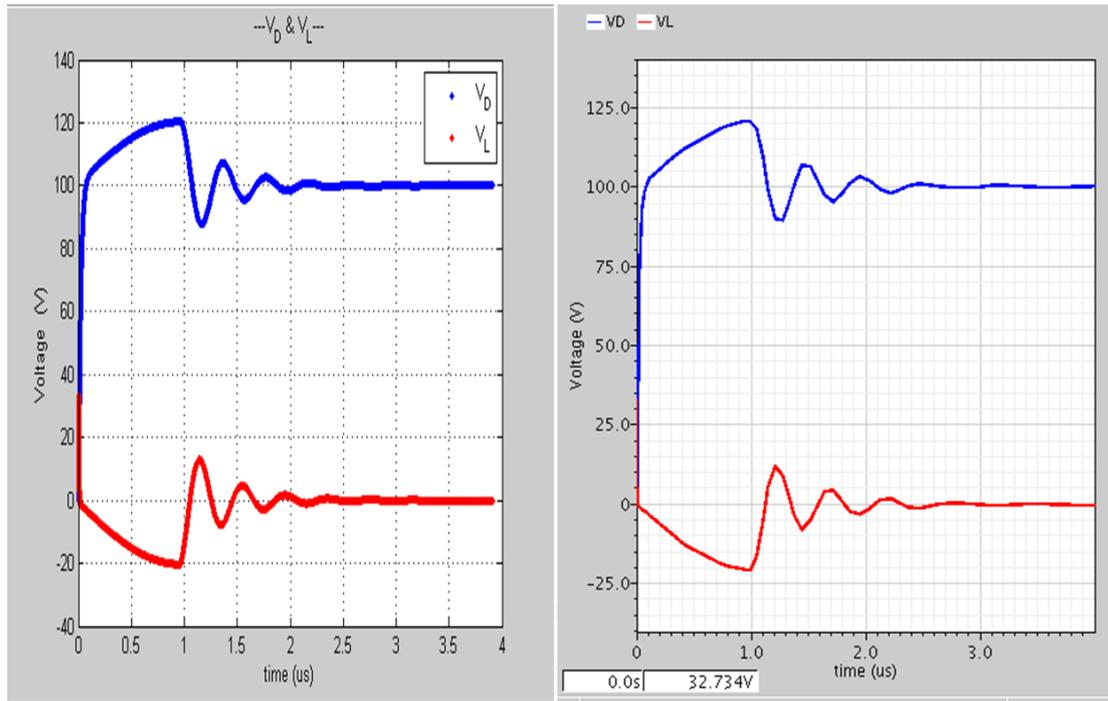


圖 4.2-9 比較 Matlab 與 Spectre 所畫之波形圖

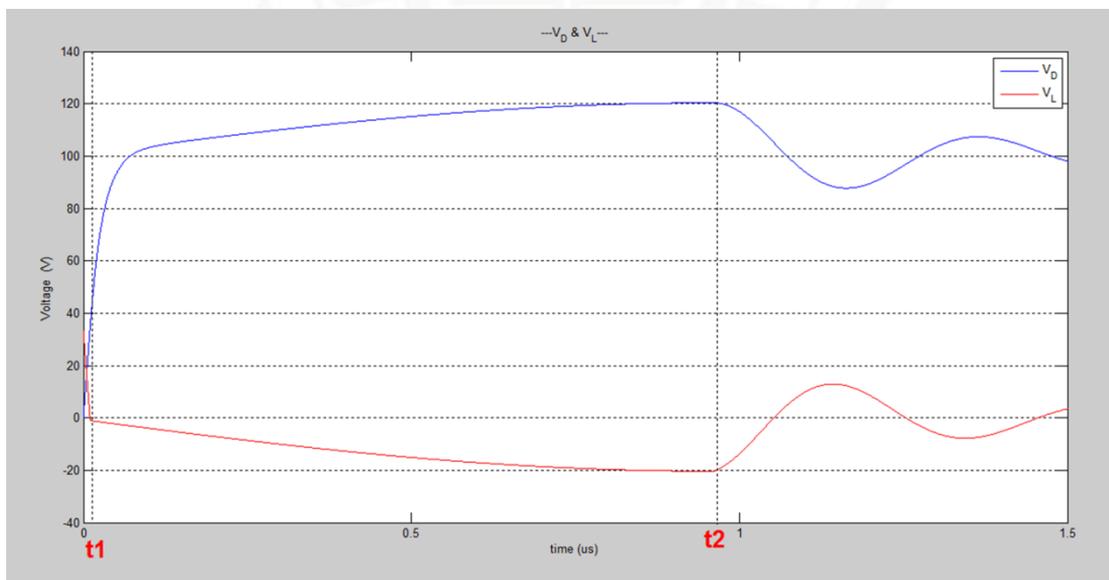


圖 4.2-10 t_1 與 t_2 標示圖

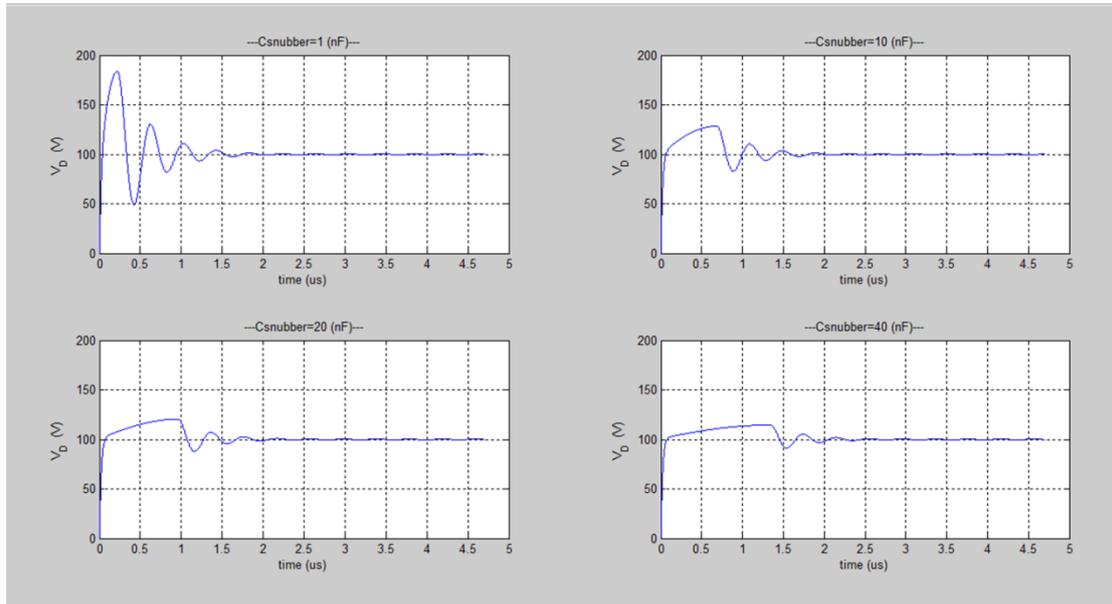


圖 4.2-11 不同 C_{sn} 之 $V_D(t)$ 波形圖

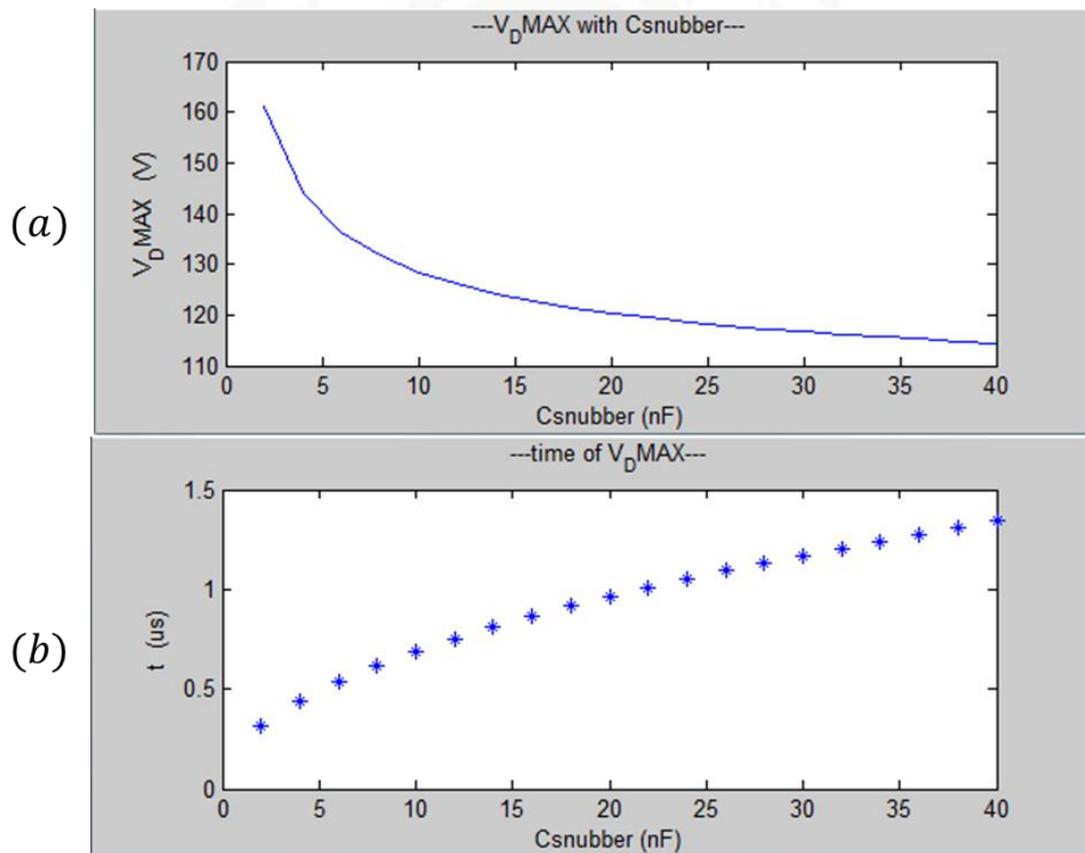


圖 4.2-12 C_{sn} 改變觀察 $V_D(MAX)$ 與 t_2 變化

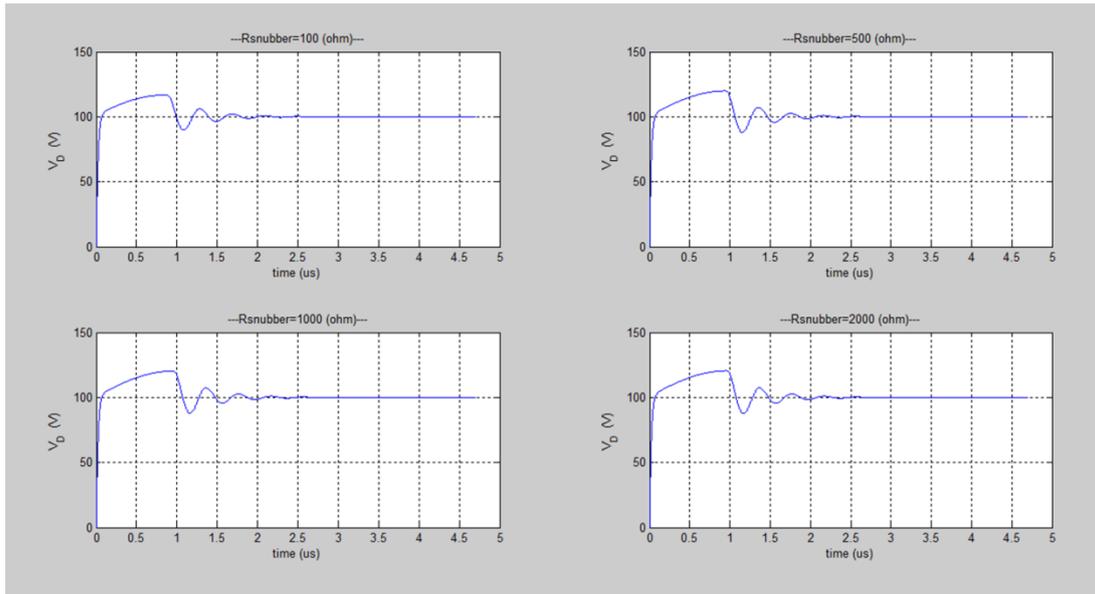


圖 4.2-13 不同 R_{sn} 之 $V_D(t)$ 波形圖

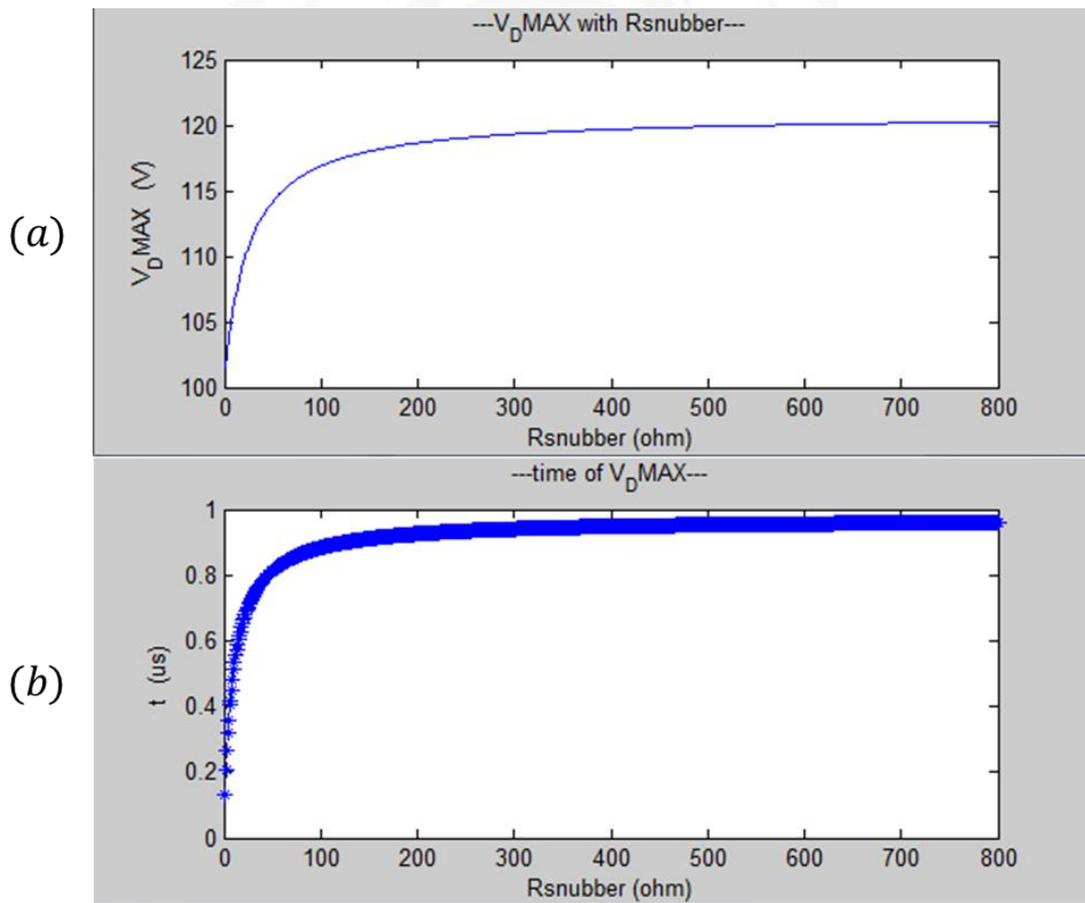


圖 4.2-14 R_{sn} 改變觀察 $V_D(MAX)$ 與 t_2 變化

4.2.4 工作於返馳式電路中的緩振電路

前述之緩振電路分析均為操作於等效電路，但於返馳式電路當中，則會有些許不同。在返馳式電路中， C_{sn} 與 R_{sn} 對 V_D 的影響與減緩突波峰值 $V_D(MAX)$ 的效果，與等效電路所見之狀況相同。但二極體導通狀況則有所不同，原因在於返馳式電路當中， C_{sn} 與 R_{sn} 與輸入電壓 V_{dd} 相接如<圖 4.2-1>，並非如等效電路中連接於 V_s <圖 4.2-2>，而二極體 N 極連接於 V_D ，由公式(2.5-5)可知電壓 $V_D = V_{dd} + nV_o$ ，故 $V_D > V_{dd}$ 的結果促使二極體持續導通， V_{sn} 電壓維持在 $V_{dd} + nV_o$ ，直到開關 turn on，使得 V_D 下降，二極體開路。

當開關 turn on 瞬間， V_D 迅速下降至 $0V$ ，二極體開路，此時 C_{sn} 朝 R_{sn} 緩慢放電，即 $V_D = 0V$ ，而 $V_{sn} = V_{dd} + nV_o$ ，意味著二極體逆偏時需承受 $V_{dd} + nV_o$ 的耐壓。

由上述論點，當我們在設計緩振電路時，必須考慮緩振二極體需承受的高電壓，雖然不像開關元件要承受額外的突波電壓，但對 700V 耐壓的開關元件工作於返馳式電路而言，輸入電壓外加二次側的反射電壓，也足以要求緩振二極體耐壓至少高於 400V~500V。

4.3 Power IC 內建緩振電路

從前面章節可了解 snubber 的重要性與必需性，假設我們將緩振電路積體化，內建於開關元件，形成一顆 Power IC，不但可提高 Power IC 的穩定性，使之能操作於更廣泛的範圍，更能降低電路設計者因外掛緩振電路而增加的成本，可以說是一舉兩得。

本章節使用 4.1 節與 4.2 節提到的等效電路為模擬環境，設計一 Power IC 內建緩振電路，結構如<圖 4.3-2>所示，並使用製程軟體 tsuprem 設計元件，結果如<圖 4.3-3>所示，再以電性分析軟體 medice 結合軟體 Hspice 做電路模擬，並觀察結果。

4.3.1 結構圖說明

開關 MOS 與二極體均為 PN 組成之半導體材料[54]，故將此兩元件積體化成一 Power IC，電路示意圖如<圖 4.3-1>，而結構圖如<圖 4.3-2>，高壓元件結構以 P 為基底，後擴散一低摻雜之 HV_Nwell，再於 Nwell 內以 P^+ 與 N^+ 建構汲極(Drain)、閘極(Gate)與源極(Source)，如<圖 4.3.2>左半部元件，而右半部為二極體 PN 結構。再以金屬將 MOS 汲極與二極體 P^+ 短路。此結構即可形成如<圖 4.3-1>所示之四腳位 Power IC。

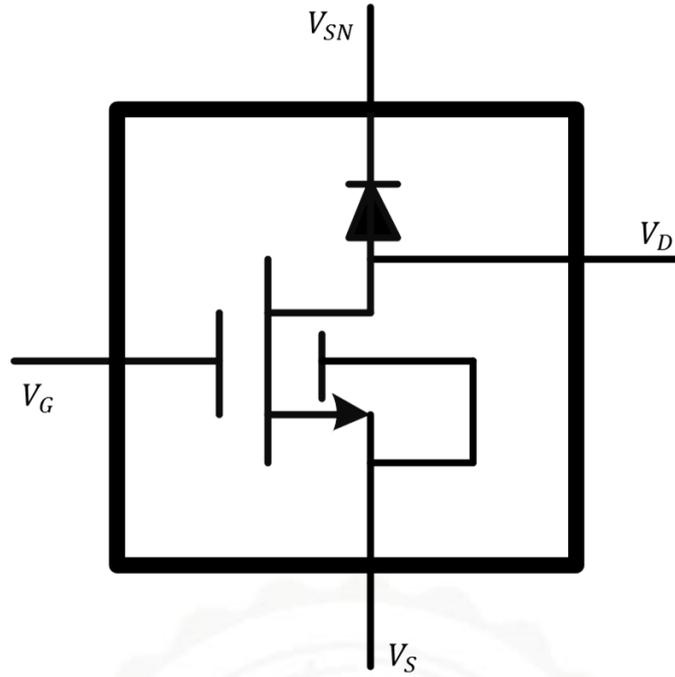


圖 4.3-1 Power IC 內建緩振電路示意圖

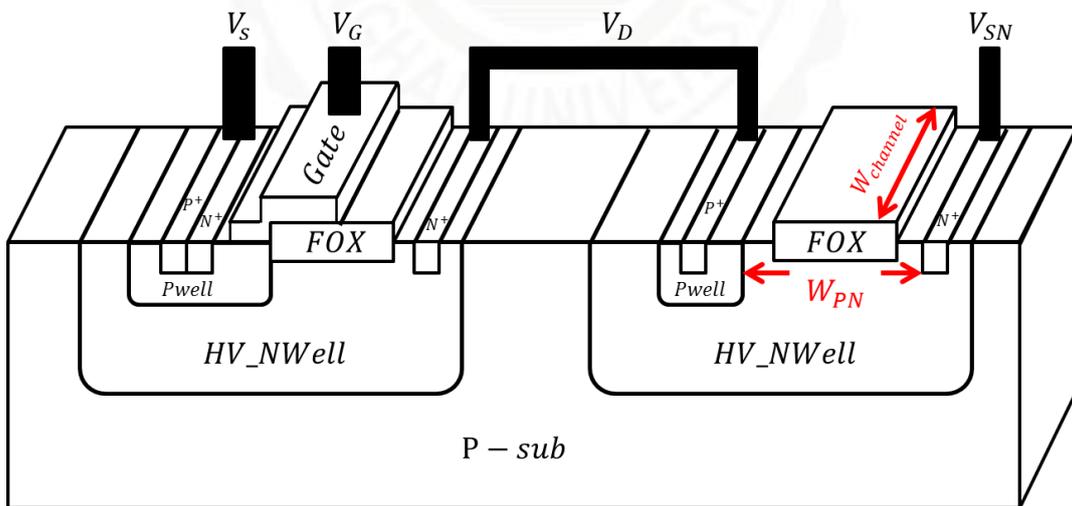


圖 4.3-2 Power IC 內建緩振電路結構圖

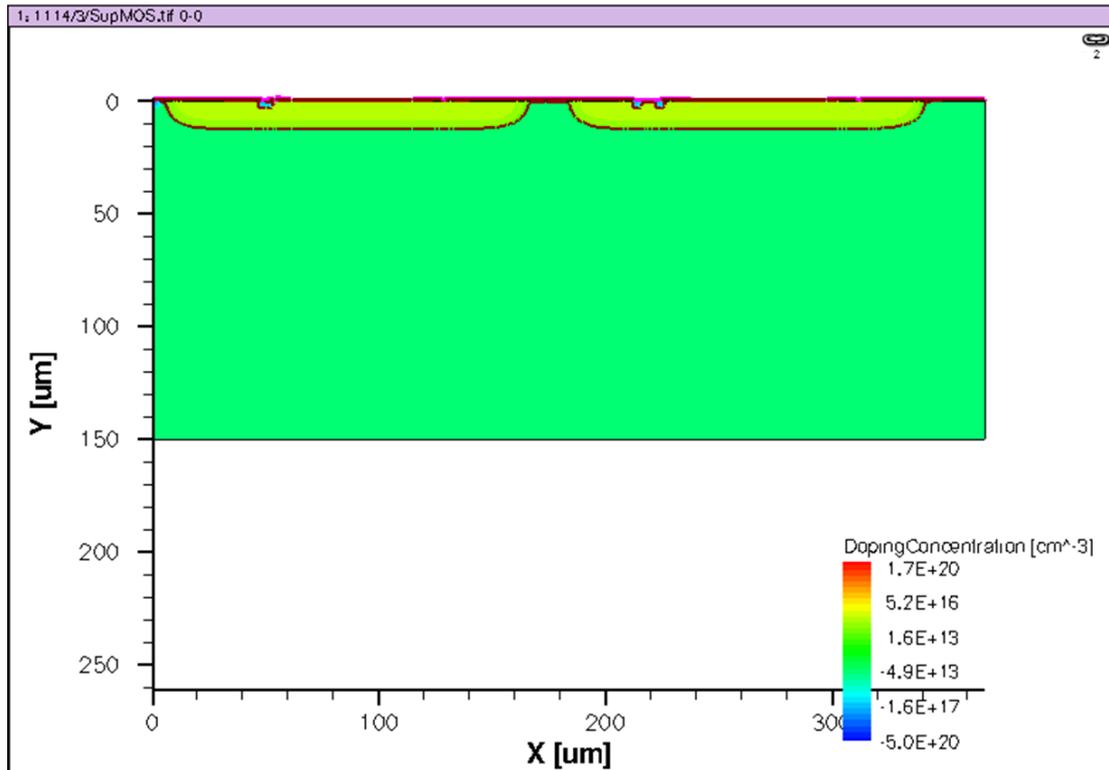


圖 4.3-3 tsuprem 模擬之 Power IC 內建緩振電路結構圖

4.3.2 元件製程模擬與 I-V 特性

開關元件必須具有高耐壓，而緩振電路二極體耐壓如 4.2.3 節所述，元件特性如<圖 4.3-4><圖 4.3-5>所示，均有超過 700V 耐壓。而 turn on 時，二極體單位面積通過的電流明顯高於開關 MOS，亦即可縮小二極體寬(with)，降低二極體 turn off 瞬間產生的反饋電流(reverse recovery)，此於 4.4 節繼續分析。

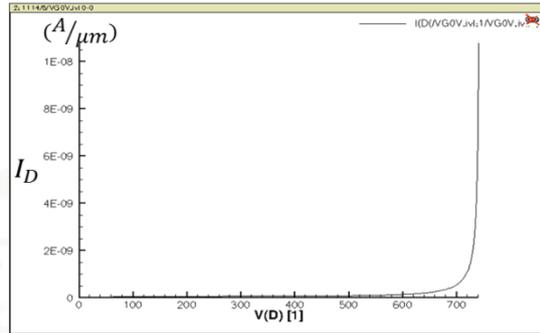
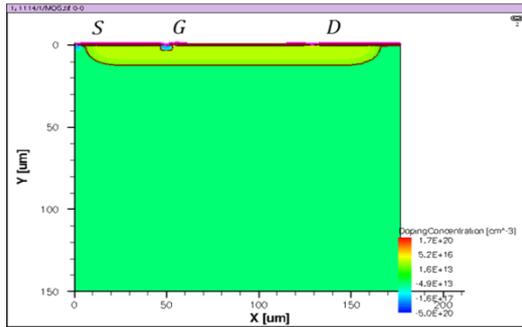
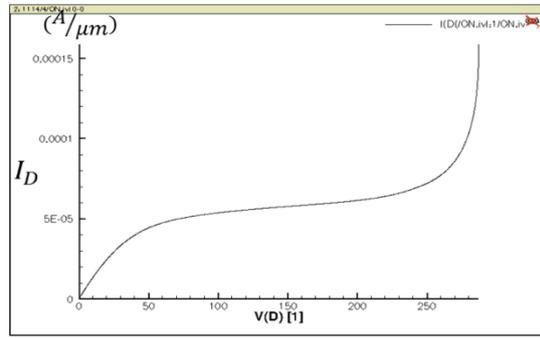
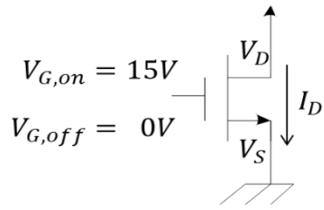


圖 4.3-4 開關 MOS 元件 I-V 特性曲線圖

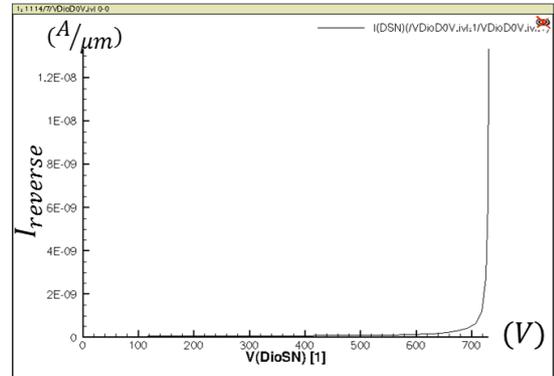
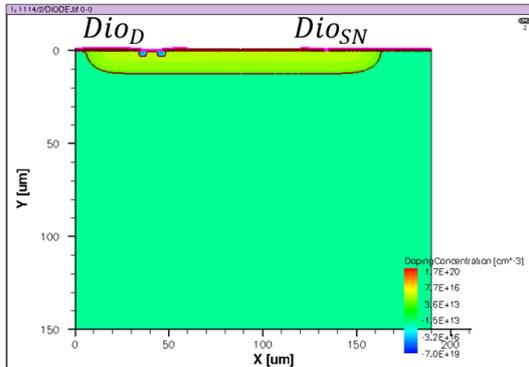
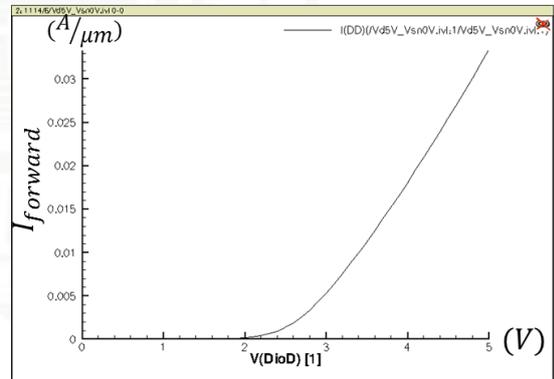


圖 4.3-5 緩振電路二極體 I-V 特性曲線圖

4.3.3 內建緩振電路模擬驗證

使用軟體 medici 結合 HSpice 語法，將 4.2 節緩振電路模型匯入，模擬觀察突波現象。〈圖 4.3-6〉為未加入緩振電路開關切換 V_D 波形圖，而〈圖 4.3-7〉為加入緩振電路後開關切換 V_D 波形圖，此模擬因開關 MOS 導通電流較小，為容易觀察 V_D 波形圖，增加 R_{line} 壓降，故將 R_{line} 增加為 500Ω 。如圖所示，相同的 V_s 與相同的 L_{lk} ，在最佳化緩振電路設計後，突波電壓明顯的獲得改善。

在了解緩振電路工作原理後，可就開關元件規格制訂出二極體所需求的規格，此崩潰電壓可低於開關元件，故我們嘗試將二極體之 PN 距離 (W_{PN}) 縮短，此舉雖降低崩潰電壓，但提升了導通電流。此外我們也了解到，緩振二極體的導通電流只需相等於開關元件即可，故可縮短二極體寬 ($W_{channel}$)，減少元件佔有面積，卻維持足夠的崩潰電壓與足夠的導通電流，以最佳化 Power IC 內建緩振電路。

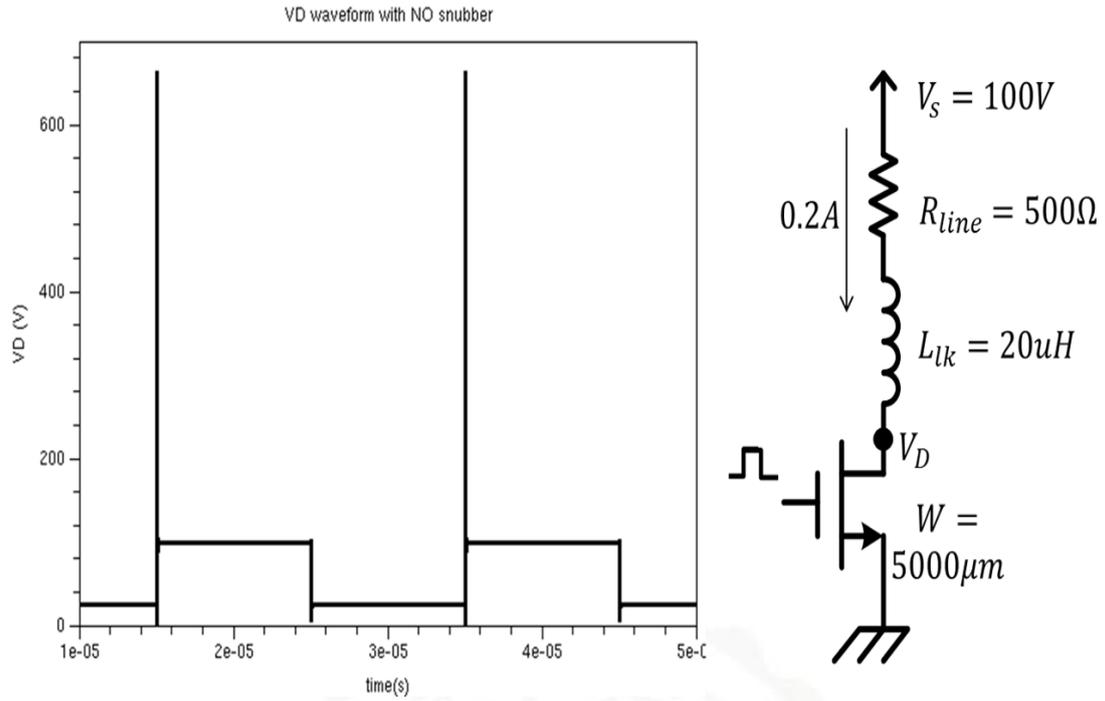


圖 4.3-6 未加入緩振電路 V_D 波形圖

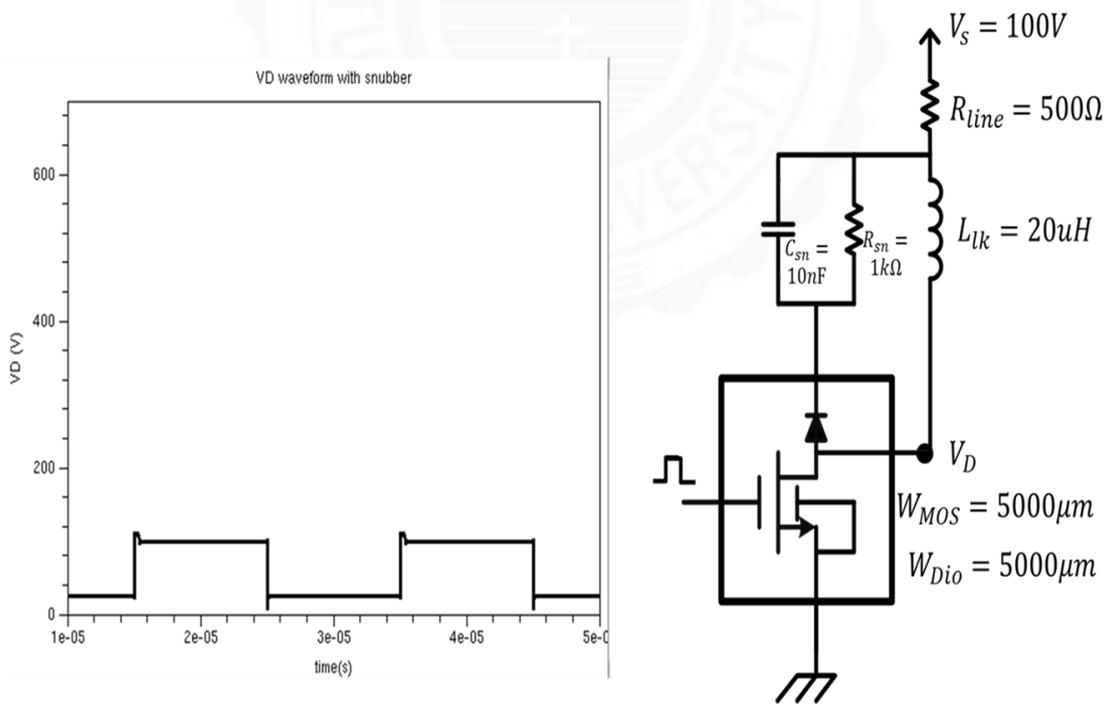


圖 4.3-7 加入緩振電路後 V_D 波形圖

4.4 緩振二極體最佳設計

由 4.2.3 節了解到，緩振二極體耐壓不需考慮額外突波電壓，故崩潰電壓可略低於開關 MOS，當縮短 PN 距離(W_{PN})，崩潰電壓降低，但導通電流增加，亦因此可再縮小二極體寬($W_{channel}$)，降低二極體逆向恢復時間(reverse recovery time)，也降低了元件面積。

此外，觀察<圖 4.3-2>右半部二極體部分，陽極結構由下而上為 P 型基底，HV_NWell，與 P^+ ，此種結構類似於 PNP 雙極性接面電晶體。而此元件用意為 $V_D > V_{sn}$ 時，電流由 V_D 流往 V_{sn} ，此為水平電場。但 P 型基底通常為接地狀態，卻也成了另一垂直電場。若 PN 距離(W_{PN})太長，相對來說水平電場較弱，則電流將垂直向下流往基底，將造成無法預測之結果。

我們使用軟體 tsuprem 模擬多種不同 W_{PN} ，再使用 medici 匯入電路中，並設定多種不同 $W_{channel}$ ，觀察其電流工作狀態，並最佳化此二極體，使之有足夠耐壓，並有較小面積，且流往基底之漏電流達最低狀態。

4.4.1 改變 W_{PN} 特性模擬

由元件結構可以了解， W_{PN} 距離縮短，可有效增加水平電場，提高導通電流並降低漏電流，然而卻會造成崩潰電壓降低，由 4.2.3 節了解緩振二極體容許較低的崩潰電壓，故嘗試縮短此二極體 W_{PN} ，並模擬 I-V 特性曲線如<圖 4.4-1><圖 4.4-2><圖 4.4-3>，當 W_{PN} 增加，崩潰電壓也隨之增加，但同時也增加了二極體導通電壓與導通電流。

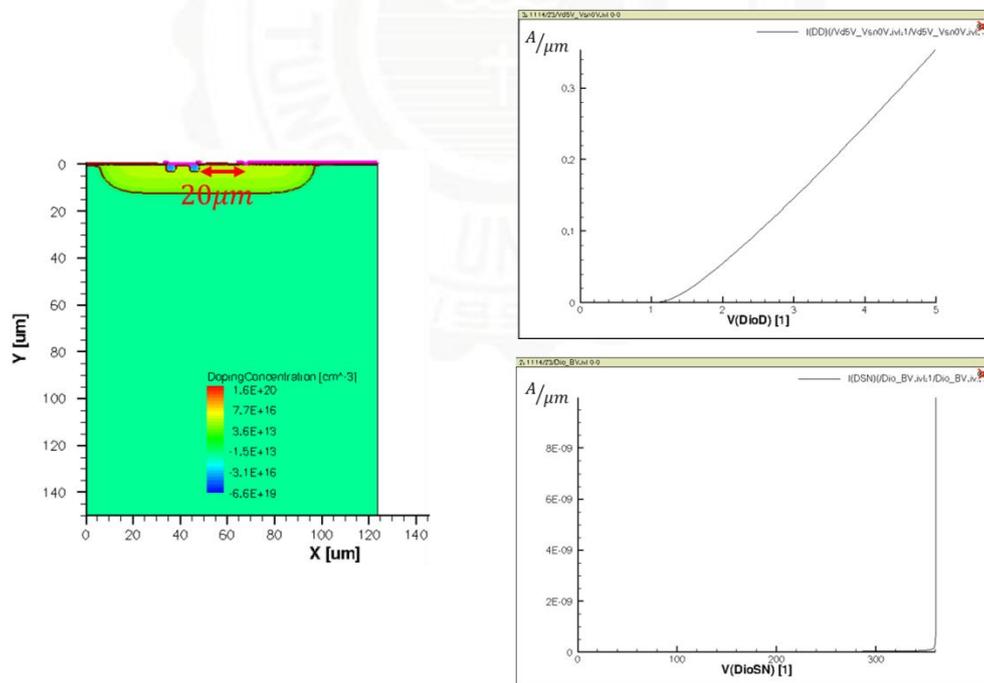


圖 4.4-1 $W_{PN} = 20\mu m$ 時 I-V 特性曲線圖

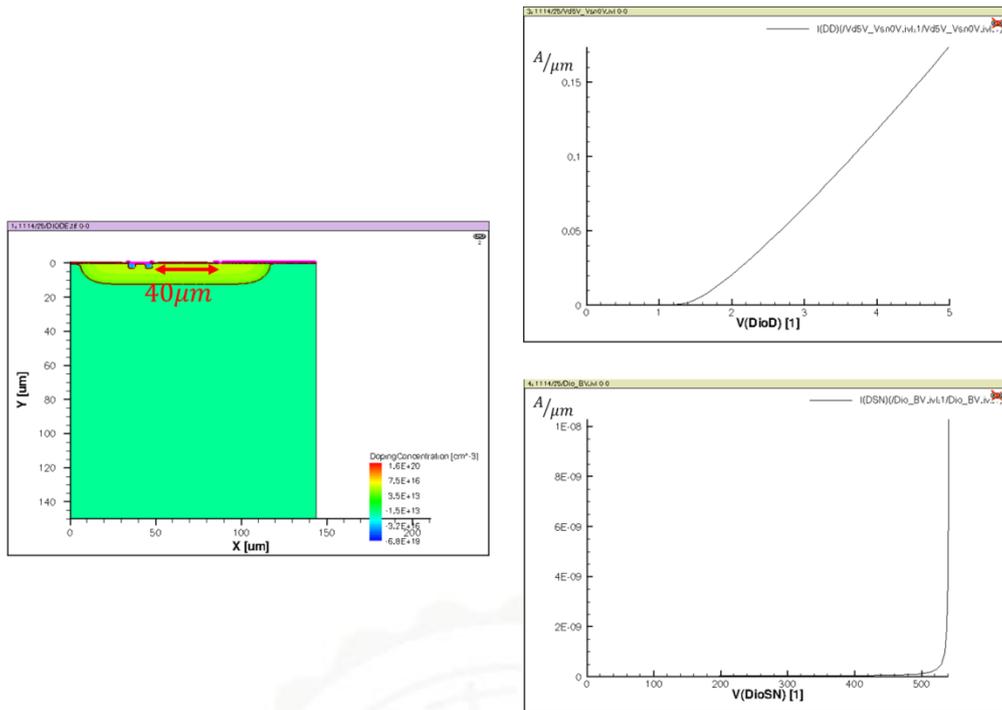


圖 4.4-2 $W_{PN} = 40 \mu\text{m}$ 時 I-V 特性曲線圖

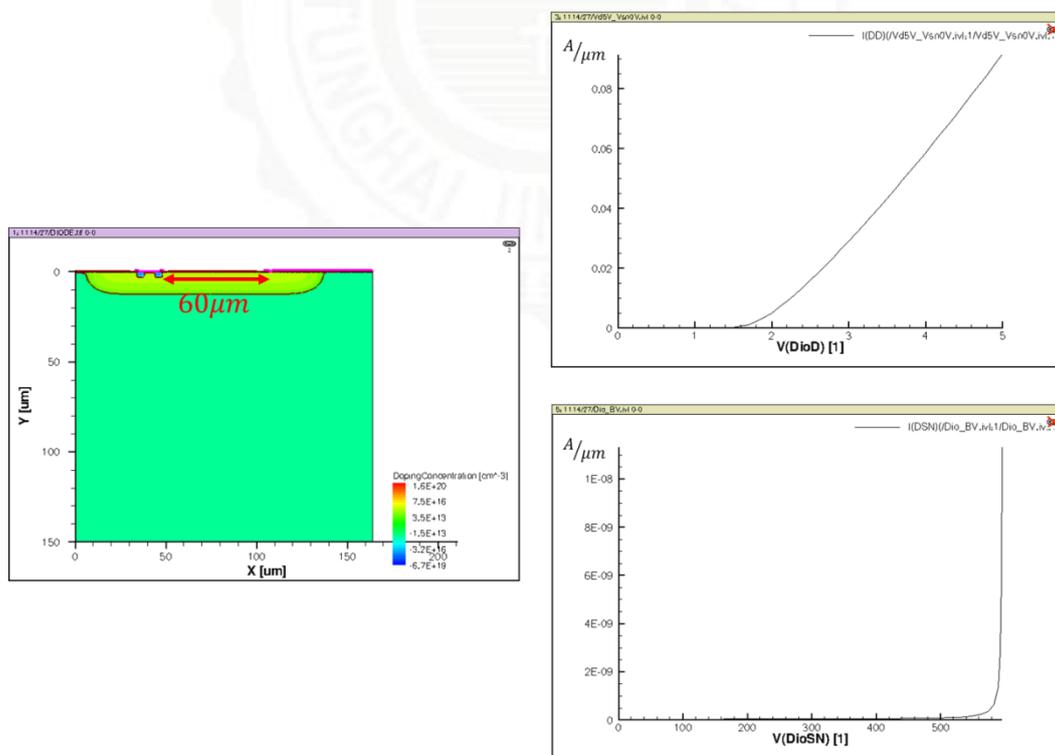


圖 4.4-3 $W_{PN} = 60 \mu\text{m}$ 時 I-V 特性曲線圖

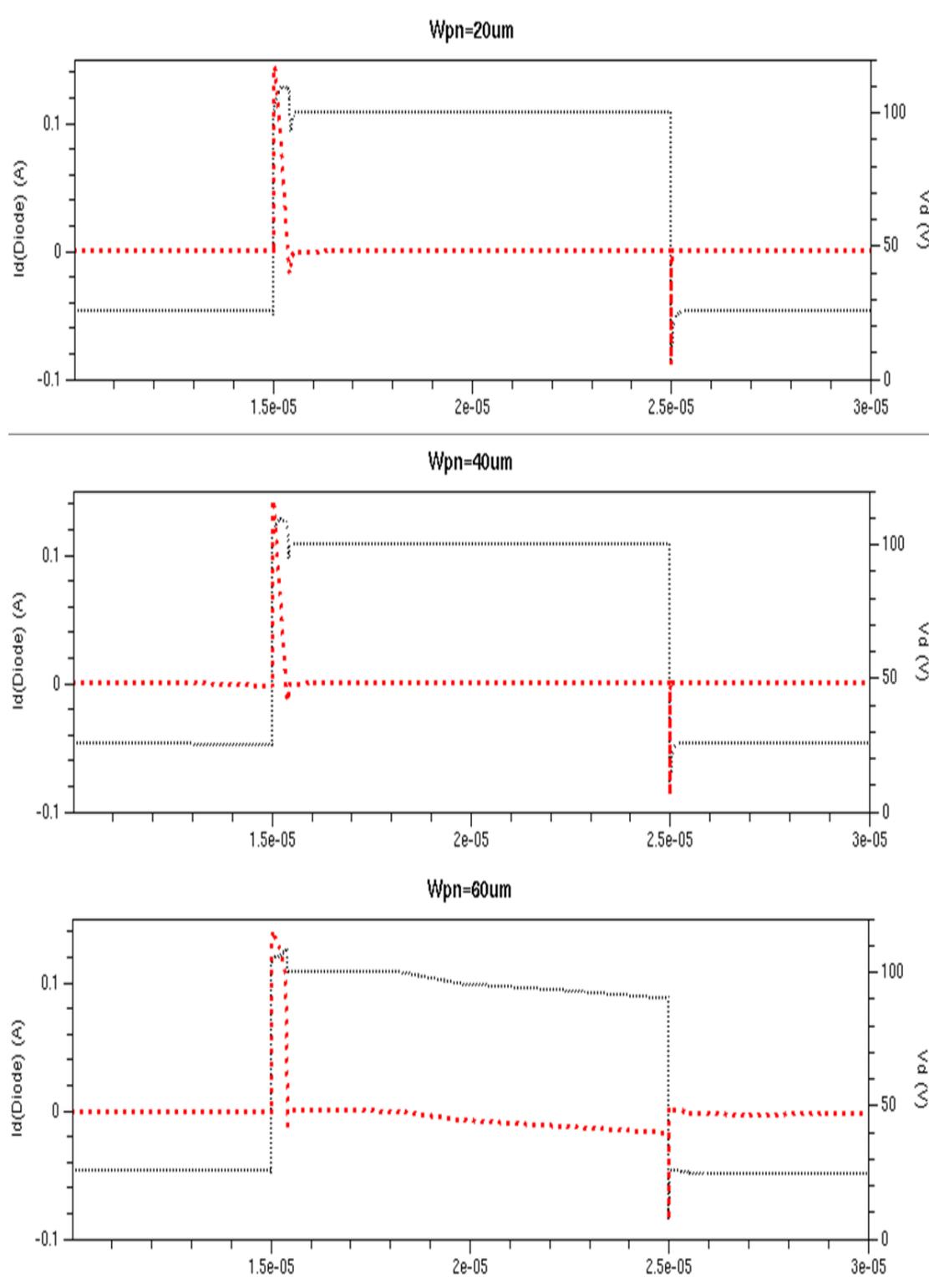


圖 4.4-4 一工作週期之 I_{DioD} (紅色)與 V_D (黑色)波形圖

<圖 4.4-4>紅色曲線為電流 I_{DioD} 波形圖，標示如<圖 4.3-5>所示，Y 軸座標對照左側刻度，黑色曲線為 V_D 波形圖，Y 軸座標對照右側刻度，分別為 $W_{PN} = 20\mu m$ 、 $40\mu m$ 、 $60\mu m$ ，在 $W_{PN} = 60\mu m$ 時，由於水平電場減弱，漏電流增加，造成二極體 turn off 時卻仍有電流存在，但 W_{PN} 為 $20\mu m$ 與 $40\mu m$ 時，所得到的波形圖則可符合此電路正常工作狀態。

4.4.2 改變 $W_{channel}$ 特性模擬

雖然 $W_{PN} = 20\mu m$ 可達正常工作狀態，但其崩潰電壓卻不足 500V，如<圖 4.3-8>，故並非最佳選擇。而增加水平電場另一種方式為，降低水平電阻，亦即增加 $W_{channel}$ ，如<圖 4.4-5><圖 4.4-6>，可發現較窄的 $W_{channel}$ 會造成異常結果。但較大的 $W_{channel}$ 卻也會得到較大的二極體逆向恢復電流。

綜合上述討論，欲最佳化緩振二極體，先得確定其崩潰電壓之規格，設計 W_{PN} ，而後降低水平電阻，增加 $W_{channel}$ ，方可得到最穩定且面積最小的最佳化設計。

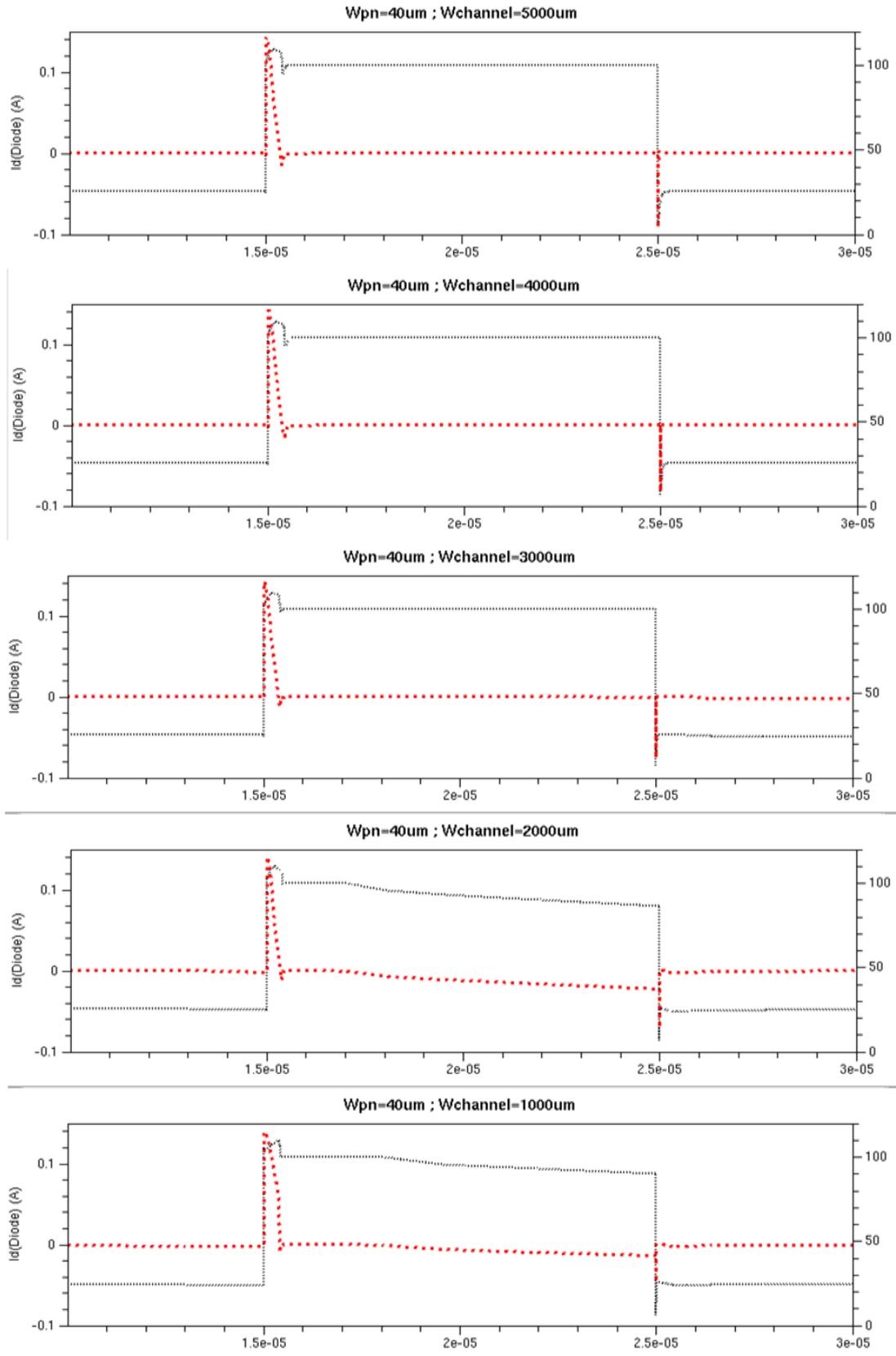


圖 4.4-5 $W_{PN} = 40\mu\text{m}$ 時，改變 $W_{channel}$ 之 I-V 波形圖

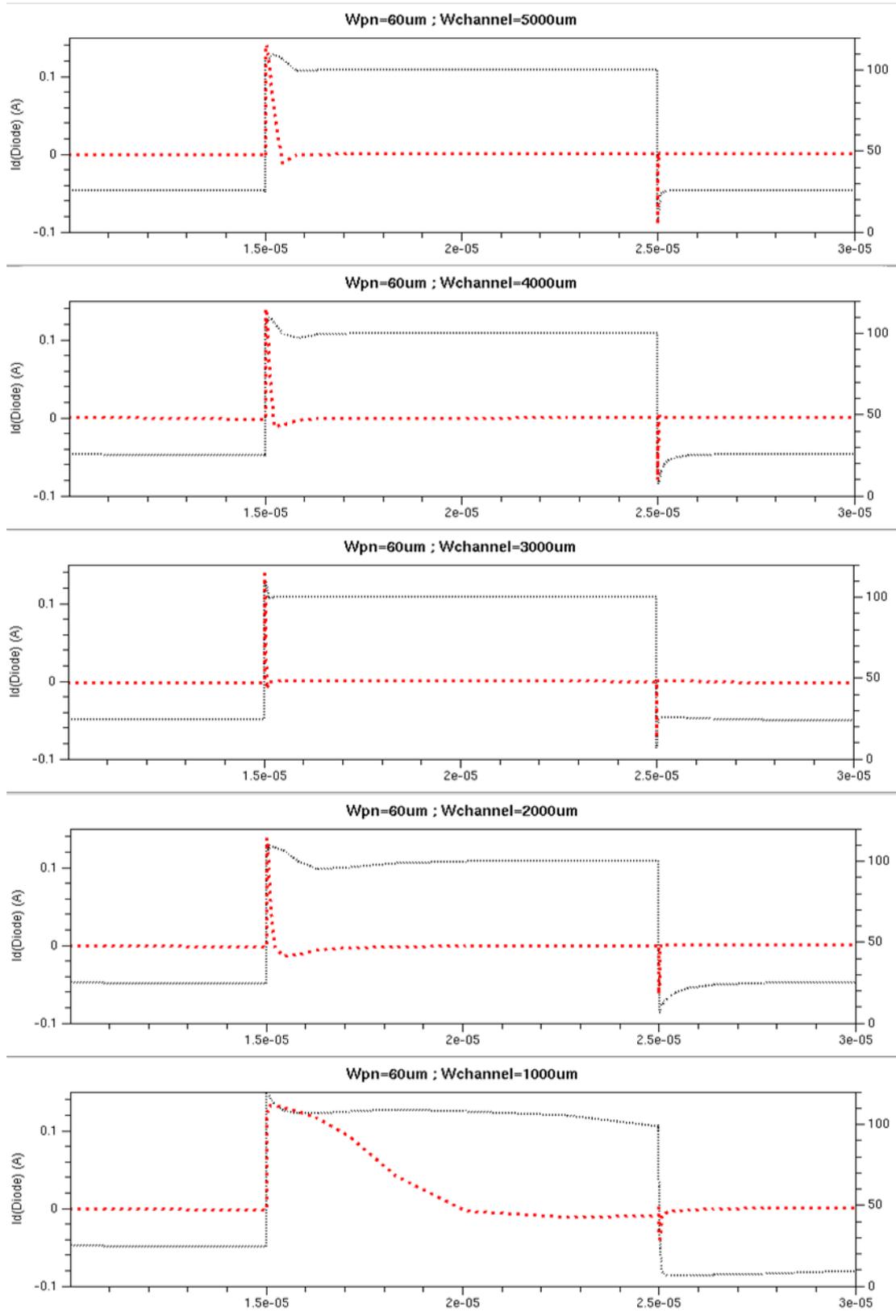


圖 4.4-6 $W_{PN} = 60\mu\text{m}$ 時，改變 $W_{channel}$ 之 I-V 波形圖

第 5 章、結論與未來展望

5.1 結論

本論文使用軟體 C++ 設計返馳式電路規格，無論各種輸出入電壓，各種變壓器，或是改變不同的開關元件，皆可使用此系統精準計算所需元件規格，以便於後續搭配各種特殊小電流規格之開關元件，或是在轉換效率分析時，需改變單一元件規格而其他相對應的元件計算等，均發揮高效率且精準計算的功效。

而後的緩振電路原理分析，針對開關元件特性，將複雜的返馳式電路結構簡化為簡單易懂的等效電路，更容易能理解緩振電路的工作原理，而過程中藉由分解工作步驟，推導出四步驟方程式，並使用軟體 Matlab 數值解作圖，分析探討各元件如何影響突波 $V_D(MAX)$ ，且與電路分析軟體 Spectre 對照印證無誤。

論文末段提出了 Power IC 內建緩振電路構想，使用軟體 TCAD tsuprem 模擬實現，並搭配 medice 與 Hspice 匯入電路模擬，完成緩振二極體的最佳化設計，以達到最佳化 Power IC 內建緩振電路。

5.2 未來展望

本論文所提出之構想雖看似美好，但模擬研究中，仍有許多待改進的地方與發展進步的空間，未來對於 Power IC 內建緩振電路可朝以下方向加以研究：

(1) 漏電流的改善

在緩振電路二極體導通時，因垂直電場使得電流流往基底，而非預期的流往陰極，此結果不僅造成返馳式電路輸出電壓電流的誤差，甚至可能毀損同一基板上的其他元件，本論文使用增加水平電場來改善此現象，但若能使用其他方式，例如降低垂直電場阻擋漏電流等，皆可在未來的研究中加以嘗試。

(2) 實現於返馳式電路

論文末段使用軟體 medici 匯入等效電路探討 Power IC 內建緩振電路，但礙於伺服器軟硬體速度，無法將 Power IC 匯入返馳式電路中更實際的模擬，未來硬體設備更加提升，或是對軟體語法更加了解，勢必可以縮短模擬時間，更容易且更準確的得到模擬結果。

(3) 模擬實體化

Power IC 內建緩振電路的構想不但提升 Power IC 穩定性，同時也能降低製造成本，若能實際下線並量測出與模擬相同之結果，論其貢獻度，是個值得投資發展的方向。

參考文獻

- [1] A. irvakili, and V. Joyner, "A Digitally-controlled, Bi-level CMOS LED Driver Circuit Combining PWM Dimming and Data Transmission for Visible Light Networks," *IEEE GC Wkshps*, pp. 1067-1071, 2012
- [2] S. J. Wang, M. R. Lee, and D. Chen, "A High-efficiency integrated circuit for LED driving," *IEEE 3CA*, vol. 2, pp. 385-388, 2010
- [3] Y. C. Chuang, and Y. L. Ke, "Design of Closed-loop Buck-boost Converter for LED Driver Circuit," *IEEE I&CPS*, pp. 1-6, 2011.
- [4] S. Ji, F. C. Lee, and X. Wu, "Multi-Channel Constant Current (MC3) LLC Resonant LED Driver," *IEEE ECCE*, pp. 2568-2575, 2011
- [5] S. Fengiu, Q. Aici, Z. Jiangtao, L. Xuandong, J. Xiaofeng, and L. Zhigang, "200kV Multi-gap Multi-channel Gas Spark Switch for Fast Linear Transformer Driver*," *IEEE ICHVE*, pp. 474-476, 2008.
- [6] D. Gao, "A Novel Thyristor Assisted Diverter Switch for On Load Transformer Tap Changer," *IEEE Transmission and Distribution Conference and Exhibition*, pp. 297-300, 2002.
- [7] L. Yi, L. Fuchang, F. Xibo, Z. Qin, Z. Heqing, and L. Hua, "Design and Construction of a Trigger Generator Based on Pulse Transformer for Spark Gap Switch," *IEEE Plasma Science*, vol. 39, Issue. 12, pp. 3378-3385, 2011.
- [8] A. I. Maswood, and Z. Yoong, "Design Aspects of a Switch-Mode Transformer Under Wide Input Voltage Variation," *IEEE Industrial Electronics*, vol. 53, Issue. 3, pp. 752-758, 2006.
- [9] J. Chen, R. Zhang, J. Xiao, and L. Wang, "Rectangular Pulse Sharpening of High Voltage Pulse Transformer based on Magnetic Compression Switch Technology," *IEEE Dielectrics and Electrical Insulation*, vol. 18, Issue. 4, pp. 1163-1170, 2011.
- [10] J. E. Yeon, D. S. Kim, K. M. Cho, and H. J. Kim, "A Single Stage Flyback Power Supply Unit for LED lighting Applications," *IEEE ELECO*, pp. I288-I292, 2009.
- [11] V. P. Nambiar, A. Yahya, and T. R. Selvaduray, "SPICE Modelling of a Valley Switching Flyback Power Supply Controller for Improved Efficiency in Low Cost Devices," *IEEE ICCAS*, pp. 10-14, 2012.

- [12] J. D. Hwang, Y. K. Fang, K. H. Chan, and H. Y. Chiu, "A Novel Silicon Carbide Based High-Bidirectional Switching Device for High-Voltage Control Applications," *IEEE Electron Devices*, vol. 42, Issue. 12, pp. 2246-2248, 1995.
- [13] W. S. Lour, W. C. Liu, J. H. Tsai, and M. K. Tsai, "Three-terminal switching device with InGaAs/GaAs/InGaAs hole confinement layer," *IEEE Microelectronics and VLSI*, pp. 95-98, 1995.
- [14] K. V. Chernyshev, and B. T. Egorytcev, "Operation efficiency of input switching device in megaampere class helical EMG," *14th IEEE International, Pulsed Power Conference*, vol. 2, pp. 1061-1064, 2003.
- [15] S. Kasai, Y. Shiratori, Kensuke, and N. J. Wu, "Multi-path Switching Device Utilizing A Multi-terminal Nanowire Junction for MDD-based Logic Circuit," *IEEE ISMVL*, pp. 331-336, 2009.
- [16] H. Tao, T. Xinquan, Z. Wenxiu, and L. Shengrong, "Research on High-Voltage Two-Power Intelligent Switching Device and Control System," *IEEE CECNet*, pp. 639-641, 2011.
- [17] N. Kim, J. Y. Yoo, N. L. Kim, and J. Kim, "A Visual-sharing Switching Device Supporting Programmable In-network Content Adaptation," *IEEE Consumer Electronics*, vol. 58, Issue. 2, pp. 413-418, 2012.
- [18] K. W. Ma, and Y. S. Lee, "An integrated flyback converter for DC uninterruptible power supply," *IEEE Power Electronics*, vol. 11, Issue. 2, pp. 318-327, 1996.
- [19] A. Rahnamaee, J. Milimonfared, and K. Malekian, "Reliability consideration for a high power single switch flyback power supply," *14th IEEE Mediterranean, Electrotechnical Conference*, pp. 527-533, 2008.
- [20] A. Rahnamaee, J. Milimonfared, and K. Malekian, "Reliability consideration for a high power zero-voltage-switching flyback power supply," *13th IEEE Power Electronics and Motion Control Conference*, pp. 365-371, 2008.
- [21] J. E. Yeon, D. S. Kim, K. M. Cho, and H. J. Kim, "A Single Stage Flyback Power Supply Unit for LED lighting Applications," *IEEE ELECO*, pp. I288-I292, 2009.
- [22] C.C. Wen and C.L. Chen, "Magamp application and limitation for multiwinding flyback converter," *Electric Power Applications, IEE*, vol. 152, pp. 517-525, 2005.

- [23] Y. Gu, X. Gu, L. Hang, Z. Lu, and Z. Qian, "Improved wide range dual switch flyback DC/DC converters," *Applied Power Electronics Conference and Exposition*, vol. 1, pp. 654-660, 2004.
- [24] H. K. Chiang, K. C. Chen, and D. Wang, "Analysis, design and implementation of an active clamp flyback converter," *IEEE PEDS*, vol. 1, pp. 424-439, 2005.
- [25] H. K. Patel, "Voltage Transient Spikes Suppression in Flyback Converter using Dissipative Voltage Snubbers," *IEEE ICIEA*, pp. 897-901.
- [26] Alenka Hren, Joze Korelic, and Miro Milanovic "RC-RCD clamp circuit for ringing losses reduction in a flyback converter" *IEEE Trans. On Circuits and systems—II:Express Briefs*. Vol. 53. No. 5 May 2006.
- [27] Song-Yi Lin, Chern-Lin Chen, "Analysis and design for RCD clamped snubber used in output rectifier of phase-shift full-bridge ZVS converters," *IEEE Transactions on Industrial Electronics*, Volume 45, Issue 2, April 1998 pp. 358 – 359.
- [28] Patel, H.K., "Voltage transient spikes suppression in flyback converter using dissipative voltage snubbers," in *Proc. IEEE ICIEA 2008*, pp. 897-901.
- [29] He, X., Finney, S.J., Williams, B.W., Green, T.C., "An improved passive lossless turn-on and turn-off snubber," in *Proc. IEEE APEC 1993*, pp. 385 – 392.
- [30] Finney, S.J., Williams, B.W., Green, T.C., "RCD snubber revisited," *IEEE Transactions on Industry Applications*, Volume 32, Issue 1, Jan.-Feb. 1996 pp. 155 – 160.
- [31] Chih-Sheng Liao, Smedley. K.M., "Design of high efficiency Flyback converter with energy regenerative snubber," in *Proc. IEEE APEC 2008*, pp. 796 – 800.
- [32] R. Watson, F. C. Lee, and G. C. Hua, "Utilization of an active clamp circuit to achieve soft switching in flyback converters", *IEEE Transactions on Power Electronic*, vol. 11, no. 1, pp. 162-169, 1996.
- [33] Y.-S. Lee and B.-T. Lin, "Adding active clamping and soft switching to boost-flyback single-stage isolated power factor-corrected power supplies", *IEEE Transactions on Power Electronics*, vol. 12, no. 6, pp. 1017-1027, 1997.

- [34] C. T. Choi, C. K. Li and S. K. Kok, "Modeling of an active clamp discontinuous conduction mode flyback converter under variation of operating conditions", *IEEE-PEDS*, vol. 2, pp. 730-733, 1999.
- [35] Bor-Ren Lin, Huann-Keng Chiang, Kao-Cheng Chen, Wang, D., "Analysis, design and implementation of an active clamp flyback converter," in *International Conference of PEDS 2005*, pp. 424 – 429.
- [36] Rahnamaee, A., Milimonfared, J., Malekian, K., Abroushan, M., "Reliability consideration for a high power zero-voltage-switching flyback power supply," in *Proc. IEEE EPE-PEMC 2008*, pp. 365 – 371.
- [37] M. H. Rashid, *Power Electronic Circuit Devices, and Applications*, 3rd Edition, International Edition
- [38] Daniel W. Hart, *Introduction to Power Electronics*, 3rd Edition, Prentice Hall, 1988.
- [39] K. W. Lee, S. W. Choi, B. H. Lee, and G. W. Moon, "Current boosted active clamp forward converter without output filter," *IEEE ECCE*, pp. 2873-2880, 2009.
- [40] H. F. Wu, and Y. Xing, "A Family of Forward Converters With Inherent Demagnetizing Features Based on Basic Forward Cells," *IEEE Power Electronics*, vol. 25, Issue. 11, pp. 2828-2834, 2010.
- [41] W. Li, L. Fan, Y. Zhao, Z. He, D. Xu, and B. Wu, "High-Step-Up and High-Efficiency Fuel-Cell Power-Generation System With Active-Clamp Flyback-Forward Converter," *IEEE Industrial Electronics*, vol. 59, Issue. 1, pp. 599-610, 2012.
- [42] D. A. Ruiz-Caballero, and I. Barbi, "A new flyback-current-fed push-pull DC-DC converter," *IEEE Power Electronics*, vol. 14, Issue. 6, pp. 1056-1064, 1999.
- [43] Y. V. Hote, R. D. Choudhury, and J. R. P. Gupta, "Robust Stability Analysis of the PWM Push-Pull DC-DC Converter," *IEEE Power Electronics*, vol. 24, Issue. 10, pp.2353-2356, 2009.
- [44] R. S. Lai, K. D. T. Ngo, and J. K. Watson, "Steady-state analysis of the symmetrical push-pull power converter employing a matrix transformer," *IEEE Power Electronics*, vol. 7, Issue. 1, PP. 44-53, 1992.

- [45] 林志一、曾龍圖，「IsSpice Version8 交談式電路模擬」，全華圖書股份有限公司，民國 97 年。
- [46] 鄭培璿，「電力電子分析與模擬」，全華圖書股份有限公司，民國 98 年。
- [47] H. M. Deitel, and P. J. Deitel, *C++ How to Program*, 3rd Edition, Prentice Hall, 2001
- [48] 張真誠、蔡文輝，「資料結構設計與 C++程式應用」，旗標出版股份有限公司，民國 95 年。
- [49] G. B. Koo, “Design Guidelines for RCD Snubber of Flyback Converters,” 2006.
- [50] P. Meng, X. Wu, J. Yang, H. Chen, and Z. Qian, “Analysis and Design Considerations for EMI and Losses of RCD Snubber in Flyback Converter,” 2010 *IEEE APEC*, pp. 642-647.
- [51] A. S. Sedra, and K. C. Smith, *Microelectronic Circuits*, Oxford University Press, 2011.
- [52] J. W. Nilsson, and S. A. Riedel, *Electric Circuits*, New Jersey: Pearson Education, 2011.
- [53] 鄭錦聰，「Matlab 程式設計」，全華圖書股份有限公司，第四版，民國 101 年。
- [54] Chenming Calvin Hu, *Modern Semiconductor Device for Integrated Circuits*, Pearson Education Taiwan, 2011